

ОБЪЕДИНЕННЫЙ ИНСТИТУТ ЯДЕРНЫХ ИССЛЕДОВАНИЙ

К - 199

13-82-692

Као Дак Хьен

ИССЛЕДОВАНИЕ МЕТОДОВ СОЗДАНИЯ
СХЕМ БЫСТРОДЕЙСТВУЮЩИХ ЗАПОМИНАЮЩИХ УСТРОЙСТВ
ДЛЯ АППАРАТУРЫ ФИЗИЧЕСКОГО ЭКСПЕРИМЕНТА

Специальность: 01.04.01 – экспериментальная физика

Автореферат диссертации на соискание ученой степени
кандидата технических наук

Дубна 1982

Работа выполнена в Лаборатории высоких энергий Объединенного института ядерных исследований.

Научный руководитель:
доктор технических наук
старший научный сотрудник

Сергей Геннадьевич
БАСИЛАДЗЕ

Официальные оппоненты:
доктор физико-математических наук
старший научный сотрудник
кандидат технических наук
старший научный сотрудник

Владимир Иванович
РЫКАЛИН
Вячеслав Иванович
ВИНОГРАДОВ

Ведущее научно-исследовательское учреждение: Институт теоретической и экспериментальной физики, Москва.

Защита диссертации состоится " 28 " сентября 1982 года в II часов на заседании Специализированного совета Д-047.01.02 при Лаборатории высоких энергий Объединенного института ядерных исследований, г. Дубна, Московской области.

С диссертацией можно ознакомиться в библиотеке ЛВЭ ОИЯИ.

Автореферат разослан " 28 " сентября 1982 г.

Ученый секретарь
Специализированного совета

М.Ф. Лихачев

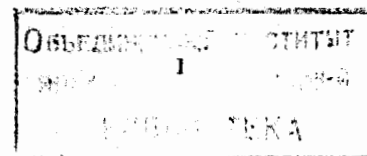
ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Представляемая диссертация основана на материалах исследований и разработок электронной аппаратуры для экспериментов в физике высоких энергий /1+7/, выполненных автором в 1977-1982 гг. в Лаборатории высоких энергий ОИЯИ.

Актуальность работы. При создании автоматизированных систем различного назначения в качестве их основы широко используются два класса средств цифровой техники: а) устройства с целенаправленно спроектированной (жесткой) структурой, выполненные на базе цифровых логических схем; б) программируемые мини-, микро-ЭВМ со стандартной структурой, не зависящей от конкретной задачи. Системы на основе мини- и микро-ЭВМ могут легко перестраиваться с реализацией одной функции на другую. Однако их недостатком является меньшее быстродействие, так как требуемый алгоритм реализуется последовательно во времени. В то же время системы на базе логических схем (главным образом, комбинационных схем) могут работать при большей абсолютной скорости по сравнению с другими устройствами, а стоимость одной операции с увеличением скорости растет для них медленнее. Главными недостатками их являются большое время проектирования и трудности внесения изменений. Однако эти ограничения можно ослабить путем унификации узлов. Важной частью обоих указанных выше классов аппаратуры являются запоминающие устройства (ЗУ). В программируемых средствах они используются для хранения программ и как разравнивающие буферы данных. В аппаратных средствах они заменяют собой узлы производства арифметико-логических операций.

Достижения в технологии производства больших (БИС) и сверхбольших (СБИС) интегральных схем ЗУ и расширение областей применения средств цифровой техники делают актуальным развитие новых методов разработки узлов информационно-измерительных комплексов с использованием ЗУ, в частности, для экспериментов физики высоких энергий.

Цель работы. Данная работа посвящена теоретическому рассмотрению и практической реализации возможностей внедрения цифровых логических схем, построенных на основе БИС ЗУ, в узлы экспериментальных установок физики высоких энергий. Эти узлы входят в системы предварительного отбора, быстродействующие спецпроцессоры, системы считывания информации в накопитель, системы контроля и передачи данных в ЭВМ, системы управления экспериментальными установками.



Автор защищает настоящей работой:

1. Теоретический анализ и обоснование выбора путей и способов построения электронных модулей на базе БИС ЗУ в экспериментальных установках физики высоких энергий.
2. Анализ быстродействующих схем умножения (БСУ) на базе сумматоров частичных произведений и метода табличного поиска и разработку на его основе быстродействующего блока умножения на БИС ПЗУ для спецпроцессоров.
3. Разработку группы быстродействующих блоков буферной и гистограммирующей памяти для аппаратуры регистрации сигналов с пропорциональных камер и для систем считывания информации.
4. Анализ способов реализации генератора функций и его разработку с использованием кусочно-линейной аппроксимации с переменным шагом разбиения аргумента на основе двух ЗУ для хранения значений аргумента и функции в цифровой форме.
5. Разработку автономной системы для измерений частоты ошибок и наладки цифровых линий связи.

Научная новизна заключена в результатах исследований возможностей применения БИС ЗУ для создания арифметико-логических схем и моделирования сигналов, используемых в экспериментальных установках физики высоких энергий. В результате анализа быстродействующих схем умножения показано, что схема умножения, построенная по способу генерации — сведения матриц частичных произведений (ТСМчп), дает максимальную скорость. Причем рост требуемого объема памяти с увеличением разрядности операндов идет намного медленнее, чем по экспоненте, а быстродействие уменьшается по логарифмическому закону.

Показано, что цифровой метод генерации функций по принципу кусочно-линейной аппроксимации с использованием двух схем памяти (ЗУ_x для переменных и ЗУ_y для функций) дает выигрыш в экономии емкости ЗУ в 30 + 80 раз при сохранении заданной точности.

Создан новый набор модулей в стандарте КАМАК на основе БИС ЗУ для экспериментальных установок физики высоких энергий, не имеющих прямых аналогов в прешествующих разработках.

Практическая значимость диссертации заключается во внедрении результатов проведенного анализа и разработанных модулей в эксперименты физики высоких энергий. Результаты анализа и созданные модули также могут найти применение в других областях ядерной физики и автоматизации научных исследований.

Апробация работы и публикации. Результаты проведенной работы обсуждались на семинарах по электронике Лаборатории высоких энергий, докладывались на международном симпозиуме по ядерной электронике (Дрезден, 1980 г.), а также опубликованы в сообщениях ОИЯИ.

Структура диссертации отвечает избранной теме, содержанию и требованию цельности излагаемого материала. Диссертация состоит из введения, трех глав и заключения, содержит 90 страниц текста, 32 страницы иллюстраций, список литературы из 165 названий и приложения.

КРАТКОЕ СОДЕРЖАНИЕ РАБОТЫ

Во введении обоснована актуальность развития новых методов разработки узлов информационно-измерительных систем с использованием ЗУ, сформулирована ее цель и перечислены основные положения, выносимые на защиту.

Первая глава диссертации посвящена рассмотрению применений БИС ЗУ для построения арифметико-логических схем, используемых в системах отбора событий.

В первом разделе главы рассматриваются применения БИС ЗУ для создания логических схем, как в системе предварительного отбора событий, так и в спецпроцессорах. Возможности простого метода табличного поиска с использованием ЗУ ограничены тем, что необходимый объем памяти экспоненциально увеличивается при возрастании точности представления входных данных. В описываемом разделе рассмотрены способы оптимальной организации таблиц поиска на ЗУ и сокращения их объема. Все возможные способы сокращения требуемого объема ЗУ можно разделить на два типа: первый, связанный с информационной избыточностью самого представления функций; второй, определяемый физической сущностью источника информации.

Второй раздел главы посвящен анализу комбинационных методов реализации быстродействующих схем умножения. Предложены формулы для определения времени выполнения операции умножения, необходимого числа вентилях (и общей мощности рассеивания) различных комбинационных умножителей: схем матричных умножителей, преводных умножителей, схемы умножения на основе модифицированного алгоритма Бута, схем умножения на основе метода табличного поиска. Рассмотрены способы сокращения требуемого объема памяти, связанные с информационной избыточностью представления функций. Сделаны количественные оценки характеристик указанных вариантов умножителей. Данные по быстродействию и количеству вентилях в умножителях чисел различной разрядности, реализованных по описанным алгоритмам, представлены графиками на рис. 1. Здесь по оси абсцисс отложена разрядность (n) операндов, по левой оси ординат — число требуемых вентилях N (непрерывные линии), а по правой оси ординат — время задержки распространения сигналов через логические вентиля T_3 (пунктирные линии).

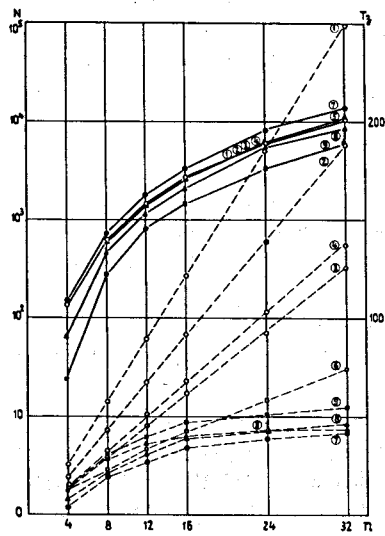


Рис. 1. Быстродействие и количество вентилей в умножителях чисел различной разрядности, реализованных по алгоритмам 1-9. 1 - умножители с горизонтальным переносом; 2 - умножители с диагональным переносом; 3 - с суммированным пропуском строк; 4 - со сквозным переносом; 5 - на основе дерева Уоллеса; 6 - на основе модифицированного алгоритма Бута; 7 - типа ГСМчп с элементарными умножителями (ЭУ) 4x4, построенными по способу простого табличного поиска; 8 - типа ГСМчп с ЭУ 4x4, построенными по способу устранения информационной избыточности представления произведения; 9 - типа ГСМчп с четвертькватратичными ЭУ 4x4.

В результате сравнения таких схем показано, что метод ГСМчп дает максимальную скорость. В этом методе генерация матрицы частичных произведений выполняется элементарными умножителями (ЭУ) на основе ПЗУ, а сведение - обобщенными счетчиками (c_k, d). При применении метода ГСМчп рост требуемого объема памяти с увеличением разрядности операндов идет намного медленнее, чем по экспоненте (близко к линейному закону). В то же время быстродействие уменьшается по логарифмическому закону.

В третьем разделе описывается унифицированный быстродействующий блок умножения двух 12-разрядных чисел, разработанный на основе метода ГСМчп. Генерация матрицы частичных произведений выполняется ЭУ 4x4 на основе микросхем ПЗУ емкостью 256x4 (K556PT4). Благодаря совместному использованию счетчиков (2,2,2,3,5) и (3,2) необходимо лишь два уровня сведения матрицы частичных произведений. Тем самым удалось довести максимальную скорость умножения до 86 нс. В таблице I приведены сравнительные данные различных схем умножения. Практически реализованные умножители помечены знаком "ж". В нижней графе приводятся данные блока, разработанного автором. Видно, что при приемлемом потреблении мощности быстродействие схемы превосходит все остальные, в том числе и специализированные монолитные.

Табл. I

Сравнение схем умножения

Выполнение операции умножения	$n \times n = 8 \times 8$		12 x 12		16 x 16	
	число ИС	макс. мощн. скор. расс.	число ИС	макс. мощн. скор. расс.	число ИС	макс. мощн. скор. расс.
программный методом K580MK80 /89/, BX300 /90/	270 мкс	*				
методом сдвига-сложения /33/	1,6 мкс	*	2,4 мкс		3,2 мкс	
Дерево Уоллеса /56/			200 нс	*		
Дерево Уоллеса с ген. мат-ц ч.п. на ПЗУ /36, 88/					32-ПЗУ 56-сум. 7-АЛУ 2перен.	120 нс 25,7 Вт
Специализ. монол. схемы /2,43/	130 нс	1,5 Вт	150 нс	3,8 Вт	300 нс	5 Вт
Схемы на основе метода ГСМчп /2,3/	8-ПЗУ 4-сум. 3-АЛУ 1перен.	72 нс 5 Вт	18-ПЗУ 8-сум. 9-АЛУ 1перен.	86 нс 12 Вт	32-ПЗУ 9-сум. 23-АЛУ 2перен.	100 нс 26 Вт

Примечание: ссылки даны на литературу, указанную в диссертации.

Во второй главе рассмотрено применение БИС ЭУ для задач накопления спектров, а также в устройствах считывания регистрирующей аппаратуры гоодоскопических систем.

В первом разделе главы дается краткий обзор методов накопления спектров аппаратными средствами, основанными на БИС ЭУ: метод прямой адресации, ассоциативный метод и метод псевдослучайной адресации,

а также буферизация данных и ее влияние на потери из-за мертвого времени. В результате анализа показано, что при накоплении спектров с помощью интегрирующих ЭУ для применений, которые требуют высокого быстродействия, и с числом каналов в несколько тысяч, а также при буферизации наиболее подходит метод прямой адресации. Использование буферов с прямой адресацией обеспечивает максимальное быстродействие и экономичность реализации.

Второй раздел посвящен рассмотрению использования буферных памяти в устройствах считывания данных в экспериментах ядерной физики.

Распространенным способом построения буферного ЭУ типа FIFO (первым вошел - первым вышел) является использование одного инкрементуемого адресного счетчика - рис. 2а, при записи и чтении. Существ-

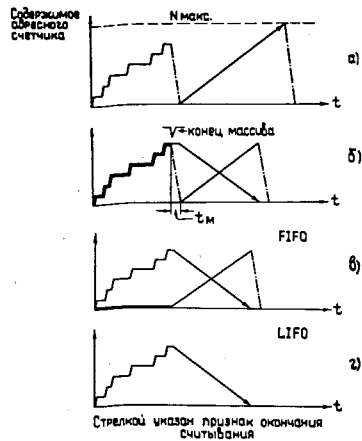


Рис. 2. Диаграммы работы адресных счетчиков различных вариантов буферной памяти типа FIFO.

вуют схемы буферной памяти типа FIFO с двумя счетчиками – адресным и вспомогательным реверсивным, в которых при записи оба счетчика инкрементируются параллельно – рис. 2б. Предложено адресный счетчик записи делать реверсивным – рис. 2в. Преимуществом такого решения является простота перехода в режим LIFO (последним вошел – первым вышел) – рис. 2г.

Структурная схема буферного блока памяти, построенного по указанному на рис. 2в, г принципу, показана на рис. 3. Блок может работать в режиме FIFO, LIFO и обычного ОЗУ с произвольным доступом. Запись и считывание данных возможны как с передней панели, так и с магистрали КАМАК. Предусмотрена возможность объединения двух блоков для получения двухтактной буферной памяти, обеспечивающей непрерывность процесса разравнивания.

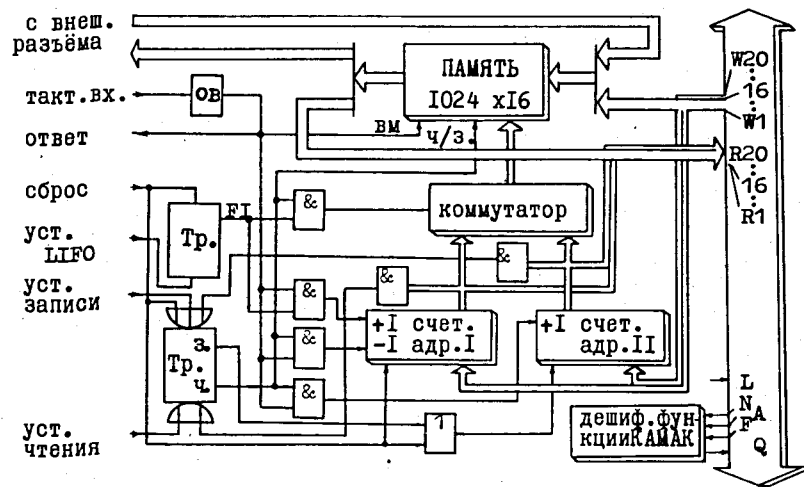


Рис. 3. Унифицированная структурная схема блока буферной памяти.

В третьем разделе описываются разработанные в соответствии с указанной структурной схемой блоки буферной памяти: БЗУ-467, БЗУ-466, БЗУ-493, имеющие разное быстродействие в зависимости от типа используемых схем ЗУ.

На рис. 4 приведен график быстродействия-емкости различных буферных памяти. Модули, разработанные автором, помечены знаком "+".

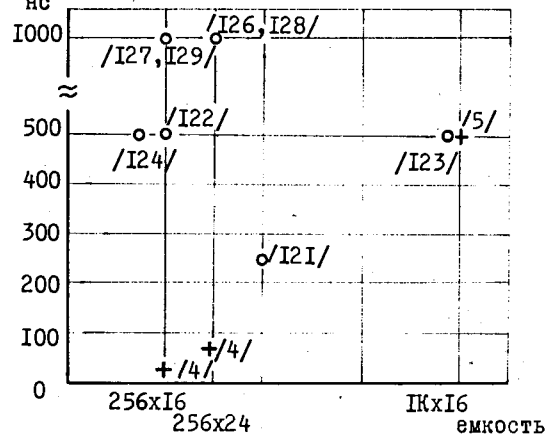


Рис. 4. График быстродействия – емкости различных буферных памяти. Ссылки даны на литературу, указанную в диссертации.

В данном разделе также описан блок гистограммирующей памяти, построенный на базе интегральных схем памяти K565PY2 (см. рис. 5). Он обеспечивает накопление спектров с числом каналов до 1024. Максимальное число отсчетов в каждом канале 65535 ($2^{16}-1$). Цикл гистограммирования составляет 1,6 мкс, что на-

равняется времени доступа к памяти.

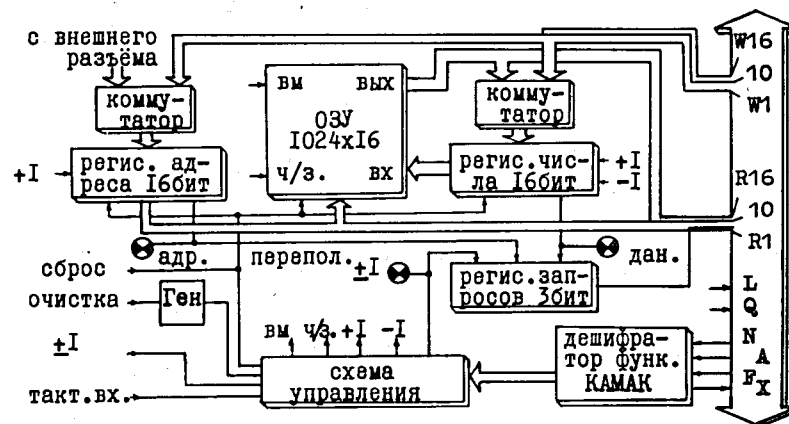


Рис. 5. Структурная схема блока гистограммирующей памяти.

много меньше, чем при гистограммировании программными методами. Блок работает не только в инкрементном, но и в декрементном режиме, что позволяет непосредственно во время эксперимента получать различные спектры (за вычетом "фона"). Блок может быть использован и как обычное ЗУ с произвольным доступом емкостью 1024 x 16 бит.

Третья глава посвящена рассмотрению вопросов моделирования сигналов и возможности формирования их на базе БИС ЗУ.

В первом разделе главы рассмотрены методы воспроизведения детерминированных процессов (функций).

Точки излома (x_{i+1}) заданной функции $f(x)$ для случая кусочно-линейной аппроксимации с переменным шагом определяются из системы уравнений

$$f(x_\epsilon) - f'(x_\epsilon)(x_\epsilon - x_i) - f(x_i) = \epsilon \quad (1)$$

$$\frac{f(x_{i+1}) - f(x_i)}{x_{i+1} - x_i} = f'(x_\epsilon), \quad (2)$$

где x_ϵ - точка, в которой разность значений функции $f(x)$ и ее аппроксимации максимальна и равна заданной погрешности (ϵ); x_i - известная точка излома и x_{i+1} - точка излома, которую необходимо найти.

Решение уравнений (1) и (2) выполняется методом Ньютона. В табл. 2 приведены числа точек излома при реализации некоторых функций с различными погрешностями.

Табл. 2

Погрешность	$f(x) = \sin x$	$= 1 - e^{-x}$	$= x / (x^2 + a^2)^{1/2}$	
			$a=360$	$a=720$
$2 \cdot 10^{-4}$	37	62	62	64
10^{-4}	52	89	87	89
10^{-5}	174	285	293	293

Функция $f(x) = x / (x^2 + a^2)^{1/2}$ представляет собой закон связи частоты ускоряющего напряжения с магнитным полем при ускорении заряженных частиц в синхрофазотроне. Константа $a=720$ соответствует случаю протонов ($A/z = 1$), $a=360$ - дейтронов ($A/z = 2$), где A - массовое число; z - заряд частицы.

Предложен метод кусочно-линейной аппроксимации на базе ОЗУ и ЦАП с использованием двух схем памяти ОЗУ_x (для переменных) и ОЗУ_y (для функций). При этом коэффициент сокращения числа ячеек памяти определяется из формулы:

$$\xi = \frac{N}{M} \frac{1}{1+k}, \quad (3)$$

где N - число разбиений при постоянном шаге,

M - число разбиений при переменном шаге,

l - разрядность значений функции,
 k - разрядность значений аргумента.

На рис. 6 изображена зависимость коэффициента сокращения числа необходимых ячеек памяти от допустимой погрешности аппроксимации для некоторых функций.

Во втором разделе описан универсальный генератор функций, разработанный по указанному методу (рис. 7). Генератор позволяет воспроизводить сигналы с погрешностью $2 \cdot 10^{-4}$ и амплитудой до 10 В.

Третий раздел посвящен рассмотрению вопросов достоверности передачи данных на линии связи с ЭВМ, технике ее измерения и спосо-

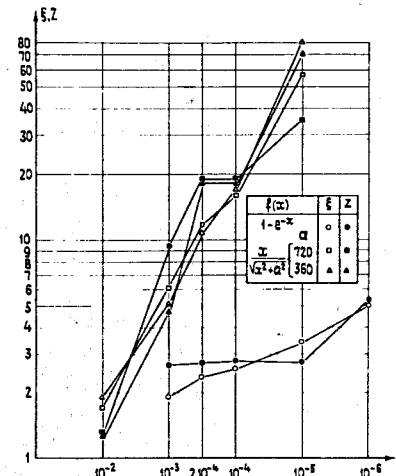


Рис. 6. Значения коэффициента сокращения объема ЗУ при различных погрешностях аппроксимации.

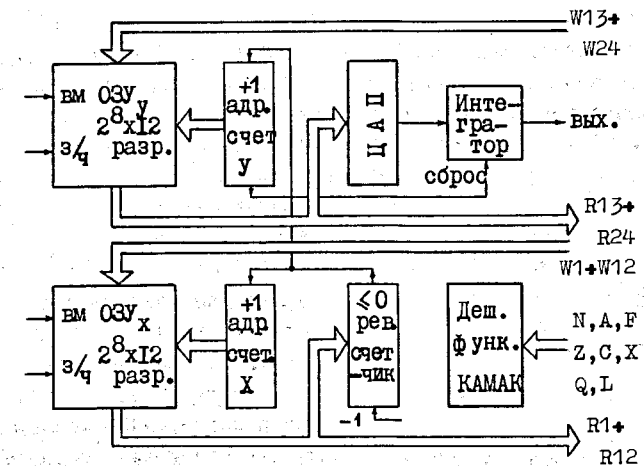


Рис. 7. Структурная схема генератора функций.

бов моделирования псевдослучайных сигналов, которые служат в качестве испытательных в системах измерения частоты ошибок передачи данных. Отмечено, что для моделирования цифровых псевдослучайных сигналов применение БИС ЗУ оказывается наиболее предпочтительным, так как обеспечиваются компактность, быстродействие, гибкость перестройки.

В четвертом разделе описывается система, разработанная для измерений частоты ошибок и наладки цифровых линий связи. Она позволяет

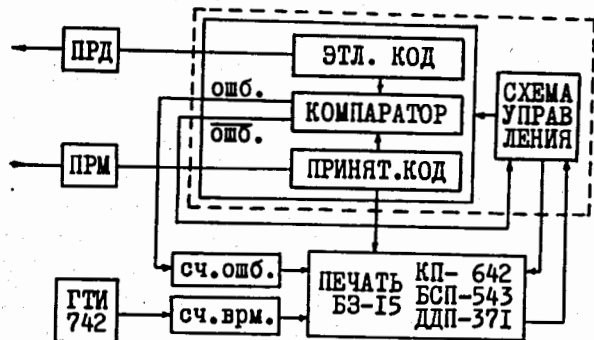


Рис. 8. Структурная схема системы измерений частоты ошибок и наладки цифровых линий связи в стандарте КАМАК.

проводить необходимый объем испытательных методами, осуществлять настройку систем линий связи, не требует обслуживания и достаточно портативна.

Для визуальной регистрации ошибок и текущего времени используются двоично-десятичные счетчики с индикацией. Получение результатов измерений на бумажной ленте производится с помощью системы вывода информации на цифрочасть в стандарте КАМАК. Длина псевдослучайных последовательностей $2^{23}-1$ или $2^{15}-1$, максимальная частота следования — 10 МГц. Полученные результаты проверки линии связи ЭВМ ЕС-1040 с физическими установками синхрофазотрона ЛВЭ показывают, что коэффициент ошибок, равный $10^{-9} + 10^{-8}$ (см. рис. 9), удовлетворяет требованиям к достоверности передачи данных для экспериментов физики высоких энергий.

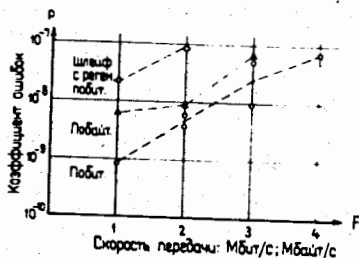


Рис. 9. Коэффициент ошибок и скорость передачи.

Заключение. В итоге проведенных в диссертации исследований получены следующие результаты.

1. Показано, что метод табличного поиска ГСМчп с использованием

сокращенных элементарных умножителей дает максимальную скорость и значительное уменьшение требуемого объема памяти. Показано также, что при таком методе рост требуемого объема памяти при увеличении разрядности операндов идет намного медленнее, чем по экспоненте (близко к линейному закону), а быстродействие уменьшается по логарифмическому закону.

2. Разработан блок умножения двух 12-разрядных чисел, имеющий быстродействие 86 нс. Блок построен на основе метода табличного поиска ГСМчп. Генерация матрицы частичных произведений выполняется элементарными умножителями 4x4 на основе микросхем ШЗУ емкостью 256x4. Блок предназначен для различных задач обработки данных в реальном времени, в частности, для создания спецпроцессоров в системах запуска спектрометров физики высоких энергий.

3. Разработан блок гистограммирующей памяти, созданный на основе метода прямой адресации. Этот метод наиболее подходит для применений, которые требуют высокого быстродействия, и с числом каналов в несколько тысяч. Блок имеет число каналов 1024, максимальное число отсчетов в каждом канале 65535 ($2^{16}-1$), цикл гистограммирования составляет 1,6 мкс, что намного меньше, чем при гистограммировании программными методами.

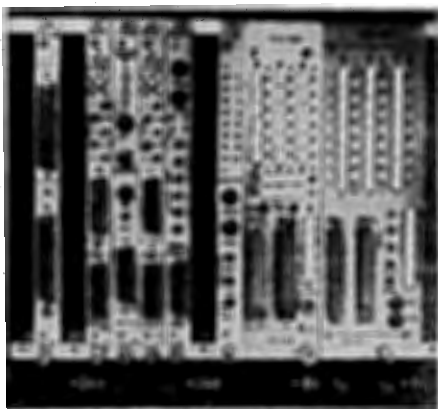
4. Разработан ряд блоков буферной памяти типа FIFO/LIFO. Диапазон величин быстродействия и емкости блоков достаточно широк, что позволяет эффективно использовать их для различных задач.

5. Показано, что при моделировании детерминированных сигналов метод кусочно-линейной аппроксимации на базе ОЗУ и ЦАП с использованием ОЗУ_x (для переменных) и ОЗУ_y (для функции) дает значительный выигрыш в экономии необходимой емкости памяти до 30-80 раз, особенно когда требуется высокая точность представления функции. Отмечено также, что для моделирования цифровых псевдослучайных сигналов применение БИС ЗУ наиболее предпочтительно в силу их компактности, быстродействия, гибкости перестройки.

6. Разработан универсальный генератор функций, действующий по принципу кусочно-линейной аппроксимации на двух ОЗУ (для переменных и функции) и ЦАП. Блок генерирует сигналы любой формы с погрешностью воспроизведения функции $2 \cdot 10^{-4}$ и амплитудой до 10 В.

7. Разработана система для измерений частоты ошибок и наладки цифровых линий связи. Описанная система была использована при разработке линии связи ЭВМ ЕС-1040 с физическими установками синхрофазотрона Лаборатории высоких энергий ОИЯИ.

8. Разработанные 8 типов модулей (общий вид которых показан на рис. 10) используются в таких крупных установках, как БИС-2, ДИСК-3,



СЯУ, "Кристалл" и в системе автоматизации синхрофазотрона в ЛВЭ.

9. Указанные модули и результаты анализа применимы не только для экспериментов в физике высоких энергий, но и в других областях ядерной физики и автоматизации научных исследований.

Основные результаты диссертации опубликованы в следующих работах:

Рис. 10. Общий вид разработанных модулей.

1. Басиладзе С.Г., Као Дак Хьен. Быстродействующие схемы умножения на основе сумматоров частичных произведений. - Дубна, 1982.-12 с. (Сообщение/Объед. ин-т ядер. исслед.: I3-82-146).
2. Басиладзе С.Г., Као Дак Хьен. Быстродействующие схемы умножения на основе метода табличного поиска. - Дубна, 1982.-14 с. (Сообщение/Объед. ин-т ядер. исслед.: I3-82-147).
3. Басиладзе С.Г., Као Дак Хьен. Быстродействующий блок умножения.- Дубна, 1982.-4 с. (Сообщение/Объед. ин-т ядер. исслед.: I3-82-152).
4. Басиладзе С.Г., Као Дак Хьен. Быстродействующие блоки буферной памяти.- Дубна, 1980. - 6 с. (Сообщение/Объед. ин-т ядер.исслед.: I3-80-386).
5. Басиладзе С.Г., Као Дак Хьен. Блоки гистограммирующей и буферной памяти.-Дубна, 1980.- 6 с. (Сообщение/Объед. ин-т ядер.исслед.: I3-80-790).
6. Басиладзе С.Г., Као Дак Хьен. Универсальный генератор функций. - Дубна, 1982. - II с. (Препринт/Объед. ин-т ядер. исслед.: I3-82-281).
7. Као Дак Хьен, Крячко А.П. Система для измерений частоты ошибок и налажки цифровых линий связи в стандарте КАМАК.- Дубна, 1981. - 5 с. (Сообщение/Объед. ин-т ядер.исслед.: PI3-81-260). В кн.: X International Symposium on Nuclear Electronics. Proceedings ZfK-433, vol. II, Dresden, 1981, p. 283-287.

Рукопись поступила в издательский отдел
27 сентября 1982 года.