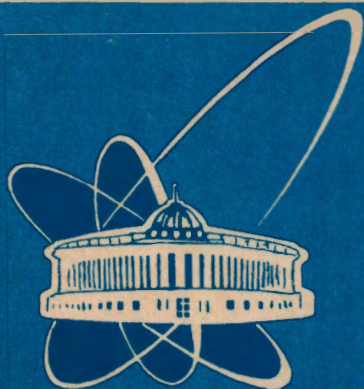


550-95



ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ

Дубна

95-550

P13-95-550

Д.П.Михалев, А.Н.Парфенов

БЫСТРОДЕЙСТВУЮЩИЙ ПРЕОБРАЗОВАТЕЛЬ
ЗАРЯД-КОД/ВРЕМЯ-КОД
НА ОСНОВЕ ПАРАЛЛЕЛЬНОГО АЦП*

Направлено в журнал «Приборы и техника эксперимента»

*Работа выполнена при поддержке Российского фонда
фундаментальных исследований (грант 93-02-15583)
и Международного научного фонда (гранты МНС000 и МНС300)

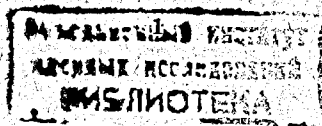
1995

Развитие элементной базы, в частности, появление микросхем АЦП параллельного типа (так называемых флэш-АЦП) и быстрых схем памяти с произвольным доступом позволили проводить сложный анализ событий, зарегистрированных в спектрометрах за время ~ 100 нс, что сравнимо с временем выработки триггерного сигнала 1-го уровня, получаемого от традиционной быстрой электроники (схемы совпадений и т.д.). Такой пионерской работой был процессор [1, 2], позволяющий идентифицировать частицы на основе двумерного анализа по таким параметрам, как время пролета и выделенная энергия с точностью 3-5%. Эта точность определяется как точностью используемых преобразователей аналоговых величин (заряд, время) в двоичный код, так и емкостью запоминающих устройств, используемых для отбора.

Прогресс, достигнутый в последнее время в области создания флэш-АЦП, позволяет получить разрешение лучше 0,5% (8 бит) и даже 0,1% (10 бит), а увеличение степени интеграции и появление быстродействующих запоминающих устройств емкостью 2^{15} бит со временем доступа от нескольких наносекунд до нескольких десятков наносекунд позволяют строить табличные устройства двумерного отбора событий с точностью 0,5%. Однако для отбора событий по большому числу параметров стандартным образом, что называется "в лоб", требуется использование запоминающих устройств слишком большой емкости (более $2^{18} - 2^{21}$). Такие ЗУ, во-первых, слишком дороги, а во-вторых, имеют низкое быстродействие.

В работе [3] был предложен способ каскадирования ЗУ для увеличения числа параметров табличного отбора. При реализации такого метода становится удобным выделить модули преобразования в отдельную группу, а модули отбора - в другую. Тогда получается гибкая универсальная система многопараметрического отбора. В зависимости от того, по каким параметрам производится отбор событий, будут применяться быстрые преобразователи заряд-цифра, время-цифра и др., а запоминающие устройства могут быть разных типов и каскадироваться в соответствии с числом параметров и алгоритмом отбора. Для такой системы и был разработан универсальный преобразователь величины заряда в двоичный код, который может быть использован и как преобразователь время-код.

Структурная схема преобразователя приведена на рис.1. Его работа основана на преобразовании измеряемого заряда или временного интервала в величину напряжения на конденсаторе С, которое затем измеряется с помощью флэш-АЦП. Измеряемый импульс подается непосредственно на аналоговый вход преобразователя заряд-амплитуда, а сигнал ВОРОТА - через преобразователь уровней NIM-ECL поступает на соответствующий вход преобразователя и, кроме того, своим задним фронтом запускает одновибраторы ОВ1 и ОВ2, предназначенные для задержки сигнала стробирования ФАЦП на время переходного процесса в измерительном конденсаторе С. По окончании импульса ВОРОТА напряжение на конденсаторе С измеряется и



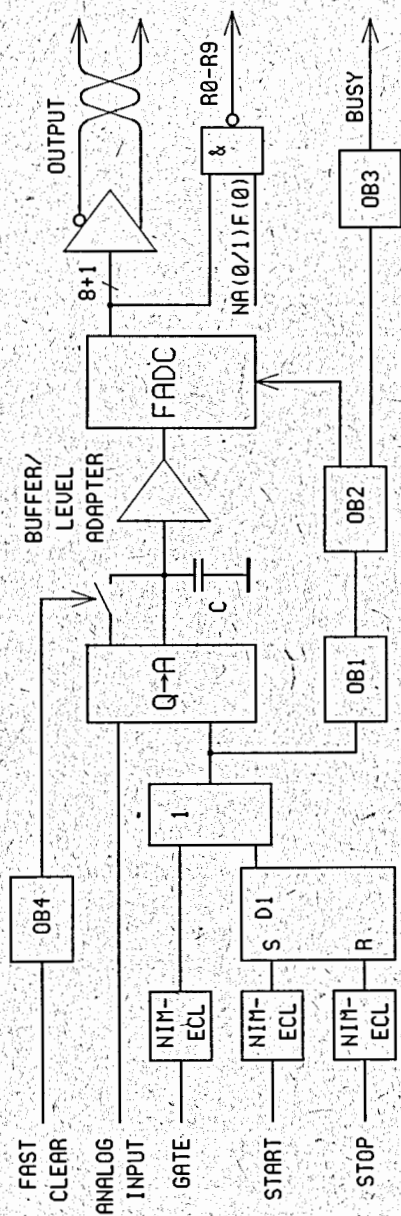


РИС.1

данные с ФАЦП (8 значащих разрядов и разряд переполнения) через буферный каскад в уровнях ECL выводятся на переднюю панель блока, а по команде $NA(0/1)F(0)$ могут быть считаны по магистрали КАМАК. Одновибратор ОВ3 задерживает выходной стробирующий сигнал на время измерения в ФАЦП. В случае измерения временных интервалов импульс ВОРОТА вырабатывается триггером D1, управляемым сигналами СТАРТ и СТОП, а аналоговый вход через токозадающий резистор подключается к стабилизированному источнику опорного напряжения. Этот же источник является опорным и для ФАЦП.

Упрощенная принципиальная схема модуля приведена на рис.2. Сигнал с аналогового входа через резистор R1 (47 Ом) подается непосредственно на вход преобразователя заряд-амплитуда AD1, выполненного в виде специализированной гибридной микросхемы КГ01-ПТ1 [4]. Цепь R3-C1 служит для высокочастотной коррекции, а диоды VD1 и VD2 – для защиты входа от перегрузки. Ток “пьедестала” (около 0,5 мА) задается резистором R4, подключенным через подстроечный резистор к источнику опорного напряжения – 2 В. В режиме измерения заряда сигнал ВОРОТА поступает на вход AD1 непосредственно через схему “ИЛИ” – D3 (К500ЛМ102), а в режиме измерения временных интервалов этот сигнал вырабатывается с помощью D-триггеров D1 (К500ТМ131).

При работе с сигналами ВОРОТА большой длительности (несколько сотен наносекунд) измерительный конденсатор C2 (130 пФ) заряжается током “пьедестала” на заметную величину, что существенно сокращает динамический диапазон прибора. Для устранения этого фактора, т.е. для расширения диапазона времен интегрирования входных сигналов, в схеме предусмотрен токовый ключ VT3, VT4, который во время сигнала ВОРОТА стабилизированным током $I = I_{\text{пьедестала}}$ разряжает конденсатор C2 на величину, равную заряду от тока “пьедестала”.

Заряд измерительного конденсатора C2 осуществляется от уровня напряжения +5 В, задаваемого с помощью делителя R7 – R8; до +3 В. Поскольку диапазон входных напряжений ФАЦП (AD9002 [5]) от 0 до -2 В, то сигнал с конденсатора C2 передается на аналоговый вход ФАЦП через быстрый инвертирующий двоярный инструментальный усилитель A2 (AD830[5]), согласующий уровни напряжения на конденсаторе и на входе ФАЦП.

Двоичный код, соответствующий измеренному сигналу, выводится на переднюю панель в биполярном виде с помощью микросхем К500ЛМ101 либо на магистраль КАМАК. По окончании измерения транзистором VT2 производится разряд конденсатора C2. Время разряда задается одновибратором ОВ5, а при сбросе с передней панели или по КАМАК – ОВ4.

Особенностью используемой микросхемы ФАЦП является то, что данные на его выходах появляются с задержкой в 1 такт. Поэтому на 1 цикл измерения требуется 2 последовательных стробирующих сигнала. Они вырабаты-

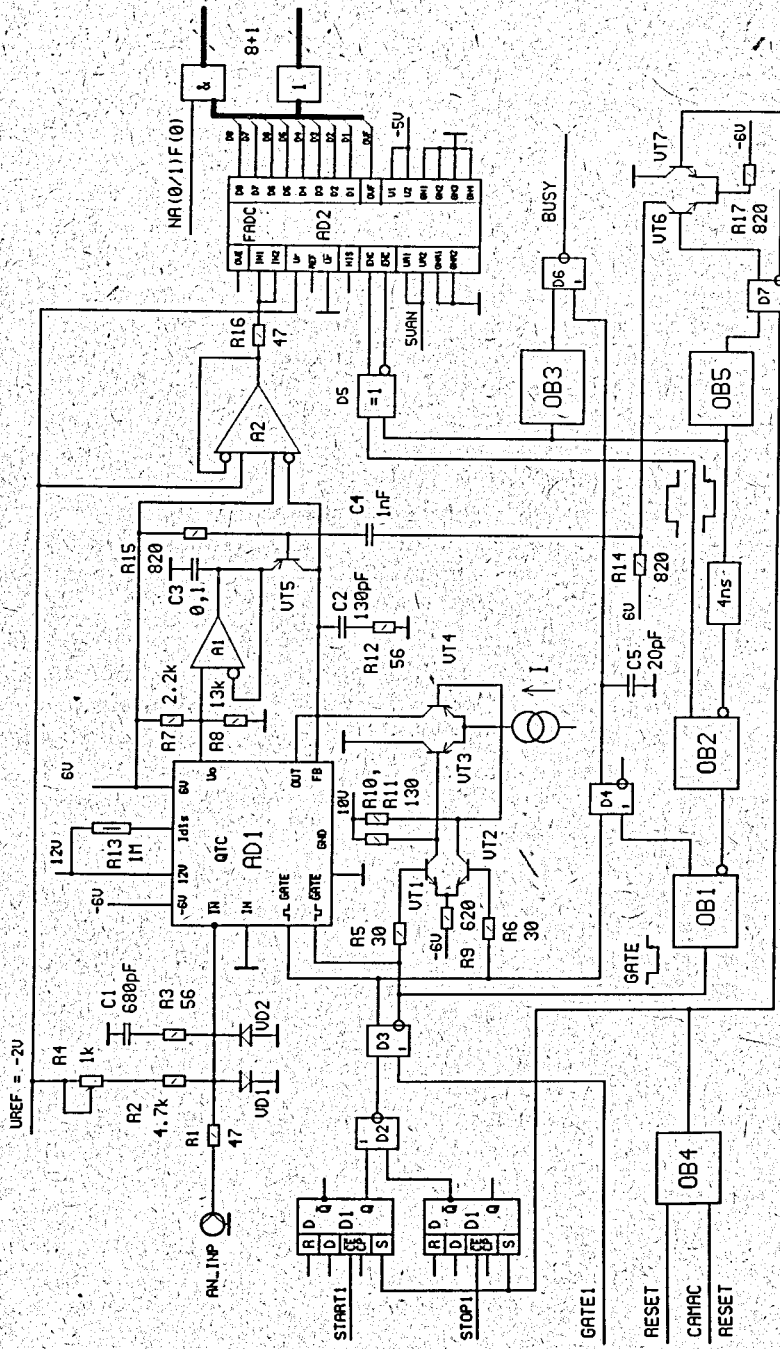


РИС. 2

ваются схемой “исключительное ИЛИ” – D5 (K500ЛП107), дифференцирующей передний и задний фронт импульса, выработанного одновибратором OB2 (8 нс). Задержка этих сигналов на время, необходимое для передачи сигнала с конденсатора C2 на вход АЦП (около 15 нс), осуществляется с помощью одновибратора OB1, который запускается задним фронтом сигнала ВОРОТА. Все одновибраторы выполнены на основе D-триггеров (K500ТМ131) и построены по традиционной схеме с “самосбросом”.

В течение всего времени преобразования – около 50 нс – на выходе схемы D6 вырабатывается сигнал BUSY. Цифровой код АЦП стробируется либо задним фронтом этого сигнала, либо специально выработанным сигналом СТРОБ ВЫХ (на схеме не показан).

Краткие характеристики

Аналоговый вход:

- импеданс – 50 Ом
- полярность – отрицательная
- диапазон сигналов – 256 пКл
- интегральная нелинейность – 0,5%
- разрешение – 8 бит

Вход ВОРОТА:

- импеданс – 50 Ом
- уровни – NIM
- длительность – не менее 5 нс

Входы СТАРТ и СТОП:

- импеданс – 50 Ом
- уровни – NIM
- длительность – не менее 3 нс
- временное разрешение – 50 пс при шкале 10 нс
– 100 пс при шкале 20 нс
- время преобразования – 50 нс (с момента окончания сигнала ВОРОТА или поступления сигнала СТОП)

Команды КАМАК:

- $N * A(0) * F(0)$ – чтение данных с 1-го канала по шинам R1–R8, R9 – переполнение
- $N * A(1) * F(0)$ – чтение данных со 2-го канала по шинам R1–R8, R9 – переполнение
- $N * A(0) * F(9), Z, C$ – сброс

В заключение авторы считают своим приятным долгом выразить благодарность Маньякову П.К. за консультации и любезно предоставленные гибридные микросхемы, а Кулиничу П.А. – за полезные обсуждения.

Литература

- [1] Кулинич П.А., Толедо Р. ПТЭ №6 1988г. стр. 85.
- [2] Денисов Д.С., Ерошин О.В., Кулинич П.А. и др. ПТЭ №5 1989г. стр. 131.
- [3] Д.П.Михалев, Э.О.Оконов, А.Н.Парфенов. Сообщение ОИЯИ Б2-1-95-2, Дубна, 1995.
- [4] Басиладзе С.Г., Доценко Ю.Ю., Маньяков П.К., Федорченко С.Н. Гибридная интегральная схема преобразования заряда во временной интервал для построения многоканальных аналого-цифровых преобразователей. ОИЯИ 13-80-514, Дубна 1980 г., ПТЭ №1 1982 г. стр. 102.
- [5] Analog Devices. 1994 DESIGN-IN REFERENCE MANUAL.

Рукопись поступила в издательский отдел
29 декабря 1995 года.