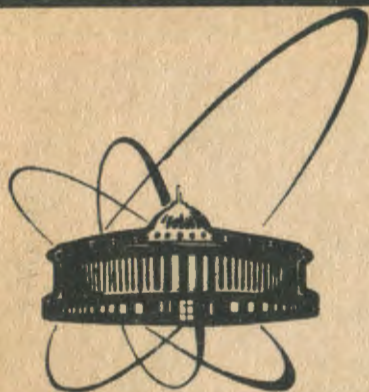


90-199



сообщения  
объединенного  
института  
ядерных  
исследований  
дубна

К-59

Р13-90-199

Д.В.Козяйкин\*, Н.А.Кучинский, А.В.Селиков,  
В.С.Смирнов

БЫСТРЫЙ ТРЕКОВЫЙ СПЕЦПРОЦЕССОР

\*Институт ядерных исследований АН СССР, Москва

1990

При планировании исследований на спектрометре АРЕС<sup>1/1</sup> процессов взаимодействий  $\pi$ -мезонов с ядрами была поставлена задача создания быстрого трекового спецпроцессора, отбирающего из падающего пионного пучка только те частицы, чьи траектории проходят через мишень. Это необходимо для исключения запусков, происходящих от взаимодействия падающих  $\pi$ -мезонов в стенках газовой мишени и конструктивных элементах первой цилиндрической пропорциональной камеры, находящейся рядом с мишенью. Не подлежат регистрации и взаимодействия с  $\pi$ -мезонами, рассеянными во входном окне полюса магнита СП173.

Такие задачи отбора событий по заранее заданным критериям в реальном времени до их записи в ЭВМ с помощью аппаратно реализованных программ вычислений в специализированных процессорах часто встречаются в практике физического эксперимента<sup>2,3/</sup>. Тем более важным является включение такого спецпроцессора в систему триггера первого уровня с целью увеличения коэффициента отбора.

При разработке трекового спецпроцессора для установки АРЕС, исходя из реальных условий эксперимента, определили следующие требования:

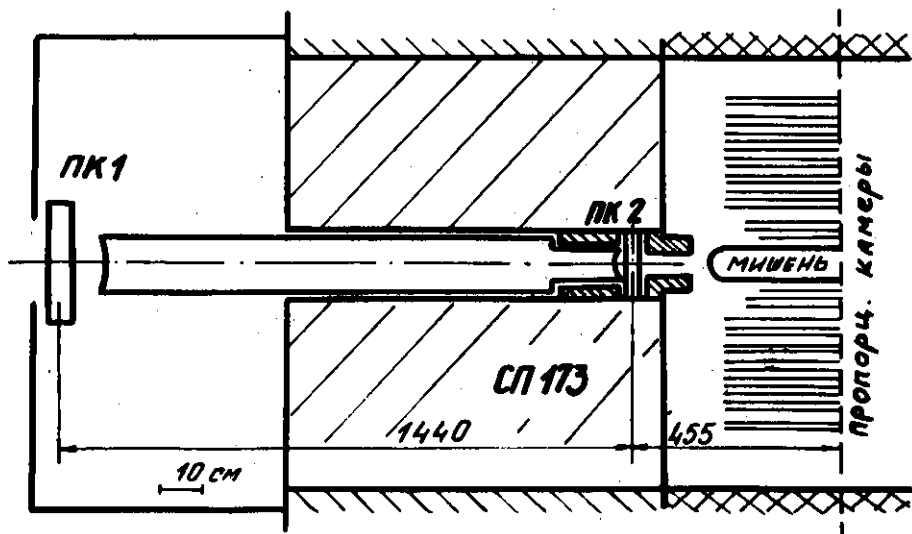


Рис.1. Схема размещения детектирующей аппаратуры спектрометра АРЕС.

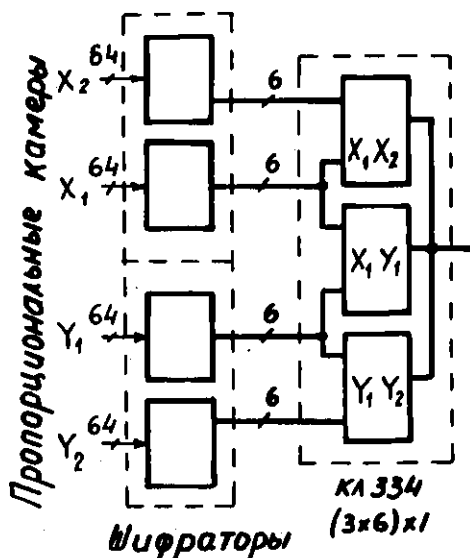
- максимально высокое быстродействие с целью использования полученного решения в триггере первого уровня наряду с информацией от сцинтилляционного годоскопа и мажоритарных схем цилиндрических пропорциональных камер детектирующего блока спектрометра,

- учет срабатывания нескольких проволочек от одной частицы /кластер/,

- работа трекового спецпроцессора с двумя пучковыми камерами,

- возможность тестирования системы с помощью ЭВМ.

Схема расположения аппаратуры спектрометра АРЕС показана на рис.1. В пучке на некотором расстоянии друг от друга перед мишенью устанавливаются две двухкоординатные /X-Y/ многопроволочные пропорциональные камеры. Одна /X<sub>1</sub>-Y<sub>1</sub>, 250x250 мм/ перед магнитом СП173 спектрометра и вторая /X<sub>2</sub>-Y<sub>2</sub>, диаметр 100 мм/ во входном отверстии полюса магнита вблизи газовой мишени. Пропорциональные камеры соединяются с регистрирующей электроникой плоским многожильным 50-омным кабелем длиной 10 м. В качестве регистрирующей электроники используются модернизированные платы ПСИ-32<sup>4/</sup>. Модернизация электроники заключается в использовании низкоомного входа каналов, заложенного в схему при его разработке. Сами платы регистрирующих каналов пучковых камер располагаются в каркасах электроники цилиндрических пропорциональных камер спектрометра АРЕС<sup>5/</sup> и включаются в систему считывания последних. Таким образом, информация о сработавших проволочках пучковых камер считывается в ЭВМ



вместе с информацией от цилиндрических пропорциональных камер спектрометра. Сигналы для трекового спецпроцессора снимаются с выходов БЫСТРОЕ ИЛИ плат ПСИ-32.

В большой пучковой камере сигналы для трекового спецпроцессора объединяются попарно.

Блок-схема спецпроцессора /рис.2/ состоит из двух блоков шифраторов номера сработавшей проволочки в двоичный код на две плоскости каждый<sup>2/</sup> и специально разра-

Рис.2. Блок-схема трекового спецпроцессора.

ботанного для данной задачи блока логической матрицы КЛ334. Работу спецпроцессора по выделению полезных событий можно разделить на два независимых этапа. На первом проводится отбор однотрековых событий и кодировка координат сработавших проволочек в двоичный код. На втором, используя полученные двоичные коды X- и Y-координат сработавших проволочек обеих пучковых камер в блоке КЛ334, проводится отбор треков. Критерием отбора служит необходимость прохождения трека через мишень одновременно в X- и Y-плоскостях. Сигнал положительного решения в логической матрице КЛ334 вырабатывается в соответствии с предварительно занесенной в ОЗУ этого блока таблицей истинности. В таблице истинности устанавливаются все разрешенные комбинации четырех кодов, определяющих трек пролетающей частицы.

Кодировка номера сработавшей проволочки производится по принципу независимой кодировки положения проволочки в группе, на которые разбита каждая плоскость, и номера группы с этой проволочкой. В работе<sup>16/</sup> описан шифратор подобного типа на 235 проволочек, который может проводить кодировку нескольких сработавших проволочек в камере. Но для его работы требуется триггер и среднее время преобразования одной координаты превышает 100 нс. Отказ от приоритетного шифратора и применение вместо него постоянной памяти позволили создать схему, которая может проводить кодировку в режиме реального времени с настройкой только на однотрековые события. При этом уменьшается и время преобразования.

Блок-схема шифратора на одну плоскость показана на рис.3. Все 64 сигнальные проволочки каждой плоскости пропорциональной камеры разбиты на группы по восемь проволочек в каждой и объединены по ИЛИ. Одновременно проведено объединение по ИЛИ всех первых проволочек группы, вторых и так далее. Полученные после объединения восьмеричные позиционные коды поступают на адресные входы микросхем памяти К500РЕ149. Микросхемы памяти запрограммированы электрически однократно с использованием программатора КП318<sup>17/</sup> таким образом, что на выходах микросхем памяти Q0, Q1 и Q2 однозначно отображается состояние адресных шин в двоичном коде. Таблица перекодировки позиционного кода в двоичный учитывает возможность срабатывания нескольких проволочек от одной частицы. В таких случаях в таблицу истинности заносится центр кластера.

Уже на уровне шифратора имеется возможность выделять только однотрековые события. Это достигается тем, что при наличии двух и более одновременно /в пределах 30 нс/ сработавших изолированных проволочек или кластеров на выходе Q3 соответствующей микросхемы остается сигнал запрета. Сигнал запрета сни-

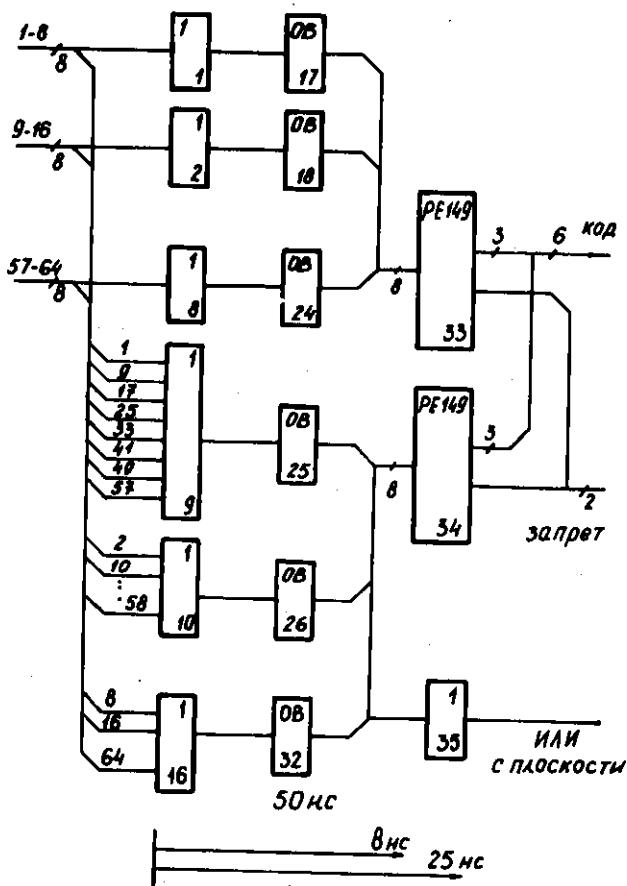


Рис. 3. Блок-схема шифратора для пропорциональных камер на 64 проволоки.

мается только при наличии адресной комбинации, соответствующей прохождению одной частицы. Для исключения влияния временного разброса импульсов с камер, после сведения сигналов на схемах ИЛИ, проводится формирование сигналов до длительности 50 нс.

К дополнительным возможностям формирователя относится снятие сигнала БЫСТРОЕ ИЛИ С ПЛОСКОСТИ, когда фиксируется прохождение любой частицы через плоскость пучковой пропорциональной камеры. Эта же функция может быть реализована при регистрации и общего числа частиц, попавших в мишень. В первом случае этой цели служит выход микросхемы D35. Во втором - регистрация идет с выхода Q3 микросхемы K500PE149.

Время кодировки от появления сигнала на входе шифратора до появления кода составляет 24 нс, из них задержка на микро-схеме памяти - около 16 нс.

Блок КЛ334 /рис.4/ представляет собой специализированную логическую матрицу с программируемыми функциями отбора и предназначен для построения систем быстрого триггера первого уровня. Модуль позволяет анализировать прямые треки частиц по результатам их прохождения через две пучковые пропорциональные камеры.

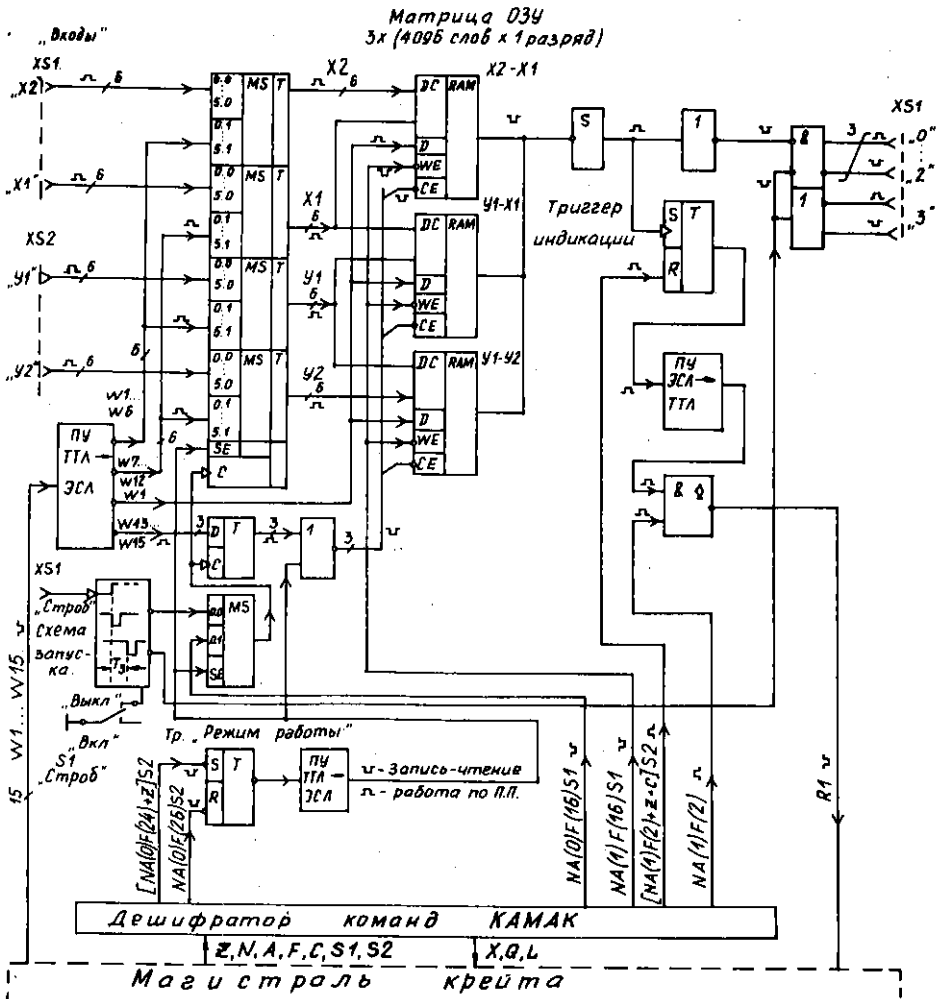
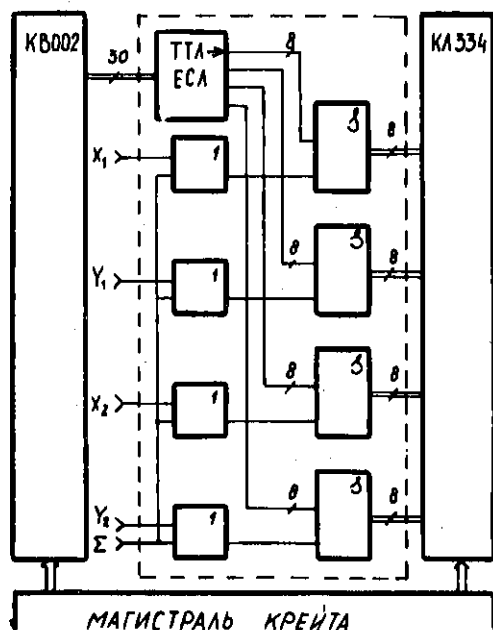


Рис.4. Принципиальная схема матрицы /4x6/x1, блок 334.

Основу блока составляет матрица оперативного запоминающего устройства /ОЗУ/, выполненного на трех микросхемах К1500РУ470, выходы которых соединены методом "проводного И". Первая микросхема ОЗУ проводит анализ события по координатам X2-X1, вторая - по координатам X1-Y1, третья по координатам Y1-Y2.

При работе устройства по передней панели совокупность одновременно поступивших входных сигналов /разъем XS1, "Входы X2, X1" и разъем XS2, "Входы Y1, Y2"/ составляет адреса на входах соответствующих микросхем матрицы ОЗУ. Результат анализа события /разъем XS1, "Выходы"/ соответствует таблицам истинности, предварительно занесенным в каждую из микросхем ОЗУ с магистральной крейты в режиме записи и проверки ОЗУ. Положительное решение на выходе блока появляется лишь при одновременном выполнении X2-X1, X1-Y1 и Y1-Y2 условий анализа.

Возможна работа блока со стробированием входных и выходных сигналов /режим "Строб вкл."/ . При этом выходы блока стробируются с задержкой относительно входного сигнала "Строб", гарантирующей завершение времени выборки микросхем ОЗУ. В режиме работы блока без стробирования длительность выходного сигнала равна длительности входного, но не менее 7 нс. Для контроля правильности занесения таблицы истинности в ОЗУ в режиме записи/проверки ОЗУ и для оперативного контроля прохождения сигнала в режиме работы по передней панели на выход блока введен триггер индикации.



Для работы с этим устройством было разработано программное обеспечение, состоящее из программного модуля тестовой проверки и рабочей программы для работы в составе спектрометра АРЕС. Рабочая программа производит выбор разрешенных комбинаций кодов на основе геометрических размеров установки и реальных условий эксперимента и заносит полученную таблицу истинности в логическую матрицу. Программа позволяет проводить

Рис.5. Схема включения блок-тестера для проверки логической матрицы.

быстрый тест ОЗУ блока КЛ334, осуществлять запись или чтение новой таблицы истинности с диска, просмотр ее на экране монитора.

Программный модуль тестовой проверки используется при проверке и наладке логической матрицы КЛ334. Для этого изготовлен блок-тестер /рис.5/, эмулирующий работу шифраторов в реальном времени. Данные в блок-тестер заносятся через выходной регистр КВ-005 и стробируются внешним генератором. Предусмотрено как независимое стробирование каждой группы кодов, так и общее стробирование. С помощью программы тестовой проверки можно легко установить любые комбинации кодов на входах логической матрицы и проверить занесенную в нее таблицу истинности.

## ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

### ШИФРАТОР

1. Количество информационных входов.....64
2. Количество информационных выходов .....16
3. Уровни входных сигналов .....NIM
4. Уровни выходных сигналов .....ECL
5. Время кодирования .....24 нс
6. Количество шифраторов в блоке .....2
7. Питание..... -6В:2А; +6В:0,1 А
8. Ширина блока .....2М

### ЛОГИЧЕСКАЯ МАТРИЦА /4x6/x1 /БЛОК КЛ334/

1. Количество информационных входов: .....24  
/4 плоскости по 6 разрядов/
2. Количество информационных выходов .....1
3. Уровни входных сигналов .....ECL
4. Уровни выходных сигналов ..... NIM,ECL
5. Минимальная длительность входных сигналов:  
а/ в режиме со стробированием .....5 нс  
б/ сигнала "Строб" .....5 нс  
в/ в режиме без стробирования .....15 нс
6. Длительность выходных сигналов:  
а/ в режиме со стробированием /регулируется/ ..... 10-60 нс  
б/ в режиме без стробирования ..... равна длительности входных сигналов, но не менее 7 нс
7. Время решения .....25 нс
8. Команды КАМАК:  
NA(0)F(8) .....проверка сигнала L; X=1,Q=L  
NA(0)F(10)S2+CS2..... сброс сигнала L; X=1, Q=0



- NA(1)F(2) ..... чтение состояния триггера индикации;  
 X=1, Q=1  
 NA(1)F(2)S2+ZS2+CS2 ..... сброс триггера индикации в режиме  
 работы по передней панели  
 NA(0)F(16)S1 ..... занесение 12-разрядного адреса  
 слова в режиме записи и проверки 03У  
 ..... при W13=0, W14=1, W15=0 запись адресов X2-X1  
 ..... при W13=1, W14=0, W15=0 запись адресов X1-Y1  
 ..... при W13=0, W14=0, W15=1 запись адресов Y1-Y2  
 X=1, Q=1  
 NA(1)F(16)S1 ..... занесение в 03У по заданному  
 адресу 1-разрядного слова в режиме записи и проверки 03У  
 NA(0)F(24)S2+ZS2 ..... включение режима записи и проверки  
 03У  
 NA(0)F(26)S2 ..... включение рабочего режима /работа  
 по передней панели/; X=1, Q=0  
 ZS2 ..... взведение триггера L  
 9. Питание ..... -6В :1,5А; +6В :0,2А  
 10. Ширина блока ..... 1М.

Общее время решения от появления сигналов на входе шифраторов до сигнала на выходе логической матрицы не более 55 нс.

Использование трекового спецпроцессора позволило увеличить число полезных событий в триггере на порядок. Кроме того, появилась возможность организации управляемого коллиматора, что оказалось весьма удобным при методических работах на спектрометре.

Спецпроцессор устойчиво работал при нагрузках до  $10^6$  частиц/с на камеру X1-Y1.

## ЛИТЕРАТУРА

1. Баранов В.А. и др. - XII Международный симпозиум по ядерной электронике, Дубна, 2-6 июля 1985 г., /Сборник аннотаций, докладов и сообщений/, ОИЯИ, Д13-85-793, Дубна, 1985, с.28.
2. Карпухин В.В. - ОИЯИ, 13-83-913, Дубна, 1983.
3. Басиладзе С.Г. и др. - ПТЭ, 1981, т.4, с.76.
4. Коренченко С.М., Кучинский Н.А. - ОИЯИ, P13-11561, Дубна, 1978.
5. Баранов В.А. и др. - ОИЯИ, 13-81-162, Дубна, 1981.
6. Никитюк Н.М. и др. - ОИЯИ, P11-82-803, Дубна, 1982.
7. Борейко В.Ф. и др. - ОИЯИ, P10-87-827, Дубна, 1987.

Рукопись поступила в издательский отдел  
19 марта 1990 года.