

ОБЪЕДИНЕННЫЙ  
ИНСТИТУТ  
ЯДЕРНЫХ  
ИССЛЕДОВАНИЙ  
ДУБНА



22/ix-75

Г-122

P13 - 8915

3599/2-75

Ф.Габриэль, В.Н.Шуравин, К.Андерт

УНИВЕРСАЛЬНАЯ СХЕМА СОВПАДЕНИЙ  
В СТАНДАРТЕ КАМАК

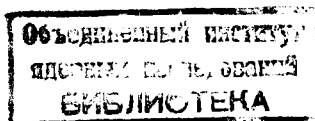
**1975**

P13 - 8915

Ф.Габриэль, В.Н.Шуравин, К.Андерт

УНИВЕРСАЛЬНАЯ СХЕМА СОВПАДЕНИЙ  
В СТАНДАРТЕ КАМАК

Направлено в "Nuclear Instruments and Methods"



Габриэль Ф., Шуравин В.Н., Андерт К.

P13 - 8915

Универсальная схема совпадений в стандарте КАМАК

Описана универсальная схема совпадений, выполненная в стандарте КАМАК. Основные параметры схемы могут изменяться в широких пределах управляющими сигналами от магистрали: разрешающее время канала совпадений - от 1 нс до 10 мкс, разрешающее время канала анти-совпадений - от 10 нс до 10 мкс.

Работа выполнена в Лаборатории ядерных проблем ОИЯИ.

Препринт Объединенного института ядерных исследований  
Дубна 1975

Gabriel F., Shuravin V.N., Andert K.

P13 - 8915

A Universal CAMAC-Coincidence Circuit

A universal CAMAC-coincidence circuit is described. All basic parameters are controlled in a wide range from the CAMAC-dataway: the coincidence resolving time ( $2\tau$ ) from 1 nsec to 10  $\mu$ sec and the anticoincidence resolving time from 10 nsec to 10  $\mu$ sec.

The investigation has been performed at the Laboratory of Nuclear Problems, JINR.

Preprint of the Joint Institute for Nuclear Research  
Dubna 1975

Основные отличительные свойства схемы совпадений

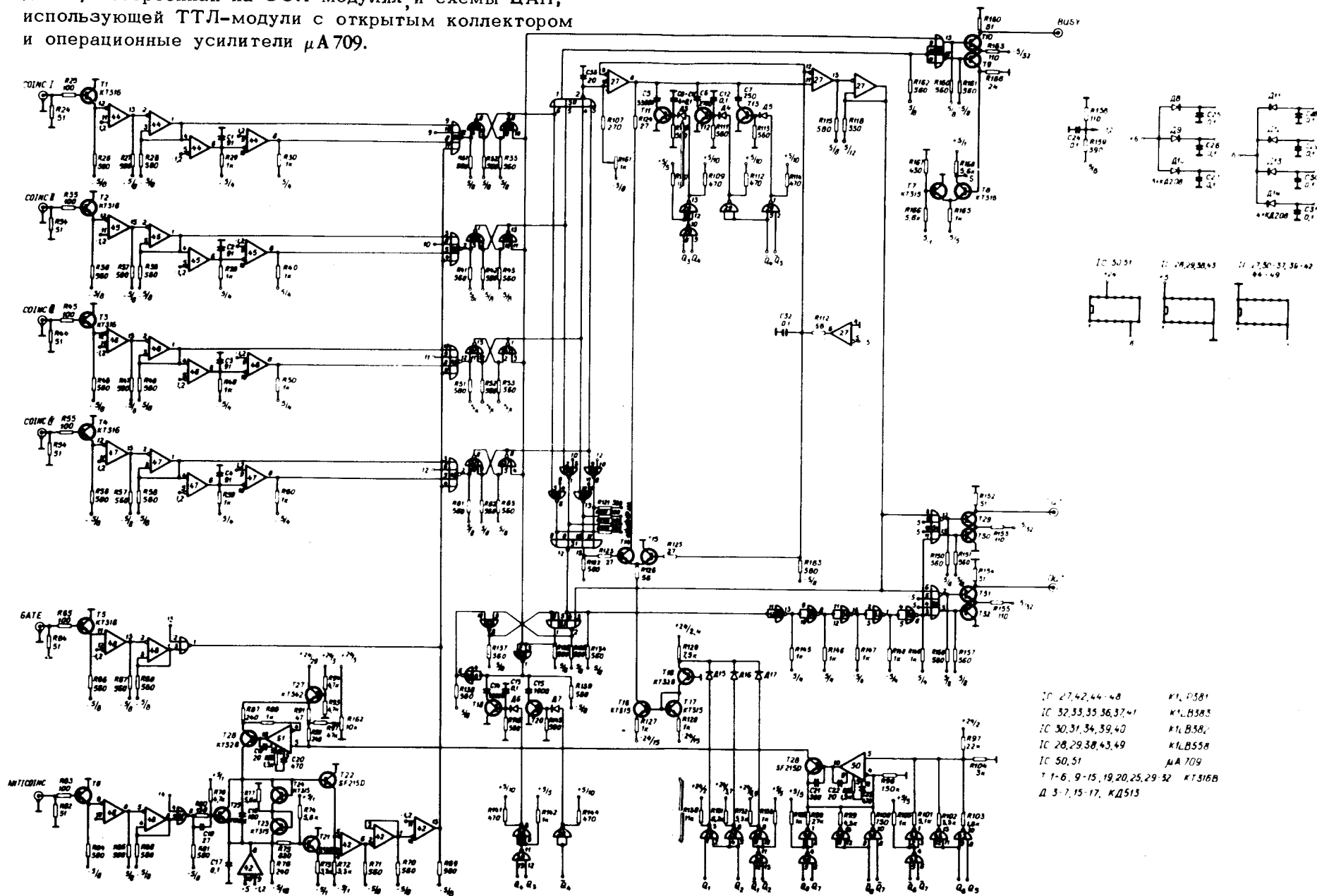
Разработана схема совпадений для физических экспериментов, управляемых от ЭВМ. Несмотря на достаточно простое схемное решение, блок имеет высокие параметры и может найти широкое применение в самых различных измерениях. Схема совпадений работает по принципу старт-стоп, широко используемому во время-амплитудных преобразователях<sup>/1/</sup>. С одной стороны, это позволяет получить крутые спады кривой задержанных совпадений и широкий диапазон регулирования разрешающего времени. С другой стороны, такой блок удобно реализуется на интегральных схемах.

Разработанная схема совпадения имеет следующие основные характеристики:

1. Разрешающее время ( $2\tau$ ) схемы совпадений может изменяться через магистраль от 1 нс до 10 мкс для входных импульсов любой длительности (не менее 10 нс).
2. Разрешающее время схемы антисовпадений может изменяться аналогичным образом от 10 нс до 10 мкс.
3. Выбор кратности совпадений (от 1-го до 4-х), включение и выключение ворот или канала антисовпадений осуществляется также через магистраль.
4. Канал антисовпадений работает в режиме с продлением, что повышает эффективность антисовпадений при малом мертвом времени прибора.
5. Встроенные ворота дают возможность осуществлять совпадения с внешним управляющим импульсом.



Рис. 3. Принципиальная схема собственно схемы совпадений, построенная на ЭСЛ-модулях и схемы ЦАП, использующей ТТЛ-модули с открытым коллектором и операционные усилители  $\mu A 709$ .



- IC 27,42,44-48 K1, P581
- IC 32,33,35,36,37,41 K1, B383
- IC 30,31,34,39,40 K1, B382
- IC 28,29,38,43,49 K1, B558
- IC 50,51  $\mu A 709$
- T 1-6, 9-15, 19,20,25,29,32 KT316B
- D 3-7,15-17, KД513

6. Для измерения эффективности использования блока имеется выход сигналов "Мертвое время", длина импульса на котором соответствует полной рабочей фазе совпадений (разрешающее время + время восстановления). Минимальное мертвое время схемы - 20 нс.

7. В запоминающий регистр, в который записываются требуемые рабочие параметры блока, введен дополнительный триггер, показывающий прохождение быстрых сигналов через схему совпадений. После сброса этого триггера первый принятый схемой совпадений импульс его вновь восстанавливает, что контролируется через магистраль.

#### Построение прибора и его функции

Схема совпадений выполнена в блоке единичной ширины стандарта КАМАК. Передняя панель и блок-схема прибора показаны на рис. 1. Принцип работы схемы совпадений основан на комбинации схемы отбора и время-амплитудного конвертора.

Схема отбора произвольно отбирает из 4 каналов совпадений четыре следующих друг за другом импульса (по одному из каждого канала), причем первый служит сигналом "старт", а последний - сигналом "стоп" время-амплитудного конвертора. Если амплитуда импульса на выходе конвертора меньше определенной величины, фиксируется факт совпадений в четырех каналах, т.е. при этом все импульсы укладываются в интервал времени, равный разрешающему времени. Схема отбора состоит из схемы "ИЛИ", которая детектирует первый входной импульс, и схемы "И", которая срабатывает при поступлении четырех импульсов, по одному от каждого канала. От первого импульса на "ИЛИ" запускается генератор пилы время-амплитудного конвертора, при этом ключ  $K_1$  размыкается. Останавливается генератор пилы (ключ  $K_2$ ) четвертым импульсом после срабатывания схемы "И". Через время задержки  $T_0$ , необходимое для затухания переходных процессов, выходной импульс схемы "И" через ключ  $K_3$  проходит на выход. Этот ключ

закрывается в момент срабатывания компаратора в случае приема сигнала "стоп" после установленного разрешающего времени схемы совпадений. Крутизна пилы и, таким образом, разрешающее время совпадений изменяются путем переключения зарядной емкости и зарядного тока при помощи экспоненциального ЦАП<sup>/2/</sup>.

Основное преимущество выбранного принципа схемы совпадений по сравнению с принципом наложения закрывается в том, что время установления сформированного импульса в каждом канале значительно меньше ограничивает разрешающее время всей схемы совпадений. В результате на основе ЭСЛ-интегральных схем с временем нарастания 3 нс возможно получить спад кривой совпадений меньше 50 пс.

Полная принципиальная схема блока приведена на рис. 2 и 3. На рис. 2 показана схема связи с магистралью, включающая в себя дешифратор, управляющий регистр и устройство считывания. Непосредственно схема совпадений изображена на рис. 3, где также приведены схемы преобразователей код-аналог.

#### Технические параметры и функции

Входы схемы совпадений:

число входов: совпадения	4
антисовпадения	1
ворота	1
входное сопротивление	50 Ом $\pm 10\%$
порог срабатывания	-0,4 В
минимальная ширина импульса выше порога	10 нс
максимальная амплитуда входного импульса	+ 5 В, -10 В

Выходы схемы совпадений:

число выходов	2
длительность импульсов	10 нс
выходная амплитуда	-0,8 В на 50 Ом
выходное сопротивление	50 Ом $\pm 10\%$

время нарастания и спада	≤ 3 нс
Выход сигналов "Мертвое время":	
число выходов	1
длительность импульса	разрешающее время + время восстановления
выходная амплитуда	-0,8 В на 50 Ом
выходное сопротивление	50 Ом ± 10%
время нарастания и спада	≤ 3 нс
Разрешающее время	1 нс + 10 мкс
Число ступеней регулирования разрешающего времени	16
Величина одной ступени	70% от установленного значения разрешающего времени
Спад кривой совпадений	≤ 0,1%, но не менее 50 пс
Минимальное мертвое время совпадений	20 нс
Температурный коэффициент разрешающего времени совпадений	≤ 0,2%/°C
Разрешающее время антисовпадений	10 нс + 10 мкс
Число ступеней регулирования разрешающего времени	16
Величина одной ступени	50% от установленного значения разрешающего времени
Спад кривой антисовпадений	≤ 0,1%, но не менее 0,5 нс
Мертвое время антисовпадений	10 нс
Температурный коэффициент разрешающего времени антисовпадений	0,5%/°C
Потребляемые токи:	
	+24 В, 45 мА
	+ 6 В, 0,5 А
	- 6 В, 1 А
	-24 В, 30 мА

N·A(0)·F(17)·S1: запись	W1÷W4	- установление разрешающего времени 10 мкс + 1 нс (16 ступеней по 70%)
	W5÷W8	- установление разрешающего времени антисовпадений 10 мкс + 10 нс (16 ступеней по 50%)
	W9÷W12	- включение входов совпадений 1+4
	W13	- включение входа ворот
	W14	- включение входа антисовпадений
	W15	- включение входов соответственно триггерам памяти 9 + 14
	W16	- сброс триггера контроля прохождения быстрых сигналов (0 = сброшен)
N·A(0)·F(1): чтение	R1÷R15	значений, установленных соответственно W1÷W15.
	R16	- контроль прохождения быстрых сигналов (1= прошел, 0 = не прошел)
N·A(0)·F(24)S2	блокировка	- выключение всех входов (сброс триггера памяти 15)
N·A(0)·F(26): снятие	блокировки	- включение входов соответственно содержанию триггеров памяти 9 + 14 (устанавливает триггер памяти 15 = 1)
	Z·S2	- сброс триггеров памяти, устанавливает: 1) разрешающее время совпадений = 10 мкс 2) разрешающее время антисовпадений = 10 мкс 3) все входы включены

- I - запрет, запирает все входы  
на время подачи сигнала "I",  
не изменяя состояния  
триггеров памяти 9 + 14
- Q -  $N \cdot A(0) \cdot [F(1) + F(17)]$
- X -  $N \cdot A(0) \cdot [F(1) + F(17) + F(24) + F(26)] \times$   
 $\times (+6B) \cdot (-6B)$

В заключение авторы благодарят А.Н.Синаева,  
А.И.Калинина, Х.-Г.Ортлеппа и В.Г.Зинова за поддержку  
работы и полезные обсуждения.

#### Литература

1. Coincidence units type NE 5709; Nuclear Enterprises LTD, Edinburgh.
2. К.Андерт, Ф.Габриэль, В.Н.Шуравин. Nucl. Instr. and Meth., 119, 361 (1974).

Рукопись поступила в издательский отдел  
23 мая 1975 года.