

ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА



Б-272

14/5-74

P13 - 7492

135/2-74

С.Г.Басиладзе, З.Гузик

12.

БЫСТРЫЙ ЦИФРОВОЙ ШИФРАТОР
ДЛЯ ГОДОСКОПИЧЕСКИХ СИСТЕМ
С ВЫВОДОМ ДАННЫХ НА МАГИСТРАЛЬ САМАС

1973

ЛАБОРАТОРИЯ ВЫСОКИХ ЭНЕРГИЙ

P13 - 7492

С.Г.Басиладзе, З.Гузик

БЫСТРЫЙ ЦИФРОВОЙ ШИФРАТОР
ДЛЯ ГОДОСКОПИЧЕСКИХ СИСТЕМ
С ВЫВОДОМ ДАННЫХ НА МАГИСТРАЛЬ САМАС

*Направлено в Nuclear Instruments
and Methods*



В электронике годоскопических систем, применяемых в экспериментах на ускорителях, важное место занимает аппаратура быстрого отбора полезных событий, в частности по углу рассеяния частиц в мишени ^{1/}. Вычисление угла рассеяния может производиться цифровыми методами ^{2,3,4/}. В этом случае необходимо предварительно зашифровать номер сработавшего канала в двоичный код. Подобная шифровка допустима только в случае прохождения одной и только одной частицы через годоскопическую плоскость. Поэтому также необходим предварительный анализ на единичность срабатывания. К настоящему времени известны схемы шифраторов цифро-аналогового типа ^{5,6/}. В данной работе описывается быстрый 32-входовый шифратор, реализованный только цифровыми методами. В отличие от описанного в ^{5/} он обеспечивает возможность выдачи информации о событии, запоминаемой блоком, на магистраль САМАС для последующей передачи в ЭВМ. Схема, таким образом, может использоваться и как многоканальная система входов с памятью и выходом на ЭВМ ^{7/}. Следующей отличительной особенностью схемы является автоматическое задание номеров шифраторов при объединении их для получения суммарного числа каналов до 2^8 . Шифратор, наконец, может работать в двух режимах: с подавлением и без подавления соседних срабатываний. Информация на ЭВМ выдается всегда без подавления соседних срабатываний. Данный блок в основном предназначен для работы с описанным ранее ^{9,10/} универсальным цифровым процессором.

Шифратор состоит из двух идентичных плат /блоков/, на 16 каналов каждая. Структурная схема электроники блока /на одной плате/ приведена на рис. 1. Импульсы с соответствующей части годоскопической плоскости по-

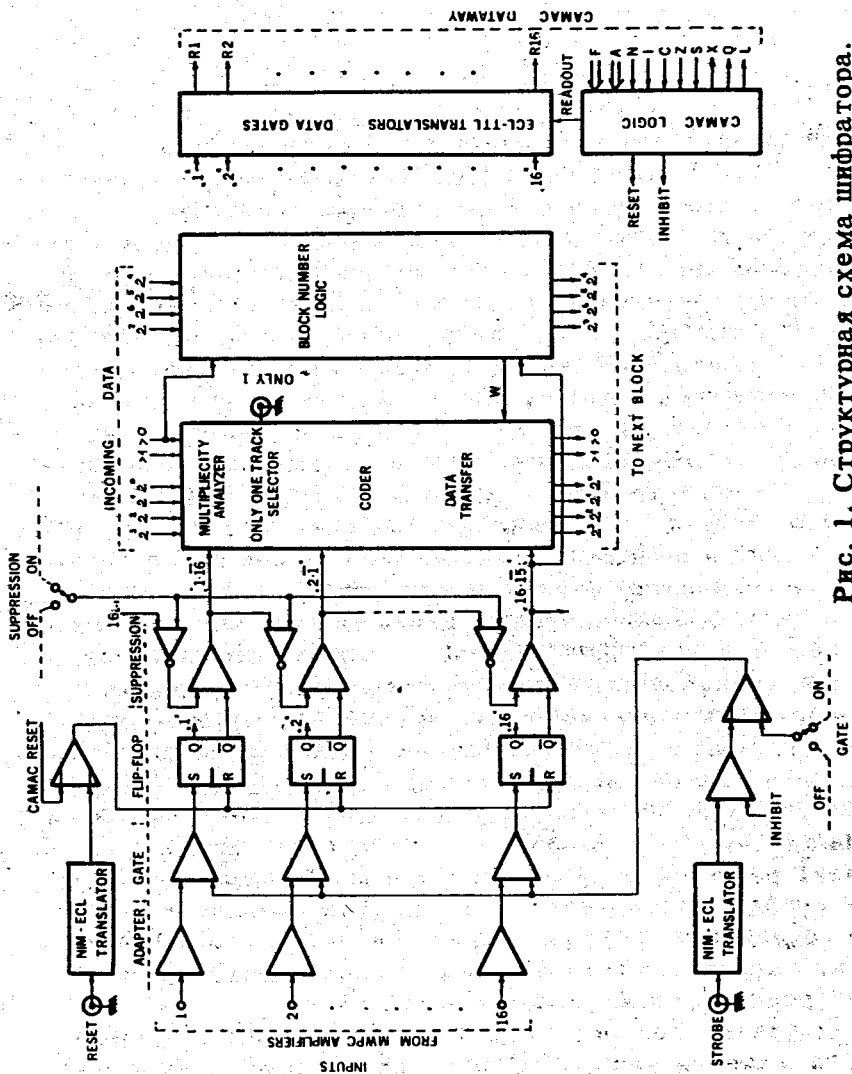


Рис. 1. Структурная схема шифратора.

даются на 16-канальную систему ворот с запоминанием информации на R-S триггерах. Поступившая информация анализируется на единичность срабатывания и одновременно шифруется в двоичный код схемой кодирования. При наличии только одного срабатывания и отсутствии срабатываний в предыдущих блоках, связь с которыми осуществляется по шинам " >0 " и " >1 ", выдается сигнал "only 1". В таком случае на шинах " 2^0 " - " 2^3 " появляется номер сработавшего канала в данном блоке. Этот номер передается на выход последнего блока. Для получения полного номера сработавшего канала схемой задания номера блока выдается число в четыре старших разряда (2^4 - 2^7). Считывание информации и сброс состояния триггеров производится с помощью дешифратора функций CAMAC. В целях ускорения логических операций все узлы блока выполнены на интегральных схемах с эмиттерной связью с временем задержки распространения $2 \div 3$ нсек, исключение составляет дешифратор функций CAMAC, реализованный на интегральных схемах серии TTL. Схема ворот. Ввод информации /рис. 2/ осуществляется по коаксиальным кабелям с волновым сопротивлением 50 ом. Импульсы на входе - положительной полярности с логическими уровнями ECL. При необходимости ко входу могут быть подключены схемы дифференциальных приемников для приема данных с парафазных линий связи. Запись производится при наличии отрицательного импульса на строб-входе "Ворот" /логические уровни NIM/. Строб-вход блокируется сигналом "Запрет" (1) с разъема CAMAC. Блок может также работать в режиме с открытыми входами, устанавливаемом тумблером "Ворота-выкл.". С выходов Q установочных триггеров сигналы подаются на переходники уровней ECL-TTL и далее на стробируемые ворота выдачи данных на магистраль CAMAC.

С выходов Q сигналы поступают на элементы блокировок соседних срабатываний. Тумблер в режиме блокировки запирает все диоды, и через сопротивление 510 ом осуществляется логическая функция "Запрет" на каждый последующий элемент. При выключении блокировки диоды подключаются к источнику - 3 в и поддерживают нулевые

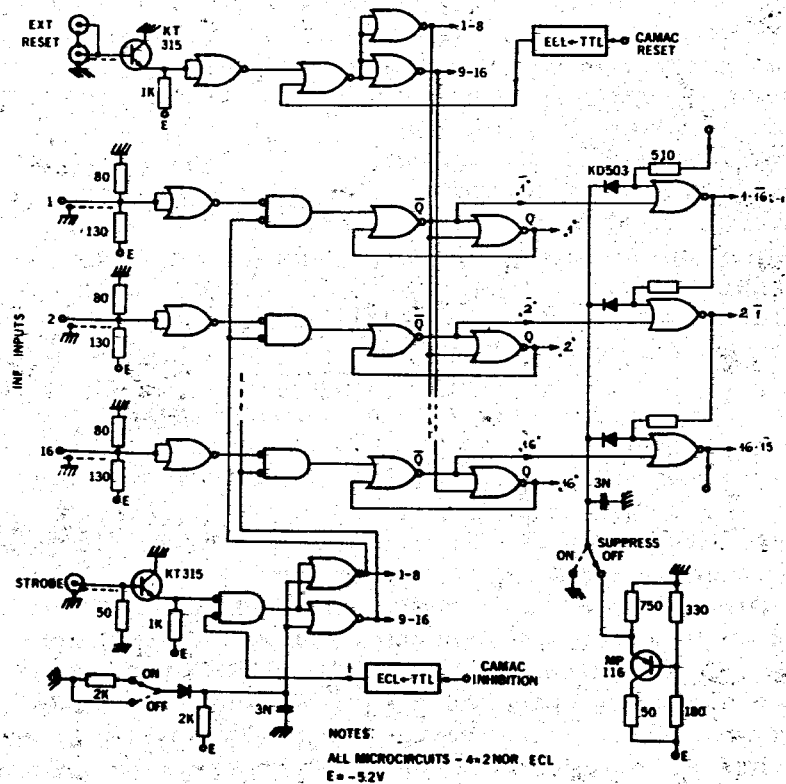


Рис. 2. Принципиальная схема ворот и запоминания информации.

логические потенциалы на каждом входе независимо от состояния предыдущего элемента блокировки.

Сброс состояний триггеров осуществляется с передней панели RESET - сигналом, либо при сигналах Z, C, F (9) - с разъема CAMAC.

Схема выбора одиночных срабатываний и шифровки номера в блоке. Схема выбора единичных срабатываний /рис. 3/ является цифровой 16-входовой мажоритарной схемой совпадений на 2, реализованной по принципу перебора совпадений с разбиением каналов /8/. Все каналы разбиты на 4 группы по 4. В каждой

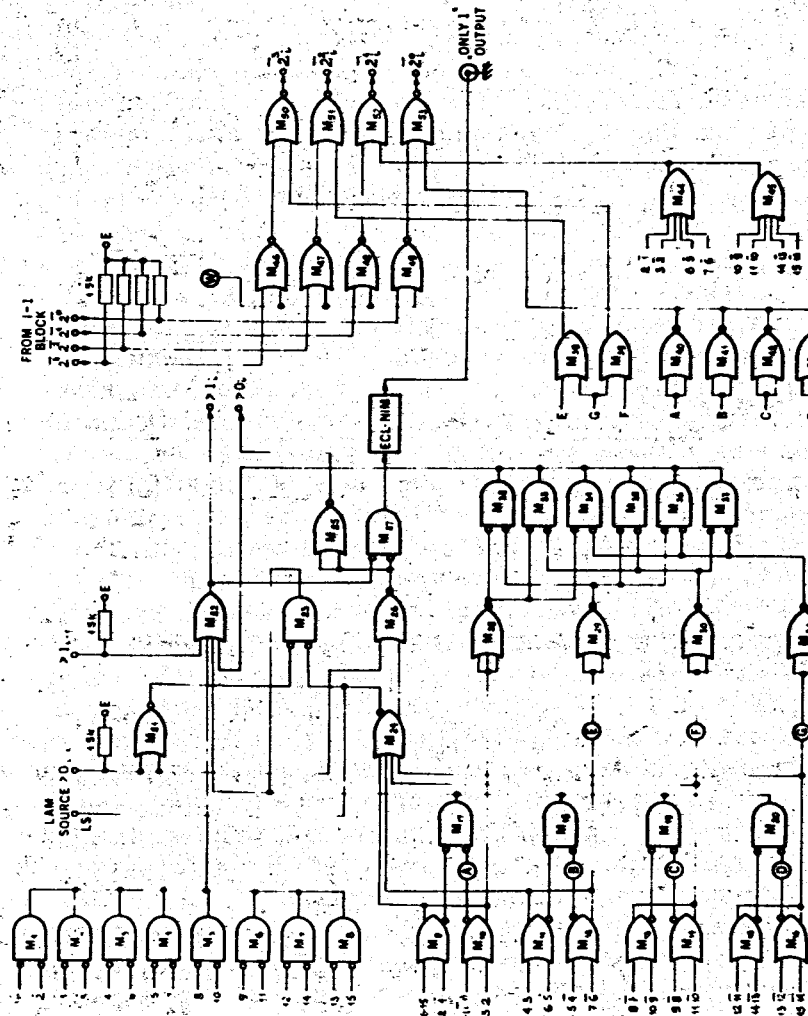


Рис. 3. Схема выбора одиночных срабатываний и шифровки номера в блоке.

группе выделены подгруппы по 2 канала, внутри которых производится логическое сложение, с объединением в группе по "проводному ИЛИ" /М8-М16/. Внутри подгрупп производится также операция "И" /М17-М20/, причем сигналы совпадений объединены по "проводному ИЛИ". Для получения оставшихся двойных совпадений в группах с инверсных выходов схем "ИЛИ" каждой подгруппы сигналы заводятся на совпадения /М1-М8/, которые также объединяются по "проводному ИЛИ". Перебор двойных совпадений сигналов между группами осуществляется после инвертирования /М28-М31/ шестью логическими элементами, М32-М37, с объединенными по "проводному ИЛИ" выходами. На элементе М24 получается логическая сумма всех 16 каналов. С его инверсного выхода сигнал заводится на совпадение с импульсом срабатывания в одном из предыдущих блоков ($>0_{i-1}$). Все сигналы двойных совпадений подаются на смеситель М22, куда подведен также сигнал $>1_{i-1}$ с предыдущего блока. Импульс на выходе $>1_i$ означает, что в блоках от 1-го до i -го произошло совпадение между двумя /или более/ любыми каналами, т.е. событие не единичное.

С прямого выхода М24 на элементе М26 производится логическое сложение сигналом от всех предыдущих блоков ($>0_{i-1}$), и после инвертирования /М25/ образуется сигнал $>0_i$, свидетельствующий хотя бы об одном срабатывании в блоках от 1-го до i -го.

Элемент М27 пропускает этот сигнал при отсутствии импульса $>1_i$, т.е. на его выходе и на выходе переходника уровней ECL \rightarrow NIM образуется импульс только в случае единичного срабатывания во всех каналах блоков от 1-го до i -го. Импульс на выходе "only 1" в последнем блоке свидетельствует об единичном срабатывании во всей годоскопической плоскости и используется для стробирования показаний с цифрового процессора /9/.

Рассмотрим теперь шифрацию номера сработавшего канала в блоке. Для ее реализации каналы объединены по группам определенным образом. В каждую вторую подгруппу входят каналы с нечетными номерами. Импульсы с инверсных выходов схем "ИЛИ" в этих подгруппах

складываются логически по "проводному ИЛИ", пройдя инверторы М10-М43, и подаются на младший двоичный разряд (2^0) номера. На второй двоичный разряд номера (2^1) подаются сигналы с тех каналов, двоичный номер которых содержит единицу во втором разряде: 2,3,6,7,10,11,14,15. Аналогично подобраны каналы для третьего двоичного разряда: с 4 по 7, с 12 по 15; и для четвертого двоичного разряда: с 8 по 15.

Шифрация номеров блоков. Шифрация в четырех старших разрядах с автоматическим выбором номера блока производится с помощью полусумматоров на входах 2^{-4} /рис. 4/, 2^{-6} , 2^{-7} и полного сумматора на входе 2^{-5} .

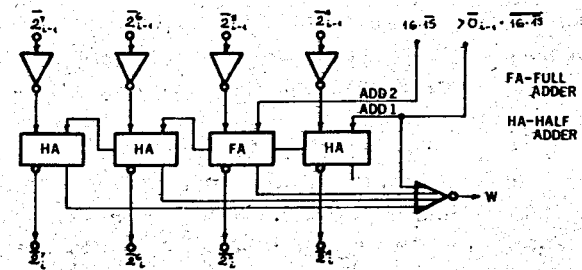


Рис. 4. Схема шифрации номеров блоков.

В целях упрощения и сокращения задержек схемы работают с отрицательными сигналами. В нормальном состоянии на открытых входах первого блока поддерживается низкий логический уровень, что соответствует подаче логических единиц на эти входы. На выходах блоков в нормальном состоянии находится двоичное число, на единицу меньше, чем номер блока. При срабатывании в одном из первых пятнадцати каналов, в каком-либо i -том блоке это число ($i-1$) проходит до выхода последнего блока, поскольку слагаемые ($16-15$, 0_{i-1}) обращаются в нуль во всех последующих блоках. В младших разрядах проходит до выхода номер сработавшего канала в i -том блоке. Для блокировки потенциалов на открытых входах младших разрядов /рис. 3/ первого блока ис-

пользуется счетверенный элемент "ИЛИ-НЕ"/сигнал "W"/, открываемый любым из сигналов в старших разрядах.

При срабатывании 16-го канала в i -том блоке число на выходе старших разрядов увеличивается на единицу и становится равным i в результате сложения с сигналом 16-15 в полном сумматоре. Это число без изменений проходит на выход, т.к. слагаемые ($16 \cdot 15 \cdot \dots \cdot 0_{111}$) снова обращены в нуль. В четырех младших разрядах в этом случае до выхода передаются нули.

Таким образом, на выходных шинах номеров последнего блока появляется номер сработавшего канала в двоичном коде для чисел с 1 до 255. Выходные сигналы имеют отрицательную полярность и подаются непосредственно на вход цифрового процессора.

Дешифратор функций САМАС. Схема дешифратора функций САМАС показана на рис. 5. В блоке осуществляются операции чтения - $F(0)$ и сброса - $F(9)$ по субадресу - $A(0)$. Сигнал "ИЛИ" со всех шестнадцати каналов (LS) через переходник уровней ECL \rightarrow TTL подается на шину L. Этот же сигнал участвует в совпадении для образования сигнала "Q". Сложение сигналов от первого канала и LS введено для того, чтобы обеспечить

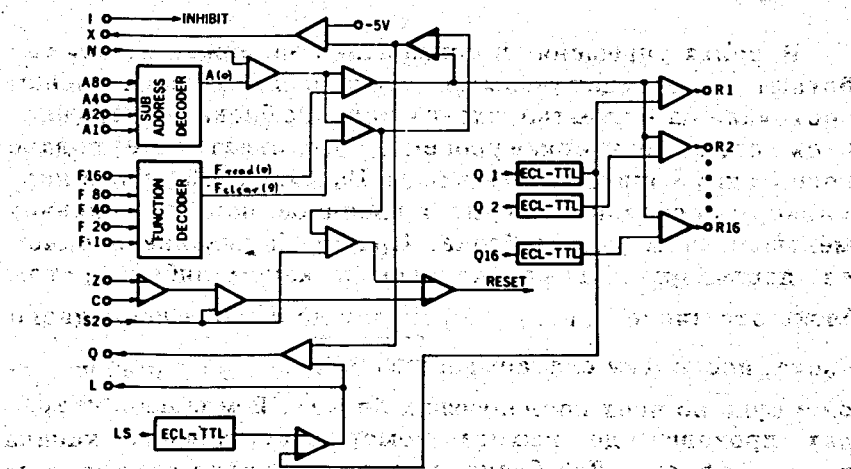


Рис. 5. Схема логики САМАС.

ответ блока в случае подавления первого канала в данном блоке через последний сработавший канал предыдущего блока. По шине X производится проверка наличия питания - 5 в.

Быстродействие шифратора. Минимальная длительность строб-сигнала "Ворот", при которой производится запись данных в шифратор, составляет 6 нсек. После занесения информации представляет интерес время появления двух сигналов.

Прежде всего, важен момент появления двоичного кода сработавшего канала на выходах номеров последнего блока, этим сигналом определяется быстродействие шифратора. Время срабатывания по каналам номеров для набора блоков складывается из двух составляющих: интервала параллельной обработки данных в каждом блоке /ввод-шифровка номера в блоке/ и времени передачи номера в старших разрядах через систему полусумматоров. Наибольшее время передачи будет при срабатывании в 1-15 каналах первого блока, при этом во всех блоках, начиная со второго, должно произойти "вычитание" единицы вследствие перехода сигналов ($16 \cdot 15 \cdot \dots \cdot 0_{111}$) в нуль. Можно показать, что скорость этого процесса будет определяться последовательным срабатыванием первых полусумматоров в блоках /по шине 2^{-4} /. Время срабатывания каждого полусумматора - не более 9 нсек. Время обработки сигналов в каждом блоке /получение номеров в младших разрядах/ - не более 25 нсек. Тогда время срабатывания набора из n блоков можно вычислить по простой формуле

$$25 \text{ нсек} \leq t_{cp} \leq [25 + 9(n-1)] \text{ нсек.} \quad /1/$$

Таким образом, для полного набора в 16 блоков максимальное время шифровки составит 160 нсек.

Вторым представляющим интерес временным интервалом является задержка появления сигнала "only1" на выходе последнего блока. Время образования сигнала " >0 " в блоке составляет ~ 25 нсек, а задержка на передачу его из блока в блок ~ 6 нсек. Таким образом, время задержки сигнала "only1" вычисляется по формуле

$$25_{\text{нсек}} \leq t_3^1 \leq [25 + 6(n-1)]_{\text{нсек}}$$

/2/ -

и составляет в наихудшем случае для 255 каналов ~ 115 нсек.

Шифратор на 32 канала выполнен в ячейке САМАС двойной ширины. Связь с магистралью САМАС и питание осуществляется через разъемы каждой платы.

Токи, потребляемые схемой: - 6 в - 3,6 а; +6 в - 0,2 а.

В заключение авторы выражают благодарность В.И.Какуриной за помощь в оформлении документации.

Литература

1. Ф.К.Алиев и др. Сообщение ОИЯИ, 13-6535, Дубна, 1971.
2. З.Гузик. Сообщение ОИЯИ, 13-6696, Дубна, 1972.
3. Ф.К.Алиев и др. Сообщение ОИЯИ, 13-6065, Дубна, 1971.
4. А.А.Деревщиков и др. Препринт ИФВЭ, СЭФ 72-4, Серпухов, 1972.
5. З.Гузик и др. Сообщение ОИЯИ, 13-6317, Дубна, 1972.
6. D.Aebischer et al. Nucl. Instr. and Meth., 99, 405 (1972).
7. Pattern A, Type 021, САМАС Note 8-00.
8. С.Г.Басиладзе и др. Сообщение ОИЯИ, 13-7056, Дубна, 1973.
9. З.Гузик, С.Г.Басиладзе. Препринт ОИЯИ, P13-6917, Дубна, 1973.
10. F.K.Aliev, Z.Guzik, E.N.Tsyganov, M.Turala. IEEE Nucl. Science Symp. Miami Beach (USA), Dec. 1972.

Рукопись поступила в издательский отдел
12 октября 1973 года.