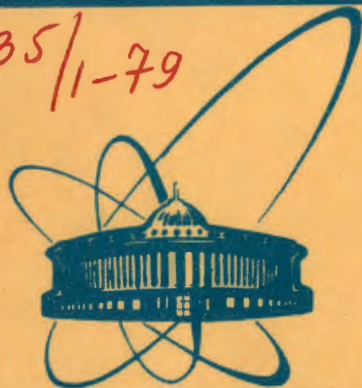


12334

3135/1-79



сообщения
объединенного
института
ядерных
исследований
дубна

С344.3е
Б-821

ЭКЗ. ЧИТ. ЗАЛА

P13 - 12334

В.Ф.Борейко, Ю.Г.Будяшов, Ю.М.Валуев,
В.М.Гребенюк, В.Г.Зинов, Б.С.Краснобородов

СИСТЕМА БЫСТРОДЕЙСТВУЮЩИХ БЛОКОВ
С РАСШИРЕННЫМИ ФУНКЦИОНАЛЬНЫМИ
ВОЗМОЖНОСТЯМИ

1979

P13 - 12334

В.Ф.Борейко, Ю.Г.Будяшов, Ю.М.Валуев,
В.М.Гребенюк, В.Г.Зинов, Б.С.Краснобородов

СИСТЕМА БЫСТРОДЕЙСТВУЮЩИХ БЛОКОВ
С РАСШИРЕННЫМИ ФУНКЦИОНАЛЬНЫМИ
ВОЗМОЖНОСТЯМИ



Борейко В.Ф. и др.

P13 - 12334

Система быстродействующих блоков с расширенными функциональными возможностями

Описана унифицированная система блоков ядерной электроники, предназначенная, в основном, для работы с сигналами от сцинтилляционных и черенковских детекторов. В состав системы входят блоки предварительной обработки информации с детекторов, логические, функциональные и блоки специального назначения. Быстродействие блоков, в зависимости от назначения, составляет /90-50/ МГц.

Работа выполнена в Лаборатории ядерных проблем ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1979

Borejko V.F. et al.

P13 - 12334

Fast Unit System with Extended Functional Possibility

A unified nuclear electronic unit system for scintillation and Cerenkov counters is described. It consists of units for preliminary data processing from counters, logic units and special units. Frequency response of these units is (90-50) MHz depending upon their purpose.

The investigation has been performed at the Laboratory of Nuclear Problems, JINR.

Communication of the Joint Institute for Nuclear Research. Dubna 1979

Цель данной работы - дать экспериментаторам сжатую информацию о системе быстродействующих электронных блоков на интегральных схемах^{1,2/}.

Блоки предназначены для регистрации временной информации от сцинтилляционных, черенковских и других детекторов частиц. Описываемая система по своим механическим и электрическим параметрам полностью совместима с системой блоков наносекундной логики^{3/}, разработанной в ЛЯП ОИЯИ к 1972 г.

Большинство блоков выполнено в стандарте "Вишня" с размерами передней панели 80x158 мм² или 160x158 мм². В блоках используется напряжение питания +12В /5с/, -12В /7с/, +6В /4с/, -6В /5с/, цифры и буквы в скобках означают номера контактов разъема РПЗ-30, через который подводится напряжение. Общий провод подводится к контактам 1а, b, с.

Все блоки системы, с некоторым произволом, можно разделить на следующие группы:

I. Блоки для предварительной обработки информации с детекторов.

II. Логические блоки.

III. Функциональные блоки.

IV. Блоки специального назначения.

К первой группе блоков относятся формирователи 057, 059 и дискриминатор длительности 063.

Ко второй группе - схема совпадения со "стробом" 050, совпадения 052 и 074, мажоритарная схема совпадений 060, смесители 053 и 056, разветвитель 055.

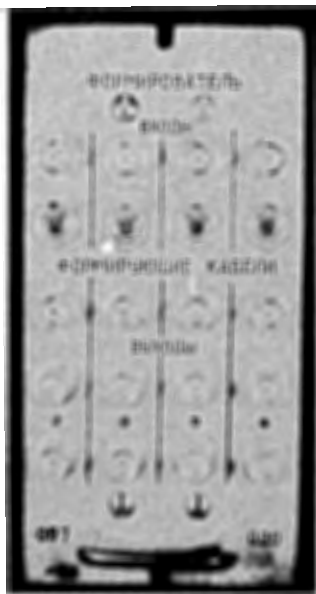
К функциональным блокам относятся схемы кратных событий 054, отбора пар 154, одиночные события 058, одновибраторы 064 и 164, остановки 073.

Четвертая группа состоит из блоков задержки 068, преобразователя время-цифра 062, генератора 066, дискриминатора частоты 069, преобразователя ток-частота 072.

На 1 января 1979 года изготовлено, настроено и передано в эксплуатацию около 600 блоков. Далее приводятся

принципиальные схемы с кратким пояснением их работы, основные характеристики и внешний вид передних панелей.

ФОРМИРОВАТЕЛЬ 057^{4/}



Блок предназначен для преобразования сигналов с фотоумножителя в логические сигналы.
 Число входов - 1.
 Число выходов - 2.
 Порог срабатывания при фронте входного сигнала 2 нс - 25 мВ.
 Предельно допустимая амплитуда - 10 В.
 Стабильность порога срабатывания - 0,1%/С°.
 Максимальная частота входного сигнала - 100 МГц.
 Длительность выходных сигналов в режиме формирования /положение тумблера к разъему "формировки"/ - $5 \text{ нс} + 4\tau_3$ кабеля.

Длительность выходных сигналов в режиме триггера Шмитта /положение тумблера к разъему "вход"/ равна длительности входного сигнала на уровне порога, но не короче 5 нс.

Фронт и спад выходных сигналов < 2,5 нс.

Задержка выходных сигналов относительно входных - 20 нс.

В одном блоке 4 схемы.

Питание - 6В/1А.

На рис. 1 представлена принципиальная схема блока формирователя. На микросхеме М1 выполнен переход с уровня NIM на уровень ЭСЛ. М2 - усилитель, пороговый элемент, представляющий собой триггер Шмитта, собран на туннельном диоде и 1/4 МЗ.

При работе в режиме формирования сигнал с триггера Шмитта укорачивается с помощью цепочки 1/4 МЗ и 1/2 М4 и поступает на каскад формирования длительности, выполненный на ТД и 1/4 МЗ. Формировка осуществляется короткозамкнутым 50-омным кабелем. Диоды ГД 508 и КД 503 служат для согласования уровней микросхем. При работе в режиме триггера Шмит-

та сигнал с 1/4 МЗ поступает через 1/2 М4 на выходные каскады. На М6, транзисторе и лампочке накаливания собрана схема индикации работы.

ФОРМИРОВАТЕЛЬ 059^{4/}



Блок предназначен для преобразования сигналов с детекторов в логические сигналы.

Число входов - 1.

Число выходов - 2.

Порог срабатывания при длительности входного сигнала 4 нс - 2 мВ.

Диапазон регулировки величины порога - 25.

Нестабильность порога срабатывания - 1%/С°.

Длительность выходного сигнала - без формирования равна длительности входного, но не менее 5 нс,

- с формировкой - $15 \text{ нс} + 4\tau_3$ кабеля.

Максимальная частота - без формирования - 90 МГц,

- с формировкой - 50 МГц.

Задержка выходного сигнала относительно входного - 20 нс.

В одном блоке два формирователя.
 Питание - -6В/0,6 А, +6В/0,2 А.

На рис. 2 представлена принципиальная схема формирователя.

Для обеспечения нормальной работы усилителя, собранного на микросхеме 1 Э, при нулевом потенциале на входе формирователя, питание 1 Э "поднято" на +1,2 В. На дифференциальной паре на транзисторах КТ 347 выполнен переход на уровень ЭСЛ. Туннельный диод АИ 201А и элемент 2Э-6 - триггер Шмитта.

При работе в режиме формирования сигнал с 2Э-6 укорачивается элементами 3Э-8 и 4Э-13 и подается на формирователь длительности, состоящий из туннельного диода АИ 201А, 5Э-1, 2Э-8, 2Э-13. Формировка осуществляется разомкнутым 50-омным кабелем.

При работе без формирования сигнал с 2Э-6 через схему 5Э-12 подается на выходные каскады.

На элементах ЭЗ-1, ЭЗ-6, транзисторе МП 41 и лампочке накаливания собрана схема индикации работы блока.

ДИСКРИМИНАТОР ДЛИТЕЛЬНОСТИ 063^{/6/}



Блок предназначен для отбора импульсов, длительность которых на уровне порога больше или меньше заданной /эталонной/.

Число входов - 1.

Число выходов контроля - 1.

Число выходов $T > T_0$ - 2.

Число выходов $T < T_0$ - 2.

Эталонная длительность плавно изменяется потенциометром на передней панели от 20 до 100 нс и грубо - тумблером в 10 раз.

Порог дискриминации по амплитуде изменяется потенциометром "Порог" от 20 до 100 мВ.

В блоке предусмотрена возможность дифференцирования входного сигнала. Постоянная времени дифференцирования изменяется скачкообразно переключателем от 20 нс до 2,5 мкс.

Длительность выходных сигналов формируется разомкнутым кабелем и равна $15 \text{ нс} + 4 \tau_3$ кабеля.

Температурная нестабильность порогов дискриминации по температуре и длительности - $0,1\%/^{\circ}\text{C}$.

Питание - $-6 \text{ В}/0,6 \text{ А}$, $+6 \text{ В}/0,1 \text{ А}$.

Принципиальная схема дискриминатора длительности представлена на рис. 3.

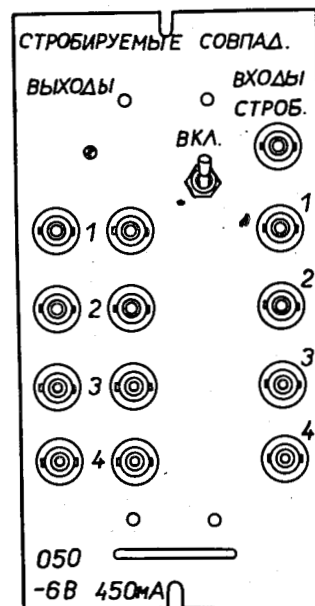
Идея работы схемы^{/7/} заключается в заряде конденсатора постоянным током в течение длительности входного сигнала. Затем выделяется задний фронт входного сигнала. Эталонным временем T_0 , с которым сравниваются длительности входных сигналов, является интервал, в течение которого напряжение на интегрирующем конденсаторе нарастает до уровня порога срабатывания триггера Шмитта. Если триггер Шмитта не срабатывает, появляется сигнал $T < T_0$, если срабатывает, то $T > T_0$.

Назначение элементов принципиальной схемы следующее: микросхема М1, транзисторы T_{14} , T_{15} и туннельный диод D_3 - триггер Шмитта с усилителем, формирователь входного сигнала.

На микросхеме 2М и 3М1, 3М2 осуществляется дифференцирование входного сигнала. 4М1 и 5М2 укорачивают сигнал до 10 нс. Через 5М3 осуществляется заряд конденсатора С. 3М3 - триггер Шмитта. На транзисторе T_3 выполнен генератор тока, 3М4 - компаратор верхнего уровня. R-S триггер на 4М2, 6М2 осуществляет управление схемами совпадений 7М1 и антисовпадений 7М2.

Схемы формирования длительности выходных сигналов аналогичны этим же элементам формирователя 059. Каждый из каналов $T < T_0$ и $T > T_0$ снабжен индивидуальной схемой индикации.

СТРОБИРУЕМЫЕ СОВПАДЕНИЯ 050^{/5/}



Блок работает от логических сигналов. Предназначен для регистрации сигналов, поканально совпавших по времени с сигналом "Строб".

Число каналов - 4.

Число входов "Строб" - 1.

Число выходов каждого канала - 2.

Разрешающее время определяется длительностью входных сигналов.

Длительность выходных сигналов равна времени перекрытия входного и "Строб" сигналов, но не менее 5 нс.

Быстродействие блока по выходу не менее 90 МГц.

Задержка выходного сигнала относительно входного - 15 нс.

Питание - $6 \text{ В}/450 \text{ мА}$.

Принципиальная схема блока стробируемых совпадений представлена на рис. 4.

Блок состоит из 4-х идентичных каналов и канала строб. Входные эмиттерные повторители согласуют уровни входов и ЭСЛ микросхем. Совпадения сигнала "Строб" с сигналами

каждого из каналов выделяются элементом 1. ТД и элемент 2 - элемент отбора совпадений. Элемент 3 задает постоянный уровень 1,6 В. Элементы 4,5 и токовые ключи на транзисторах - формователи уровней выходных сигналов. Элемент 6 - сумматор. На элементах 7,8, диоде, транзисторе и лампочке накаливания выполнена визуальная индикация работы блока. Индикация срабатывает при появлении сигнала на любом из выходов схемы. Переключатель П осуществляет отключение канала "Строб", при этом блок может быть использован в качестве счетверенного разветвителя на два выхода.

СОВПАДЕНИЯ 052^{5/}



Блок работает от логических сигналов.

Реализует следующие логические функции:

Выходы 1-4 - $X_1 = 1 \cdot 2 \cdot 3 \cdot \bar{4}$,

Выходы 5-8 - $X_2 = 5 \cdot 6 \cdot 7 \cdot 8$,

Выходы 1-8 - $X_3 = 1 \cdot 2 \cdot 3 \cdot \bar{4} \cdot 5 \cdot 6 \cdot 7 \cdot \bar{8}$.

Входные каналы могут быть отключены тумблерами без отсоединения входных кабелей.

Разрешение схемы определяется длительностью входных сигналов.

Длительность выходных сигналов при включенных тумблерах на задней панели для выхода 1-8 равна 20 нс, а для выходов 1-4 и 5-8 задается разомкнутым кабелем, подключаемым к разъемам "ФОРМ", и равна 16 нс + $4\tau_3$ каб.

Длительность выходных сигналов на выходах при отключенных тумблерах равна времени перекрытия входных сигналов, но не короче 5 нс.

Быстродействие по выходу с формировкой - не менее 50 МГц, без формировки - не менее 90 МГц. Задержка выходного сигнала относительно входного - 25 нс.

Питание - 6 В/1,2 А.

Принципиальная схема блока совпадений представлена на рис. 5. Она состоит из двух идентичных каналов, реализующих логические функции $1 \cdot 2 \cdot 3 \cdot \bar{4}$ и $5 \cdot 6 \cdot 7 \cdot 8$. Кроме того, наличие связи между прямыми выходами элементов 11 и 12 /провод-

ное "И" / позволяет реализовать логическую функцию $1 \cdot 2 \cdot 3 \cdot 4 \cdot 5 \cdot 6 \cdot 7 \cdot 8$. Назначение элементов принципиальной схемы следующее: входные эмиттерные повторители согласуют уровни входов и ЭСЛ-микросхем; элементы 2-9 - схемы управления каналами, причем наличие инверсного выхода в элементах 5 и 6 превращает соответствующие каналы в каналы антисовпадений. Элементы 11 и 12 выделяют совпадения; ТД1, ТД2, ТД3 и 16, 17, 18 - элементы отбора совпадений.

Формователи длительности /ФД/ выходного сигнала одинаковы для всех каналов /на принципиальной схеме изображен один канал, состоящий из ТД14 и элементов 20, 22, 23, 25/. Элемент 19 укорачивает сигнал, запускающий ФД. Наличие элемента 24 и переключателя П9 позволяет изменять режим работы ФД. В положении "ФОРМ" длительность выходного сигнала равна $16 \text{ нс} + 4\tau_3$ каб., в другом положении П9 выходной сигнал равен времени перекрытия входных, но не менее 5 нс. Каждый канал схемы имеет визуальную индикацию работы. Элементы 1 и 10 задают уровень 1,2 В; 13 и 15 - 1,6 В; 14 и 21 - 0,8 В. Переключатели П1-П8 осуществляют включение соответствующих каналов.

МАЖОРИТАРНЫЕ СОВПАДЕНИЯ 060^{8/}



Блок работает от логических сигналов и предназначен для регистрации совпавших сигналов, количество которых как больше заданного, так и лежащее в заданном "окне".

Число входов совпадений - 15.

Число входов "строб" - 1.

Число входов антисовпадений - 1.

Кратность совпадений n - $1 \div 5$ из 15.

Величина "окна" кратностей - $1 \div 5$.

Разрешающее время определяется длительностью входных сигналов.

Число выходов при $n > (1 \div 5)$ - 3.

Число выходов при $n \leq (1 \div 5)$ - 3.

Длительность выходных сигналов - $16 \text{ нс} + 4\tau_3 \text{ каб.}$

Быстродействие - 50 МГц.

Задержка выходного сигнала относительно входного - $36 \text{ нс} + \text{длит. входного сигнала.}$

Питание - $-6 \text{ В}/1,1 \text{ А}, +6 \text{ В}/0,5 \text{ А.}$

Принципиальная схема блока приведена на рис. 6.

Линейный сумматор выполнен на 15 токовых ключах, представляющих собой комбинацию логического элемента "ИЛИ" /1М1-4М8/ и диода /Д1-Д15/, транзистора Т1.

В исходном состоянии ток резистора R1 течет через транзистор Т1, т.к. все диоды Д1 ÷ Д15 закрыты эмиттерными напряжениями соответствующих элементов "ИЛИ". /Для согласования уровней входов в ЭСЛ микросхем питание входных элементов "ИЛИ" поднято на +1,2 В/. С приходом на любой из входов /например, Вх1/ логического сигнала открывается диод /Д1/ и часть тока, задаваемого резистором R1, потечет через диод. Величина "ступеньки" тока для одного входа выбрана равной 5 мА.

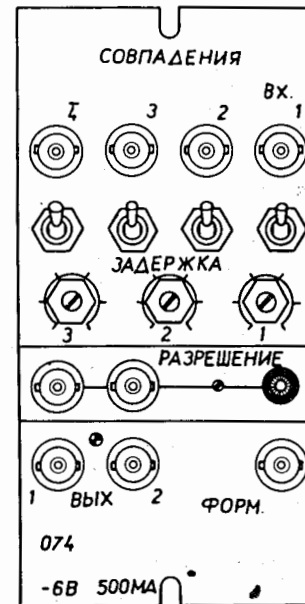
Компараторы /5/ нижнего и верхнего уровней выполнены на элементах 5М8, 5М13, 5М6, туннельном диоде Д17 и 6М8, 6М13, 6М6 и туннельном диоде Д18, соответственно. Уровни порогов срабатывания компараторов устанавливаются переключателями П1 и П2. На элементах 7М1 и 7М6 осуществляется дифференцирование выходного сигнала компаратора нижнего уровня. Установочный триггер выполнен на элементах 8М1 и 8М6.

Выходные импульсы элементов 9М1 /интегральный канал/ и 10М1 /дифференциальный канал/ поступают на выходные каскады, где они стандартизируются как по длительности, так и по амплитуде /5/.

В блоке предусмотрено управление выходными импульсами: разрешение по входу "Строб" и запрещение по входу "АС" с возможностью выключения их соответствующими тумблерами, установленными на передней панели. Работа блока контроли-

руется схемой визуальной индикации отдельно для интегрального и дифференциального выходов.

СОВПАДЕНИЯ 074^{/9/}



Блок работает со стандартными входными сигналами и реализует логическую функцию И.

Число входов совпадений - 3.

Число входов антисовпадений - 1.

Число выходов - 2.

Все выходы могут быть выключены соответствующими тумблерами. Отсоединение входных кабелей необязательно.

Минимальное разрешающее время - 100 пс.

Разрешающее время задается кабелем, соединяющим разъемы "Разрешение". Кроме того, время разрешения может плавно регулироваться в пределах 2 нс потенциометром, выведенным на переднюю панель. Контроль разрешающего времени осуществляется измерением напряжения на клемме "Разрешение". Следует помнить, что входные сигналы должны быть больше разрешающего времени.

Температурный коэффициент разрешающего времени - $5 \text{ пс}/^\circ\text{C}$.

Зависимость разрешающего времени от изменения напряжения питания - $300 \text{ пс}/\text{В}$.

На входе каналов совпадений построена плавно изменяемая задержка, позволяющая сдвигать сигналы на 2 нс.

Длительность выходного сигнала задается разомкнутым кабелем, подключаемым к разъему "Форм" и равна $15 \text{ нс} + 4\tau_3 \text{ каб.}$

Быстродействие по выходу не менее 60 МГц.

Питание - $6 \text{ В}/0,5 \text{ А.}$

Принципиальная схема блока приведена на рис. 7.

Назначение элементов принципиальной схемы следующее: тумблеры Т1-Т3 изменяют кратность совпадений, подавая на соответствующие схемы "ИЛИ" разрешающие потенциалы. Потенциометры П1-П3, выведенные на переднюю панель, позволяют

плавно изменять задержку каждого канала на 2 нс. С помощью П4-П6, расположенных внутри блока, выравниваются задержки, обусловленные различными временами распространения сигналов через элементы. Потенциометр П8 позволяет плавно изменять разрешающее время схемы совпадений.

Приоритетный временной дискриминатор^{19/}, на котором реализован элемент отбора совпадений, выполнен на элементах 11, 12, 15 и 16. Выходной формирователь длительности аналогичен работе^{15/}. Блок снабжен визуальной индикацией работы.

СМЕСИТЕЛЬ 053



Блок предназначен для работы с логическими сигналами. Он осуществляет операцию логического суммирования.

В одном блоке содержится 4 схемы.

Количество входов - 2.

Количество выходов - 2.

Быстродействие - не менее 90 МГц.

Задержка выходного сигнала относительно входного - не более 10 нс.

Питание - 6 В/0,4 А.

Принципиальная схема блока приведена на рис. 8.

Каждый из входных каналов может быть отключен соответствующим тумблером путем подачи на входную схему "ИЛИ" запрещающего потенциала. Индикация срабатывает при появлении сигнала хотя бы на одном из выходов.

РАЗВЕТВИТЕЛЬ 055

Предназначен для разветвления логических сигналов.

В одном блоке содержится две схемы.

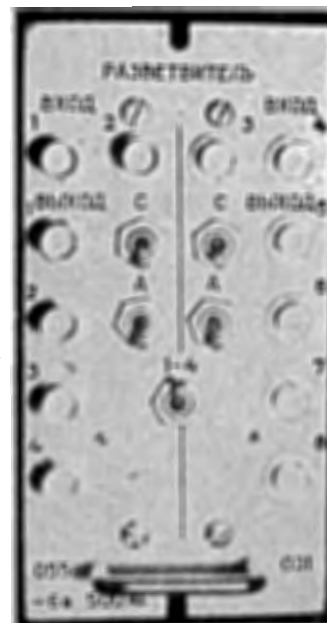
Число выходов каждой схемы - 4.

Число входов каждой схемы - 2.

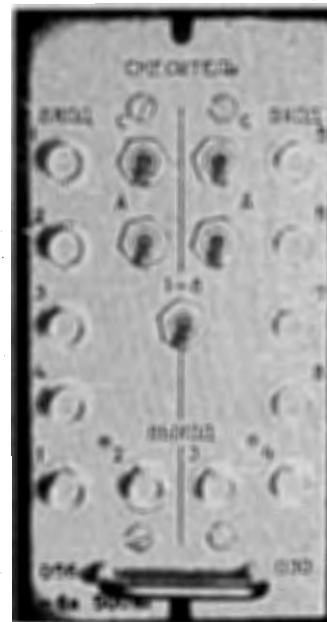
Входы 1 и 4 - основные.

Входы 2 и 3 - управляющие.

Тумблеры "С" /совпадение/ и "А" /антисовпадение/ переводят схему в режим работы совпадения или антисовпадения управляющего входа с другим входом схемы.



СМЕСИТЕЛЬ 056



Включение /вверх/ обоих тумблеров "С" и "А" отключает управляющий вход схемы, выключение /вниз/ - переводит схему в режим смешивания сигналов по основному и управляющему входам.

Тумблер "1-4" переводит блок в режим работ 4 входов - 8 выходов.

Задержка выходного сигнала относительно входного - 18 нс.

Быстродействие не менее 90 МГц.

Питание - 6 В/0,5 А.

Принципиальная схема блока представлена на рис. 9.

Индикация индивидуальна для каждой схемы блока.

Внимание! При включенном тумблере "1-4" /переключатель П5 на принципиальной схеме/ входы управления действуют лишь на соответствующие им выходы.

Предназначен для смешивания сигналов.

В одном блоке содержится 2 схемы.

Входы 2, 3, 4 и 6, 7, 8 - основные.

Входы 1 и 5 - управляющие.

Число выходов каждой схемы - 2.

Тумблеры "С" /совпадение/ и "А" /антисовпадение/ переводят схему в режим работы совпадения или антисовпадения управляющего входа с каждым из трех основных входов.

Включение /вверх/ обоих тумблеров "С" и "А" отключает управляющий вход, выключение /вниз/ - переводит управляющий вход в режим смешивающего входа схемы.

Тумблер 1-8 переводит блок в режим работ 8 входов - 4 выхода.

Быстродействие схемы не менее 90 МГц.

Задержка выходного сигнала относительно входного - 18 нс.

Питание - 6 В/0,5 А.

Принципиальная схема блока приведена на рис. 10.

Индикация индивидуальна для каждой схемы блока.

Внимание! При включенном тумблере "1-8" /переключатель П5 на принципиальной схеме/ входы управления действуют лишь на соответствующие им выходы.

КРАТНЫЕ СОБЫТИЯ 054^{10/}



Блок предназначен для селекции сигналов с заданным временным распределением.

Число входов - 1.

Число входов ворот - 1.

Количество групп выходов - 4:

а/ выход = 1,

б/ выход ≥ 1 ,

в/ выход ≥ 2 ,

г/ выход ворот.

Число выходов каждой группы - 2.

Блок может работать в двух режимах, которые выбираются переключением тумблера:

а/ внутренних ворот,

б/ внешних ворот.

Длительность внутренних ворот - $20 \text{ нс} + 2\tau_3 \text{ каб.}$

Длительность входных сигналов $> 5 \text{ нс.}$

Быстродействие по входу - 70 МГц.

Задержка вход-выход для сигналов

ворот $\geq 1, \geq 2$ - 20 нс,

для сигнала = 1 - 20 нс + длительность ворот.

Питание - 6В/0,8 А.

Принципиальная схема блока приведена на рис. 11. Она содержит два канала. Один канал служит для формирования сигнала ворот, второй - для отбора сигналов, попавших в ворота.

Элементы 5, 6, 7 в канале ворот осуществляют укорочение входного сигнала. На элементах 8, 9, 10, 23 собран одно-вибратор, длительность выходного сигнала которого задается внешним кабелем, включенным между выходом 9 и входом 23. На элементе 15 осуществляется сложение сигналов с выходов 15 и 23, причем сигнал с выхода 23 подается на один из

входов 7, осуществляя его блокировку на время прохождения сигнала по кабелю. С выходов 15 снимается сигнал, равный удвоенной длительности кабеля. Вышесказанное относится к работе канала ворот в режиме формирования внутренних ворот.

В режиме внешних ворот /положение тумблера "Внешн."/ элементы 6 и 23 нечувствительны к входным сигналам. Элементы 8, 9, 10 в этом случае работают в режиме триггера Шмитта и с выходов 15 снимается сигнал, равный по длительности входному. С прямого выхода 15 сигнал через 32 и 33 поступает на выходные токовые ключи на транзисторах "Ворота".

На входе канала отбора событий стоит усилитель 1 и триггер Шмитта 2. Наличие этих элементов необходимо для восстановления фронтов входных сигналов, так как сигналы, попадающие на вход, обычно проходят через достаточно длинные линии задержки. Это приводит к тому, что сигналы затухают, а их фронты затягиваются. Элементы 3, 4 укорачивают входные сигналы.

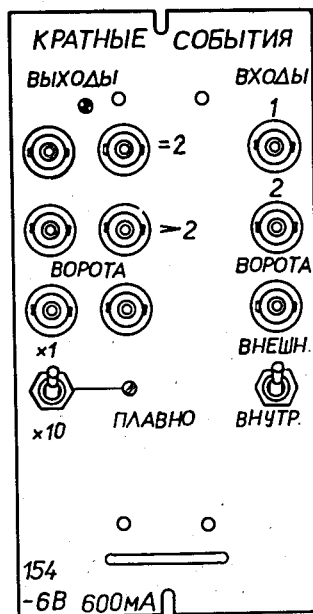
При совпадении сигнала ворот с первым входным сигналом с выхода 14 запускается R-S-триггер на 19, 20. Сигнал с прямого выхода 19 поступает на 28, 19 и выходные токовые ключи " ≥ 1 ", а с инверсного - подготавливает к срабатыванию R-S-триггер 17, 18 и через 24, 25 разрешает срабатывание 30, 31. С прямого выхода 20 разрешается прохождение сигнала через 13. С приходом второго входного сигнала, попавшего в ворота, с выхода 13 запускается R-S-триггер на 17, 18. Сигнал с прямого выхода 17 поступает на 26, 27 и выходные токовые ключи ≥ 2 , кроме того, он запрещает прохождение сигналов через 30, 31.

В том случае, когда в интервал ворот попал лишь один входной сигнал, R-S-триггер на 17, 18 не срабатывает и на выходных токовых ключах = 1 появляется сигнал, соответствующий по времени заднему фронту ворот. Если в течение длительности ворот на вход поступило два и более сигналов, то срабатывание 17, 18 запрещает появление сигнала на выходе = 1. Элементы 16, 21, 22, 24 и 25 согласуют задержки распространения сигналов через интегральные схемы, которые могли бы привести к появлению ложных сигналов на выходах = 1.

Блок снабжен визуальной индикацией работы.

СХЕМА ОТБОРА ПАР 154

Блок предназначен для выделения единственной пары сигналов в заданном временном интервале и используется при работе с время-амплитудным конвертором.



Число входов - 2.
 Число входов ворот - 1.
 Количество групп выходов - 3:
 а/ выход = 2,
 б/ выход > 2,
 в/ выход ворот.
 Число выходов каждой группы - 2.
 Блок может работать в режиме внутренних и внешних ворот, которые задаются положением тумблера на передней панели.
 Длительность внутренних ворот может изменяться в двух диапазонах от 100 нс до 1 мкс и от 1 до 10 мкс. Выбор диапазона осуществляется тумблером.
 Задержка выходного сигнала > 2 относительно входного - 30 нс.
 Задержка выходного сигнала = 2 относительно заднего фронта ворот - 15 нс.

Задержка сигнала ворот относительно входного сигнала - 25 нс.

Питание - 6 В/0,6 А.

Принципиальная схема блока приведена на рис. 12. Схема содержит два идентичных входных канала и канал ворот. На элементах 1-12 для соответствующих каналов собраны цепи укорочения входных сигналов и восстановления их фронтов. Элемент 13 задает уровень напряжения 1,2 В. Элементы 15, 16 выделяют совпадение входных сигналов с сигналом ворот. Первый сигнал, пришедший по любому из каналов, запоминается на R-S-триггерах 19, 20 и 21, 22 соответственно. Второй сигнал, поступивший по любому из каналов через элементы 26 и 28, запускает R-S-триггер на 30, 31 и на выходе > 2 появляется сигнал, который прекращается с окончанием ворот. Если на оба входа блока пришло лишь по одному сигналу, то R-S-триггеры на 19, 20 и 21, 22 разрешают, а R-S-триггер на 30, 31 не запрещает прохождение заднего фронта ворот через 29 на одновибратор на 32, 33 и на выход = 2. Одновибратор удлиняет выходной сигнал "=2" до 20 нс. Длительность внутренних ворот формируется одновибратором на 23, 24, 14 и 25, который запускается с выхода элемента 17. Длительность ворот изменяется плавно потенциометром в эмиттере транзистора и грубо тумблером. Блок снабжен индикацией работы.

ОДИНОЧНЫЕ СОБЫТИЯ 058^{/10/}



Блок предназначен для временной селекции сигналов.

Число входов совпадений "До" - 2.

Число входов совпадений "После" - 2.

Число входов антисовпадений "После" - 1.

Число выходов охранного времени "До" - 1.

Число выходов охранного времени "После" - 1.

Число выходов = 1 "До" - 1.

Число выходов = 1 "После" - 2.

Число выходов > 1 "После" - 1.

Входные каналы могут быть отключены тумблерами без отсоединения кабеля от разъема.

На выходе "До" = 1 появляется сигнал, если до его прихода в течение охранного времени другие сигналы отсутствовали.

На выходе "До" \neg появляется сигнал охранного времени "До", регулируемый плавно потенциометром /от 50 до 500 нс/ и грубо тумблером /в 10 раз/.

На выходе "После" = 1 сигнал появляется, если в течение охранного времени после появления сигнала на входе других сигналов не было.

На выходе "После" > 1 сигнал появляется, если в течение охранного времени после появления сигнала на входе были другие сигналы.

На выходе "После" \neg появляется сигнал охранного времени "После", регулируемый плавно потенциометром /от 30 до 300 нс/ и грубо тумблером /в 10 раз/.

Длительность входных сигналов - 5 нс.

Длительность охранного времени "До" - 50 нс - 5 мкс.

Длительность охранного времени "После" - 30 нс - 3 мкс.

Температурный коэффициент изменения длительности охранного времени - 0,1%/C°.

Длительность сигнала с выхода = 1 "До" - 6 нс.

Длительность сигналов с выходов = 1 "После" - 20 нс.

Задержка вход-выход для выхода = 1 "До" - 12 нс, для остальных выходов - 20 нс.

Питание блока - 6 В/0,7 А.

Принципиальная схема блока представлена на рис. 13.

Входы 1-5 могут выполнять логическую операцию по выделению факта остановки частицы в мишени. При совпадении сигналов, поступивших на входы 1,2, запускается одновибратор, работающий в режиме продления /элементы 9, 10, 11, 13, 16/. Если этим совпавшим сигналам не предшествовали другие, то на выходе 6 появляется сигнал длительностью 6 нс, совпадающий по времени с фронтом совпавших сигналов. Время, в течение которого должны отсутствовать другие сигналы, задается изменением переменного резистора 1 кОм в базе транзистора на выходе элемента 10. Диапазон изменения - 10. Кроме того, тумблером Т6 осуществляется изменение диапазона в 10 раз.

В случае совпадения сигнала с выхода элемента 8 с сигналами, пришедшими по каналам 3,4, и отсутствия сигнала в канале 5 запускается одновибратор на 17, 18, 21, 22, работающий без мертвого времени. Длительность сигнала с этого одновибратора регулируется изменением переменного резистора 1 кОм в базе транзистора на выходе элемента 18. Диапазон плавного изменения - 10, тумблер Т7 меняет диапазон в 10 раз.

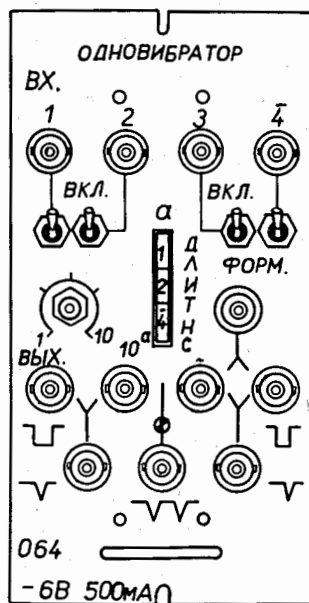
В случае отсутствия сигналов с элемента 8 в течение длительности импульса одновибратора, его задний фронт, выделенный элементом 29, проходит через 33, 34 и появляется на выходных токовых ключах 9, 10. Если с выхода элемента 8 в течение длительности сигнала одновибратора появятся еще сигналы, то срабатывает R-S-триггер на 31, 32 и запрещает прохождение заднего фронта одновибратора через 33, 34. Сигнал с выхода R-S-триггера через 35 проходит на выходные токовые ключи 11. Сброс 31, 32 осуществляется задним фронтом одновибратора через 30, 26, 27, которые согласовывают задержки.

Рассмотрим более подробно работу отдельных узлов схемы. Одновибратор с продлением работает следующим образом. В исходном состоянии входы элемента 11 смещены друг относительно друга приблизительно на 100 мВ током, текущим через 20-омный резистор в выходной транзистор элемента 9. С приходом входного сигнала на инверсные входы 9, 10 замыкается положительная обратная связь с выхода 11 на прямые входы 9 и 10. Обратная связь действует до того момента, пока не разрядится конденсатор. При этом разбаланс входов 11 достигает первоначального значения, обратная связь перестает действовать, а конденсатор начинает заряжаться током, задаваемым транзистором на выходе 20. /Транзистор на выходе 9 введен для компенсации изменения выходных уровней 9 и 10 при изменении тока через 10. Диод КД 503 в базе транзистора

введен для термокомпенсации/. На 13 собран триггер Шмитта. На 20 сигналы с выходов 11 и, через 16, с 13 - складываются. В случае прихода второго сигнала во время заряда конденсатора обратная связь снова замыкается, т.к. разбаланс входов имеет начальное значение и конденсатор быстро разряжается через выходное сопротивление эмиттерного повторителя до первоначального значения. После прекращения действия обратной связи конденсатор вновь начинает заряжаться. Таким образом, с выхода 13 снимается продленный сигнал.

Блок снабжен визуальной индикацией работы.

ОДНОВИБРАТОР 064^{11/}



Блок работает с логическими сигналами, предназначен для расширения диапазона длительностей выходных сигналов блоков системы. Блок снабжен логикой отбора совпадений на входе и имеет два канала с независимой регулировкой длительности выходных сигналов. Длительность выходного сигнала одного канала изменяется плавно в 10 раз внутри каждого из 8 диапазонов, выбираемых 3 кнопками, а другого - задается разомкнутым кабелем. В блоке имеются три дополнительных входа, сигналы с которых соответствуют по времени задним фронтам основных сигналов и их сумме.

Число входов совпадений - 3.

Число входов антисовпадений - 1.

Число выходов каждого из основных каналов - 2.

Число выходов дополнительных - 3.

Диапазон изменения длительности - 50 нс - 5 с.

Длительность выходного сигнала с кабельной формировкой - 15 нс + 4τ₃ каб.

Длительность сигналов с дополнительных выходов - 15 нс.

Температурная нестабильность для длительностей выходных сигналов: первых 4 диапазонов - не хуже 0,1%/С°.

вторых 4 диапазонов - 0,3%/С°.

Питание - 6 В/0,5 А.

На рис. 14 представлена принципиальная схема блока одновибратора.

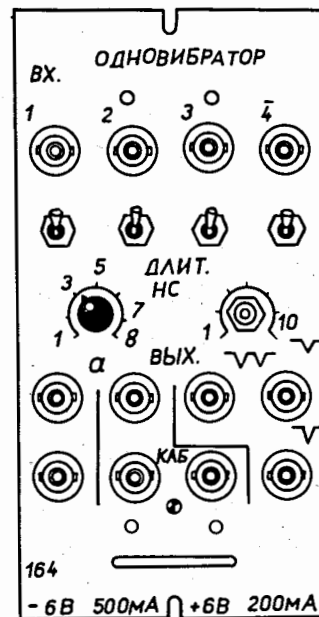
На микросхемах М2, М3 - 1ЛБ383 реализована логика отбора совпадений. 1/4 М1-1ЛБ383 - канал антисовпадений; на туннельном диоде и 1/2 М1 выполнен элемент отбора совпадений. М4-1ЛБ382 и 3/4 М5-1ЛП381 - собственно одновибраторы, М12-1ЛП871 генераторы тока. Три кнопки выбирается любой из 8 диапазонов, потенциометр 4, 7 кОм плавно регулирует длительность в каждом из диапазонов. На выходах 1 длительность сигнала изменяется от 50 нс до 5 с. На 1/2 ИС М7 и 1/4 М9 осуществляется формировка длительности выходного сигнала разомкнутым кабелем^{5/}, подключаемым к разъему Ф, выведенному на переднюю панель. Сигнал, равный учетверенной длительности кабеля, снимается с выходов 5. С выходов 2 и 4 снимаются сигналы длительностью 15 нс, совпадающие по времени с окончанием выходных сигналов с выходов 1 и 5 соответственно. Выделение задних фронтов этих сигналов осуществляется^{10/} на 1/2 М9. С выхода 3 снимается сумма задних фронтов выходных сигналов. Это обеспечивает удобство при контроле длительности выходных сигналов, а также может быть использовано в качестве генератора сдвинутых импульсов. Блок снабжен визуальной индикацией, собранной на 1/2 М7, транзисторе МП42 и лампочке накаливания.

ОДНОВИБРАТОР 164^{11/}

Блок работает с логическими сигналами и предназначен для расширения диапазона длительности выходных сигналов блока системы. Функционально он идентичен одновибратору 064. Диапазон изменения длительности выходных сигналов составляет 9 порядков, от 100 нс до 10 с. Выбор диапазона осуществляется переключателем. Температурная стабильность для всех диапазонов - 0,1%/С°.

Питание - 6 В/0,5 А, +6 В/0,2 А.

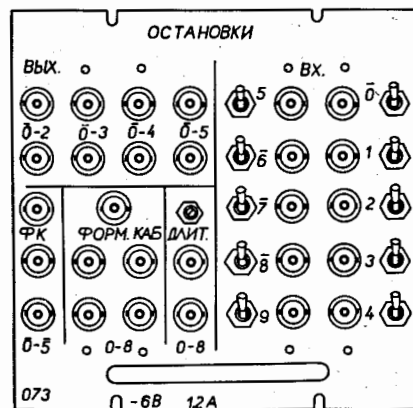
Принципиальная схема блока представлена на рис. 15. Схема задания длительности состоит из ИС М4, М3, 1/2 М6, 1/2 М5 и 1/4 М8. Коммутация времязадающих конденсаторов осуществляется ключами на транзисторах ГТ311. Для плавной регулировки длительности служит потенциометр 4,7 кОм в эмиттере транзистора КТ 315, коллектор которого соединен с выходом М6. На первых двух диапазонах одновибратор работает так же, как и одновибратор 064. С переходом на 3 диапазон по цепочке М4, М8, М17 блокируется передача сигнала с М5 через М4 на вход возвращения в исходное состояние ус-



тановочного триггера на М3, М4. В этом случае комбинация из 1/2 М6 и 1/4 М5 служит генератором. На транзисторах КТ 315 собран согласователь уровней схем ЭСЛ со схемами ТТЛ. Сигналы с одного из этих транзисторов подаются на вход М18 - пересчетной схемы на 10. При установке кода 9 на выходах М18 изменяют свое состояние М14 и М17, разрешая сброс установочного триггера через М4. С инверсного выхода М4, через дифференциальную пару на транзисторах, сигнал сброса заведен на счетчик.

С переходом на очередной диапазон сигнал сброса установочного триггера подается после установки кода 9 на последующих декадных счетчиках.

ОСТАНОВКИ 073^{12/}



Блок предназначен для выделения актов остановок или рассеяния частиц в мишени и является примером функционального блока.

Число входов - 10.

Блок реализует следующие логические операции по выходам /в скобках указано количество выходов каждой из групп/

$\bar{0} \vee 1 \vee 2$	$-\bar{0}-2$	/2/
$\bar{0} \vee 1 \vee 2 \vee 3$	$-\bar{0}-3$	/2/
$\bar{0} \vee 1 \vee 2 \vee 3 \vee 4$	$-\bar{0}-4$	/2/
$\bar{0} \vee 1 \vee 2 \vee 3 \vee 4 \vee 5$	$-\bar{0}-5$	/2/
$\bar{0} \vee 1 \vee 2 \vee 3 \vee 4 \vee 5$	$-\bar{0}-5$	/2/
$\bar{0} \vee 1 \vee 2 \vee 3 \vee 4 \vee 5 (\bar{6} + \bar{7} + \bar{8}) - \bar{0}-8/6-4$		

с кабельной формировкой, 2 - с емкостной/.

Длительность выходных сигналов для выходов 0-8 с кабельной формировкой 15 нс +4 τ_3 каб., с емкостной формировкой плавно регулируется в диапазоне 50-500 нс /диапазон может быть изменен по желанию пользователя/.

Десятый вход является запасным и может быть включен в логическую схему в зависимости от требований конкретного эксперимента.

Размеры передней панели - 160x158 мм².

Питание блока - 5 В/1,2 А.

Назначение входов может быть показано на следующем

примере:

- | | |
|------------------|---|
| вход 0 | - используется для острйки от "нерастянутого пика" пучка, |
| входы 1 и 2 | - монитор, |
| входы 1, 2, 3, 4 | - падающий на мишень пучок, прошедший через фильтр, |
| 0, 1, 2, 3, 4, 5 | - частицы, остановившиеся в мишени, |
| 0, 1, 2, 3, 4, 5 | - пролетные частицы. |

На входы 6, 7, 8 подаются сигналы блокировки от накопительных устройств /АИ 4096, НР-2116С / на время переписи информации в них.

Принципиальная схема блока представлена на рис. 16. Входные и выходные каскады всех каналов одинаковы. Схема формировки длительности выходного сигнала^{/5/} позволяет применять в качестве времязадающего элемента как кабель, так и конденсатор. Собственно логическая часть выполняется на отдельной плате и может быть изменена исходя из требований конкретного эксперимента. Выходы монитора, падающего пучка, остановок и заблокированных остановок имеют визуальную индикацию работы.

ЗАДЕРЖКА 068^{/12/}

Блок работает с логическими сигналами.

Число входов - 1.

Число выходов - 2.

Длительность входных сигналов > 7 нс.

Диапазон изменения задержки - 0-90 нс с шагом 10 нс.

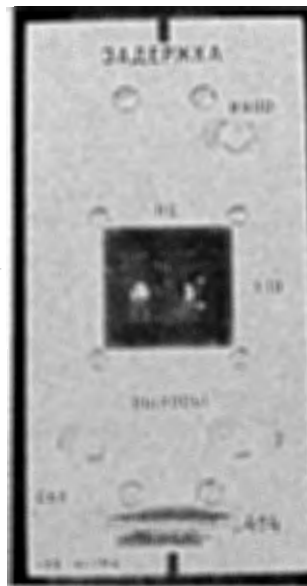
Начальная задержка блока - 30 нс.

Температурная зависимость задержки при 0 нс -

10 пс/градус, при 990 нс - 50 пс/градус.

Минимальное расстояние между сигналами на выходе блока - 15 нс.

Питание - 6 В/0,6 А.



На рис. 17 представлена принципиальная схема регулируемой линии задержки. Она состоит из идентичных секций переключения задержки. В качестве примера рассмотрим работу секции, состоящей из элементов 1, 17 и 25.

При поступлении сигнала на вход схемы он появляется на входе 17 и, сдвинутый на величину задержки, на входе 1. В зависимости от состояния входа 25 /и, соответственно, состояния его выходов/ сигнал проходит либо через 1, либо через 17. Выходы элементов 1 и 17 соединены между собой по "проводному ИЛИ". Таким образом, осуществляется либо сдвиг сигнала, либо обход линии задержки. Элементы 1-24 - микросхемы К1ЛБ383, 25-34 - 1ЛБ382. Согласование волнового сопротивления отрезков кабеля

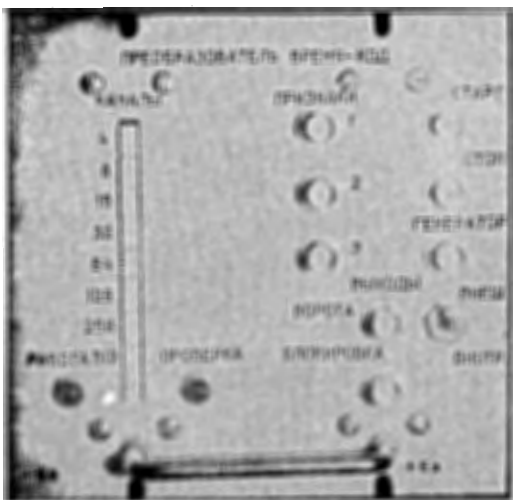
осуществляется резистором 43 Ом на выходе соответствующих элементов.

Максимальная длительность задержки одного отрезка кабеля достигает 100 нс. В последующих секциях восстановители расположены в промежутках между ключами на "расстоянии" 70-80 нс. Собственная задержка элемента восстановления учитывается при изготовлении отрезков кабеля. Задержка секций выполнена по системе 1-2-4-2. Это позволяет регулировать общую величину задержки от 0 до 990 нс с шагом в 10 нс. Регулирование осуществляется двумя переключателями типа ПП-1-11, расположенными на передней панели. Для преобразования системы кодов переключателя 1-2-4-8 в систему 1-2-4-2 входы элементов 26, 27 и 30, 31 соединены с прямыми выходами 28 и 32 соответственно.

Выходные токовые сигналы снимаются с транзисторных ключей, соединенных с элементами 33 и 34.

ПРЕОБРАЗОВАТЕЛЬ ВРЕМЯ-КОД 062^{/13/}

Блок предназначен для измерения временных интервалов микросекундного диапазона. Он используется совместно с АИ-4096 ИЦ ЛЯП /разъем М23 в режиме измерения VI /. Пре-



образователь работает по старт-стопному принципу. Интервал между "стартом" и "стопом" заполняется сигналами генератора стабильной частоты, внутреннего либо внешнего, подключаемого на вход "генератор".

На выход "ВОРОТА" выводится длительность максимального измеряемого временного интервала, которая задается переключателем "КАНАЛЫ".

С выхода "Блокировка" снимается сиг-

нал мертвого времени преобразователя, равный сумме максимального времени преобразования + время переписи в память анализатора + длительность импульса сброса от анализатора.

Наличие входов "Признаки" позволяет осуществить разбивку памяти анализатора на 4 группы по 1024 канала при работе с числом каналов > 512 и на 8 групп по 512 каналов при работе с числом каналов ≤ 512.

Запись признаков осуществляется при подаче сигналов на входы признаков в течение длительности ворот.

Длительности входных сигналов - 5 нс.

Частоты задающих генераторов:

внутреннего - 50 или 75 МГц,
внешнего - 150 МГц.

Максимальное число каналов - 1020.

Дифференциальная нелинейность - 0,5%.

Максимальный измеряемый интервал = $T \times (2^N - 1)$, где T - период колебаний задающего генератора, N - число разрядов преобразователя.

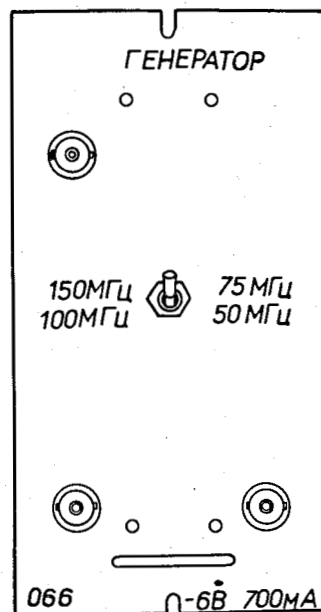
Размеры передней панели преобразователя - 160x158 мм².

Питание +6 В/0,3 А, -6 В/0,8 А.

Принципиальная схема преобразователя приведена на рис. 18. Она содержит адресный регистр /элементы 30, 31, 35, 36, 40, 41, 59-65/, регистр признаков /12-19/, регистр задания измеряемого временного интервала /28, 29, 33, 34, 39, 52-58/ с ключами /43-51/ и кнопочным переключателем /П1-П8/, ключи считывания информации /25 ÷ 27, 32, 37, 42,

66-71, 72, 80, 81/, кварцевый генератор /8/, входную логику /1-7, 9 ÷ 13/, ворота /23, 24/. Более подробно преобразователь описан в работе /13/.

ГЕНЕРАТОР 066 /14/



Предназначен для работы в качестве генератора серии в преобразователях времени и амплитуды в цифровой код.

Значения генерируемых частот 50 МГц, 75 МГц, 100 МГц, 150 МГц.

Нестабильность частоты меньше 10^{-4} в^{-1} .

Число выходов генератора - 5.

Один выход контрольный - 50 МГц.

На каждую пару из 4-х выходов подаются частоты 50 и 100 МГц, либо 75 и 150 МГц. Значения частот выбираются тумблером, расположенным на передней панели.

Питание блока - 6 В/0,7 А.

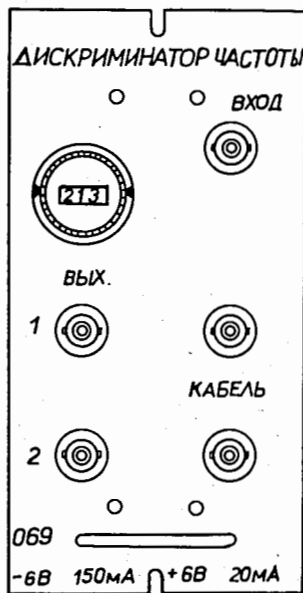
Принцип работы генератора основан на стабилизации кварцевой частотой нестабильных генераторов.

Принципиальная схема блока представлена на рис. 19.

Назначение элементов принципиальной схемы следующее: элементы 1 и 2 - генераторы на 150 и 100 МГц соответственно; 3 и 4 - элементы управления током и, следовательно, частотой генераторов. На элементе 21 выполнен опорный кварцевый генератор. Элементы 5, 6 и 15 - фазовый компаратор; инверторы 7-9 и 10-12 формируют короткие импульсы, необходимые для правильной работы компаратора; 3, 13 и 14 используются в качестве буферного каскада; 16 ÷ 17 - делитель частоты на 2, а 18 ÷ 20 - делитель частоты на 3. Более подробно генератор описан в работе /14/.

ДИСКРИМИНАТОР ЧАСТОТЫ 069 /9/

Блок предназначен для выработки импульса управления, согласующего работу внешних устройств синхроциклотрона с его высокочастотной программой ускоряющего напряжения на дуантах.



Число входов - 1.
 Число выходов - 2.
 Входное сопротивление - 100 Ом.
 Выходное сопротивление - 330 Ом.
 Уровни выходных сигналов - TTL.
 Чувствительность к изменению периода входной частоты - 3 пс.
 Питание + 6В/20 мА, -6 В/0,15 А.
 Принципиальная схема блока представлена на рис. 20. На входе схемы стоит диодный ограничитель, защищающий вход интегральной схемы /ИС/. Эталонная кабельная задержка включена между выходом ИС и S-входом R-S -триггера. Фактически в схеме осуществляется дискриминация мгновенного значения периода. До тех пор, пока отрицательный фронт поступает на вход R позже, чем на S, на выходе A сигналов нет. Как только ситуация меняется, на выходе A появляется сигнал. Смещением уровня, ко-

торый регулируется гелипотом, осуществляется плавное изменение величины задержки на 1 нс. Наличие интегрирования на выходе Б ИС уменьшает статистическую неопределенность срабатывания последующего компаратора. Последующие элементы осуществляют формировку выходных сигналов по уровням и длительности.

ПРЕОБРАЗОВАТЕЛЬ ТОК-ЧАСТОТА 072^{/15/}

Предназначен для измерения тока с ионизационных камер.
 Полярность входного тока - положительная.
 Число входов - 1.
 Число выходов - 3.
 Выход частоты /1/ - 1.
 Выход управления /2/ - 1.
 Выход живого времени /3/ - 1.
 Диапазон измеряемых токов - $1 \cdot 10^{-10} \div 1 \cdot 10^{-5}$ А.
 Скорость преобразования - 10^9 Гц/А.
 Интегральная нелинейность - 2%.
 Температурная нестабильность - 0,1%/С°.
 Время экспозиции - 1-2-4-8 с.
 Порог дискриминации от 10 до 4000 имп/с.



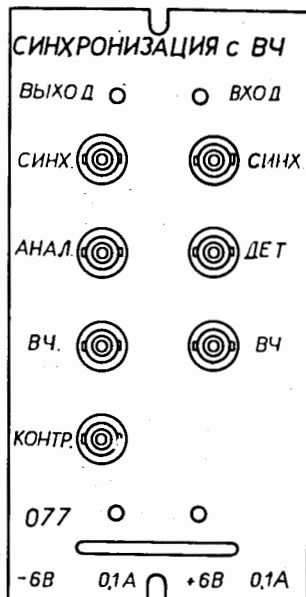
Частота импульсов "живого времени" - 1 Гц.
 Визуальная индикация - 4 декады.
 Питание - 6 В/0,1 А, +6 В/0,8 А, +12 В/0,1 А.
 Принципиальная схема блока приведена на рис. 21. Преобразователь ток-частота /А/ состоит из истокового повторителя на полевом транзисторе Т1, генератора разрядного тока на транзисторе Т2, операционного усилителя /У/, Д-триггера /Тр1/, кварцевого генератора на 100 кГц /КГ/, инвертора /И1/, ключевого транзистора Т3 и накопительного конденсатора С. Выходом преобразователя является выход Д-триггера, сигналы которого снимаются через преобразователь уровня /ПУ1/.

Измеритель частоты с визуальной индикацией /Б/ содержит регулируемый делитель частоты кварцевого генератора /ДЧ/ для задания длительности экспозиции, схему "И" /И2/, счетный регистр /СР/, регистр памяти /РП/, дешифратор /Ш/ и индикатор на светоизлучающих диодах.

Цифровой интегральный дискриминатор частоты /В/ фактически является дискриминатором уровня входного тока. Он выдает на выходе потенциал при падении тока ниже заданного значения. Дискриминатор содержит установочный триггер /Тр2/, Д-триггер /Тр3/ и преобразователь уровня /ПУ2/. Сигналы со счетного регистра через переключатель П поступают на Тр2 и по команде "запись" состояние последнего переносится на Тр3. Генератор импульсов "живого времени" /Г/ содержит схему "И" /И3/ и преобразователь уровня /ПУ3/. Сигналы импульсов времени пропускаются на выход только при входном токе выше заданного порога дискриминатора частоты.

СИНХРОНИЗАЦИЯ С ВЧ /077/

Блок предназначен для привязки к фазе высокочастотного напряжения синхроциклотрона при изучении микроструктуры выведенных пучков частиц.



Входы

СИНХРОНИЗАЦИЯ - задает желаемый участок макроимпульса пучка частиц.

ФЭУ - подаются импульсы с детектора, расположенного на пучке частиц.

ВЧ - подается высокочастотное напряжение дуанта.

Выходы

КОНТРОЛЬ - позволяет грубо устанавливать на осциллографе фазовое положение частиц пучка относительно ВЧ-ускорителя.

АНАЛИЗ

- выдает сигналы, амплитуды которых пропорциональны фазе пролета частиц относительно ВЧ-ускорителя.

Принципиальная схема блока приведена на рис. 22. Работает блок следующим образом: с приходом синхроимпульса установочный триггер на Э2.2 и Э1.4 переводится в состояние, которое разрешает проход импульсов ФЭУ на триггер Э3.2, но за счет связи вых. Э1.4 - вх. Э2.1 эти импульсы переводят триггер Э2-2, Э1.4 в исходное состояние, тем самым выключают вентиль Э2-1, что приводит к формированию короткого импульса на входе Э3.2. Выходной импульс с Э2.1 меняет состояние триггера Э3.2, которое сохраняется затем до прихода положительного перехода от сигнала ВЧ. Этот переход возвращает триггер Э3.2 в исходное состояние. Таким образом, на выходе Э3.2 формируются импульсы разной длительности, которые далее через буферный каскад Э5.1 поступают на время-амплитудный преобразователь и далее на выход АНАЛИЗ. Одновременно с прямого выхода Э3.2 импульсы поступают на формирователь длительности импульсов выхода СИНХРОНИЗАЦИЯ.

ГЕНЕРАТОР КЛ 305

Генератор предназначен для питания светодиодов, установленных в сцинтилляционных счетчиках, и может работать в режиме автогенерации и с внешней синхронизацией.



Выход

КОЛИЧЕСТВО - 15.

СОПРОТИВЛЕНИЕ - 50 Ом.

АМПЛИТУДА - 70 мА.

ЧАСТОТА - в режиме автогенерации - 10 кГц, в ждущем режиме не более 10 кГц.

ДЛИТЕЛЬНОСТЬ СИНХРОНИЗАЦИЯ - 15 нс.

- вход и выход соответствует NIM.

По команде NA(0)F(17) с магистрали КАМАК и при наличии сигналов W1 ÷ W15 можно осуществлять выключение любого выхода генератора, сигналом W16 генератор переводится из непрерывного режима в ждущий.

Принципиальная схема генератора представлена на двух рисунках /рис. 23 и рис. 24/. На рис. 23 показана принципиальная схема дешифратора команд КАМАК и регистра записи и хранения данных, а на рис. 24 - схема генераторной части блока.

Генераторная часть блока состоит из автогенератора, собранного по схеме с задержанной обратной связью^{1/16/}, где Э2.1 и Э2.2 включены между собой по схеме установочного триггера, Э2.2 и Э3.2 выполняют роль задержанной обратной связи, а величины R62 и С1 определяют частоту генератора, в непрерывном режиме.

После ограничения по длительности за счет дифференцирующего элемента на С2, R11, включенного в эмиттер Т2, импульсы через буферные каскады поступают на 15-выходный разветвитель. Выключение любого из выходов производится введением выходного транзистора в режим насыщения.

ЗАДЕРЖКА КЛ 301^{1/2/}

Блок предназначен для задержки логических сигналов. Блок выполнен в стандарте КАМАК. В одном блоке содержится 2 линии задержки.

Число входов - 1.

Число выходов - 2.

Задержка изменяется от 0 до 63,5 нс с шагом 0,5 нс.

Начальная задержка - 20 нс.

Максимальная частота входных сигналов - 90 МГц.

Функции КАМАК - F(I) и F(17).



Изменение задержки осуществляется записью "1" по шинам W1-W7 (W9-W15) в соответствующий разряд. По шине W8 (W16) осуществляется блокировка выходного сигнала.

Питание - 6 В/0,5 А, +6 В/0,25 А.

Принципиальная схема блока приведена на рис. 25. Задержка сигнала осуществляется отрезками микрокабеля РК-50-1-11. Элементы переключения задержки аналогичны используемым в задержке 068. Изменение задержки на 0,5 нс осуществляется сдвигом уровня срабатывания элементов 7 и 14, делителем на резисторах 36 Ом и 3,3 кОм.

Описанные блоки нашли широкое применение практически во всех экспериментах, проводимых в Лаборатории ядерных проблем, и показали высокие эксплуатационные характеристики.

Авторы пользуются случаем выразить благодарность Е. Винклеру, в соавторстве с которым разработан ряд блоков, А. Н. Синаеву за полезные обсуждения и интерес к работе, Н. А. Блинову, Б. М. Кулагину и М. М. Петровскому за качественный монтаж блоков, Н. В. Оганесян за оформление документации, а также сотрудникам группы радиоэлектроники Опытного производства за большую работу по подготовке блоков к серийному выпуску.

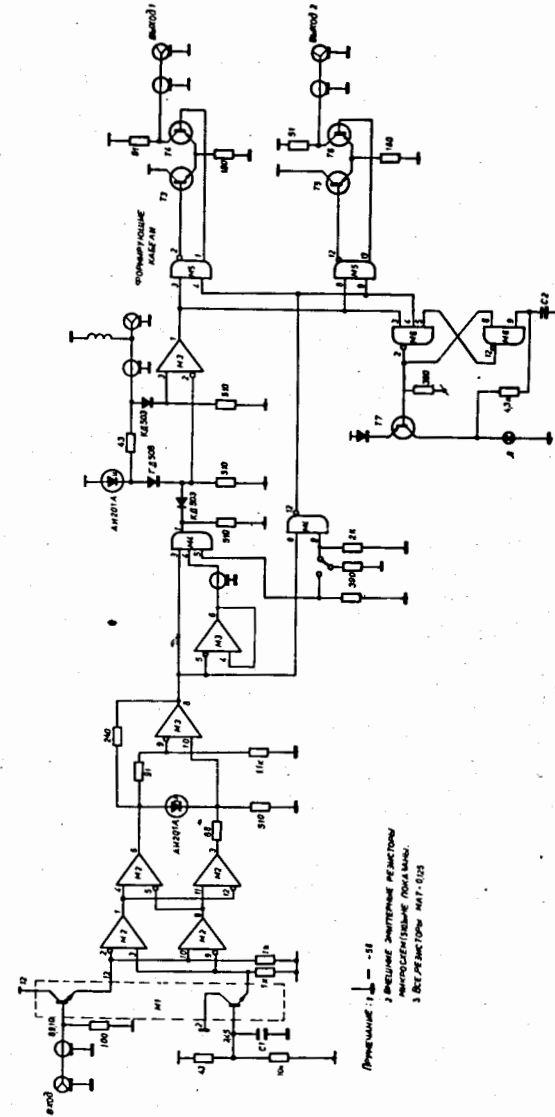


Рис. 1. Принципиальная схема формирователя 057.

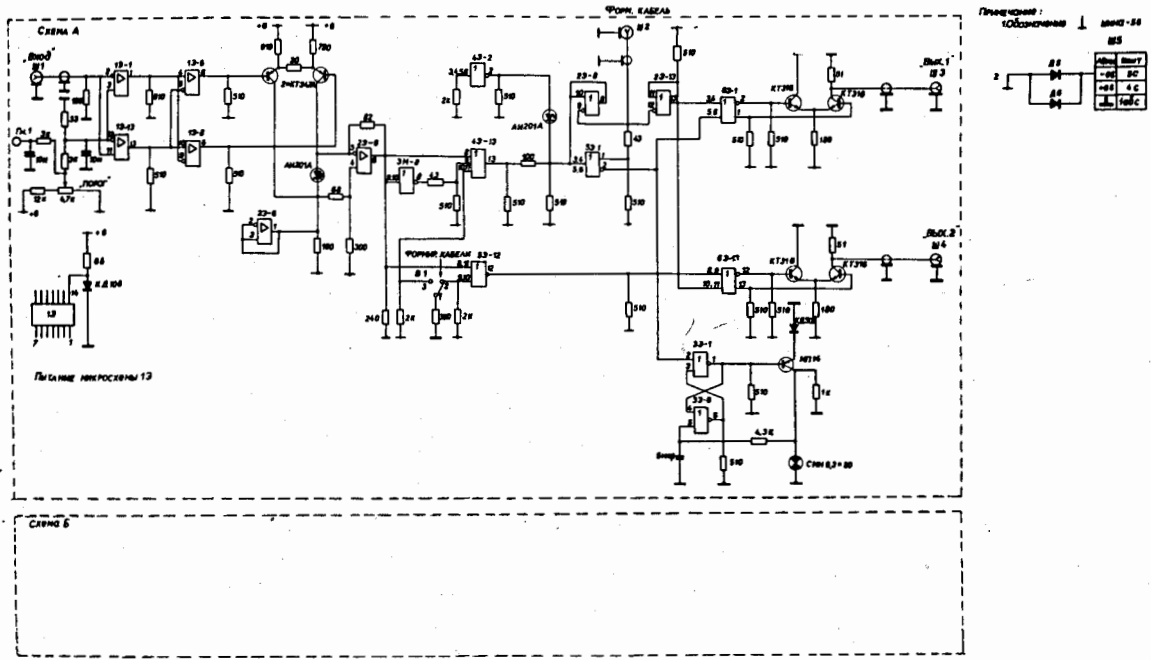


Рис. 2. Принципиальная схема формирователя.

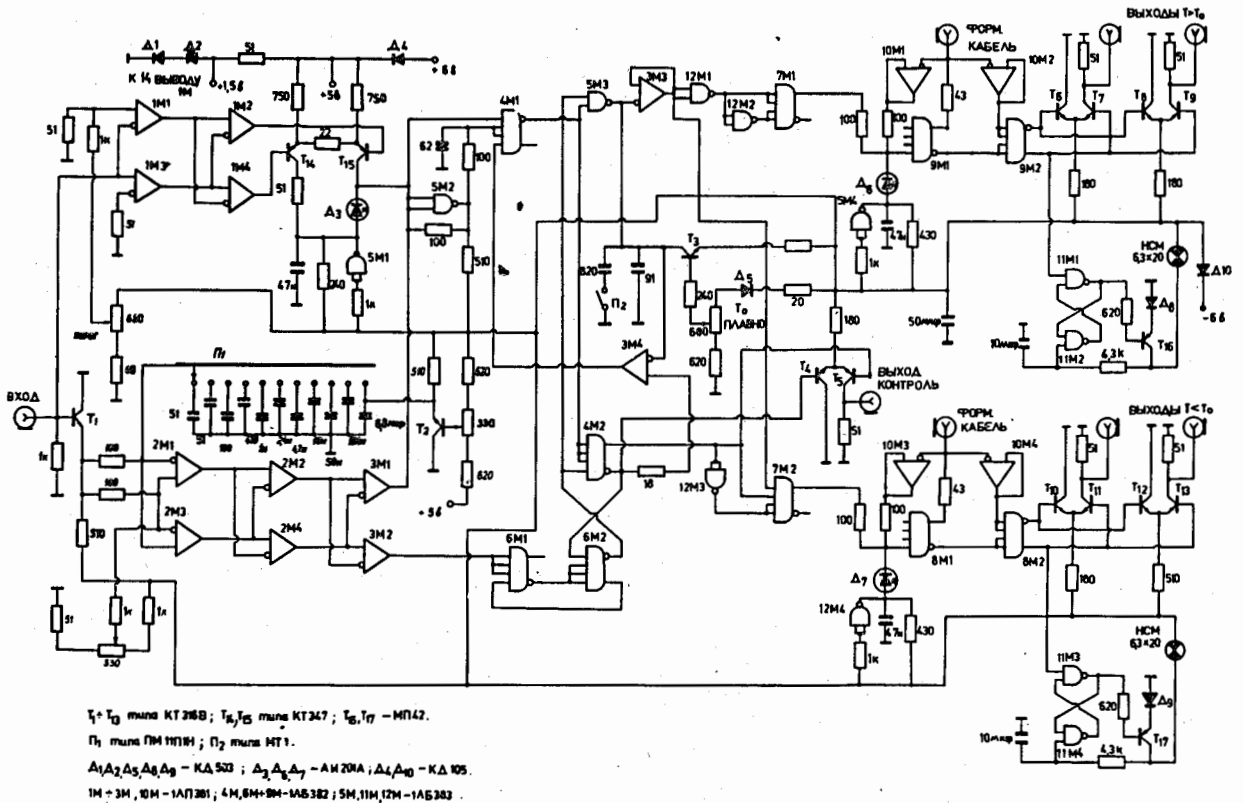


Рис. 3. Принципиальная схема дискриминатора длительности 063.

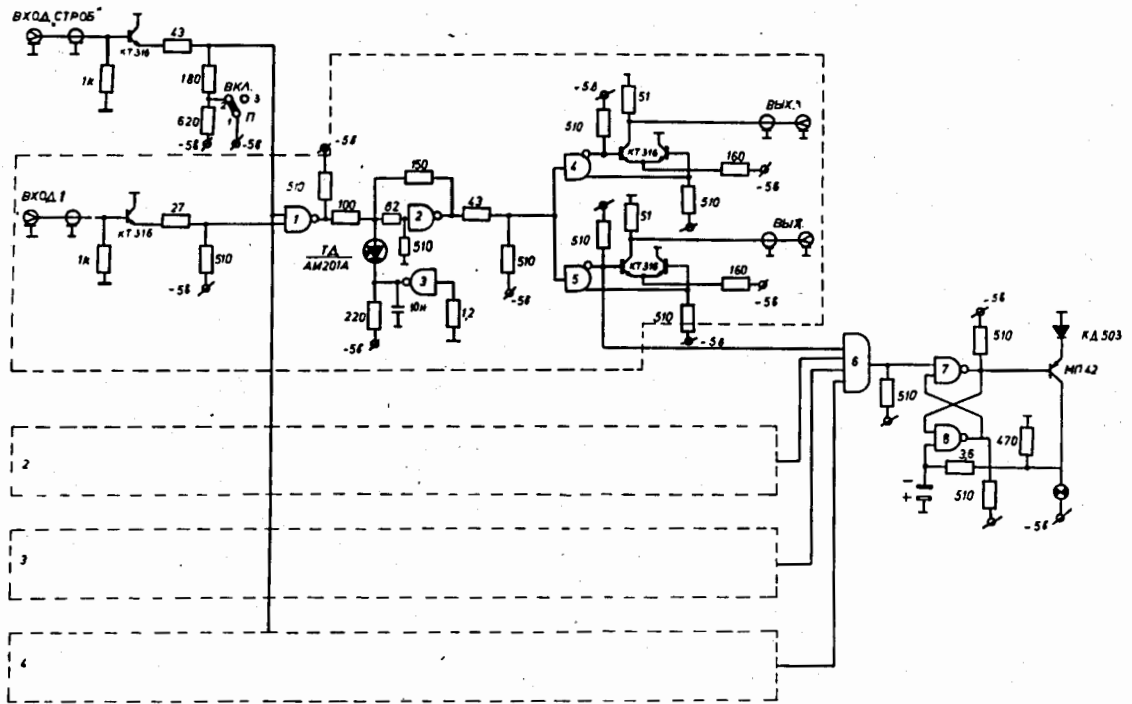


Рис. 4. Принципиальная схема совпадений 050.

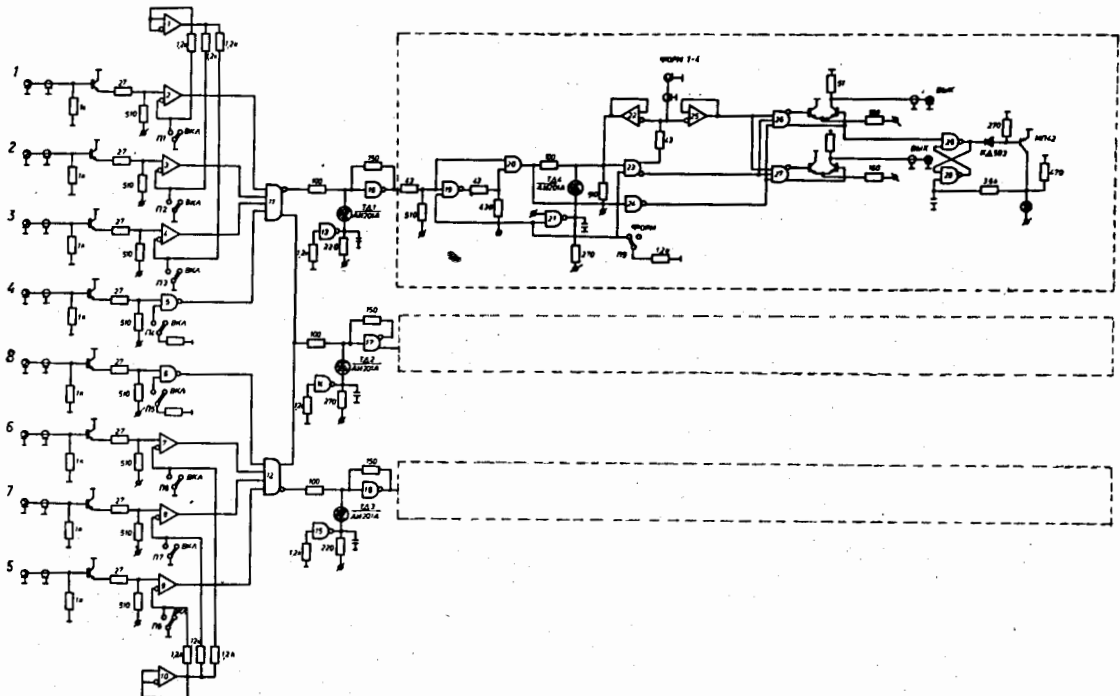


Рис. 5. Принципиальная схема совпадений 052.

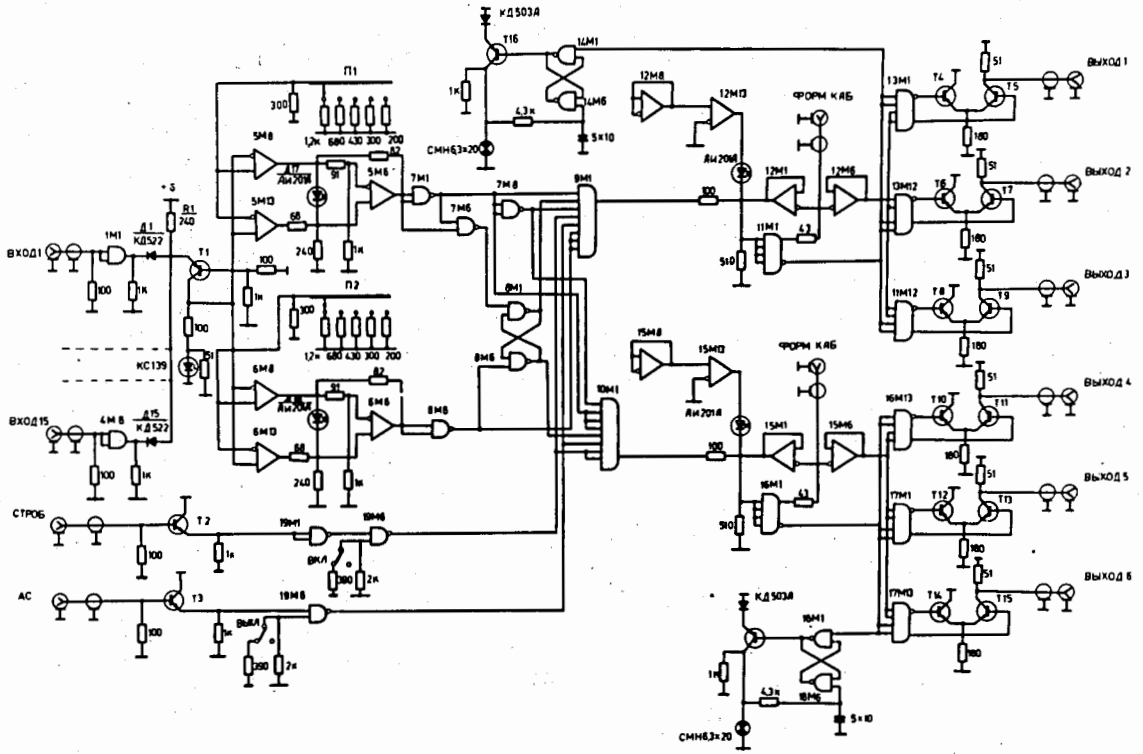


Рис. 6. Принципиальная схема мажоритарных совпадений 060.

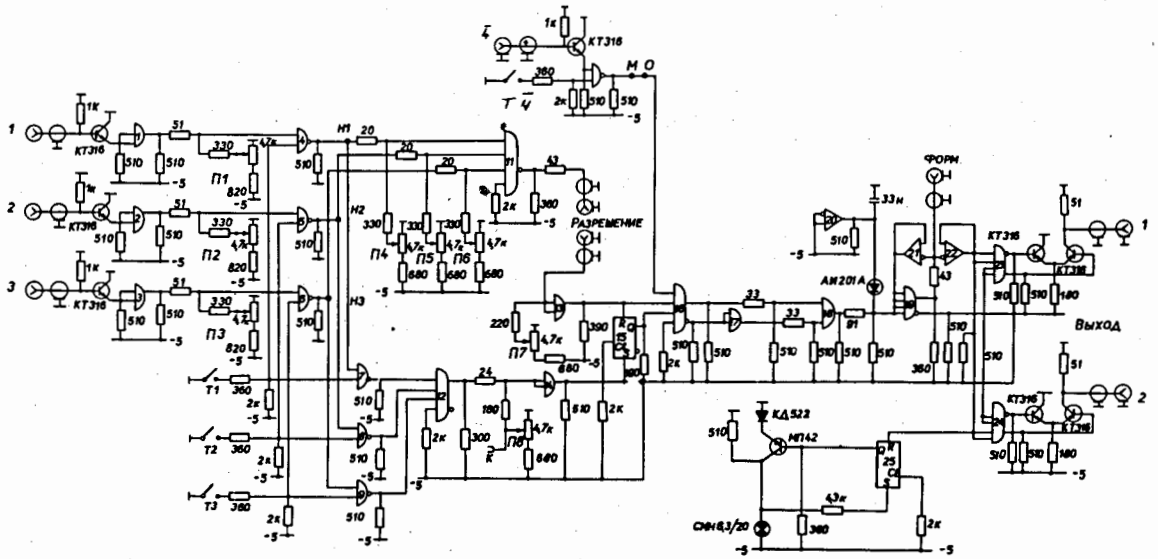


Рис. 7. Принципиальная схема совпадений 074.

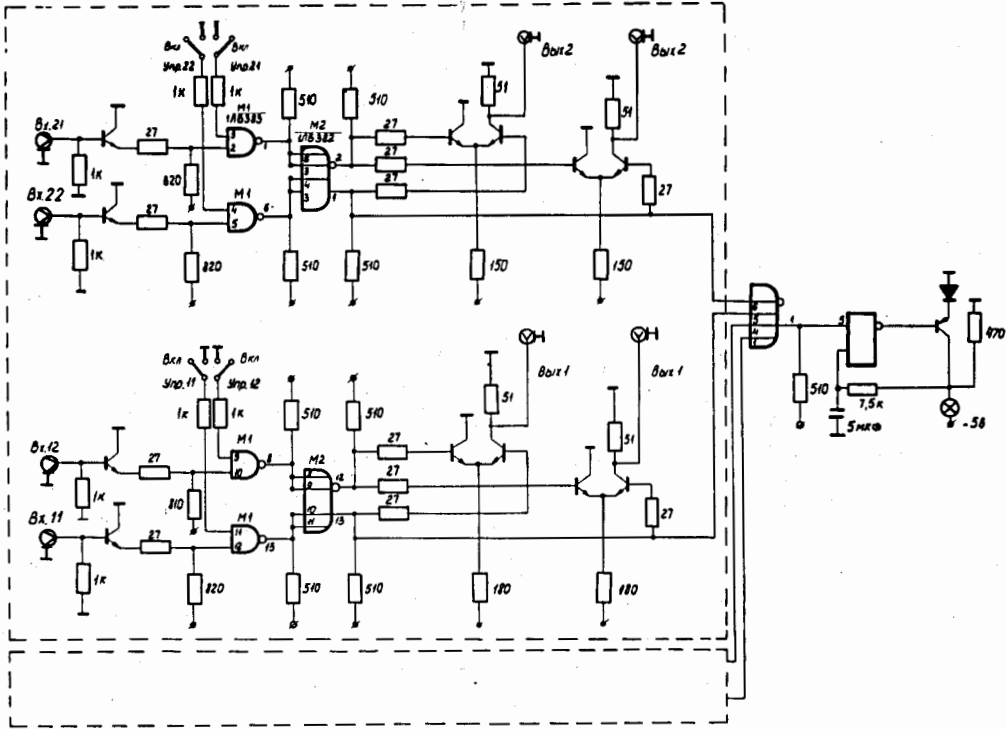


Рис. 8. Принципиальная схема смесителя 053.

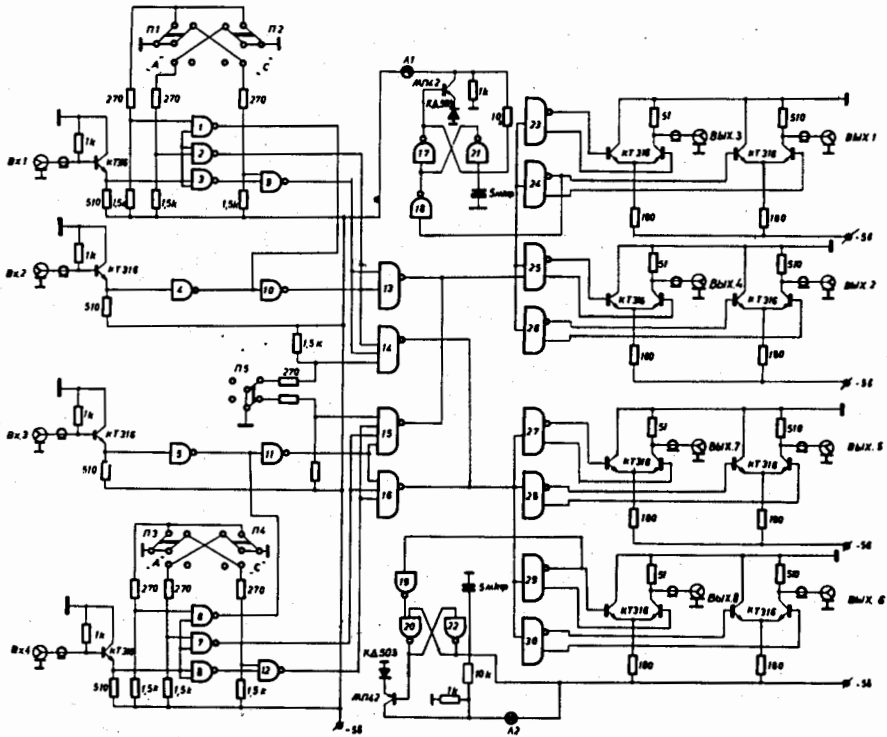


Рис. 9. Принципиальная схема разветвителя 055.

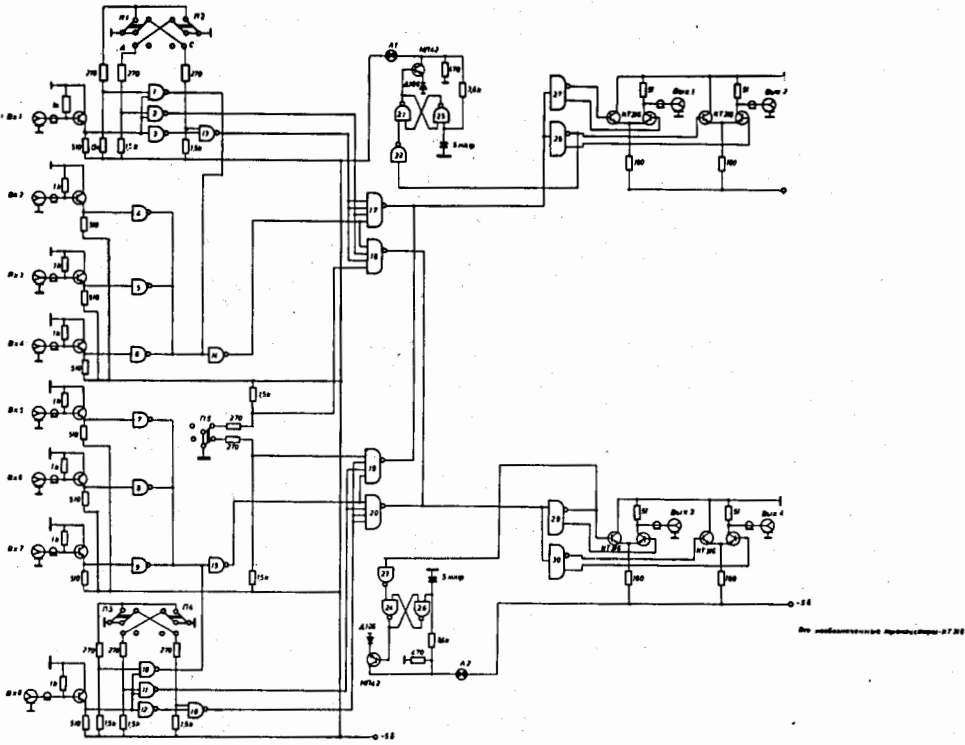


Рис. 10. Принципиальная схема смесителя 056.

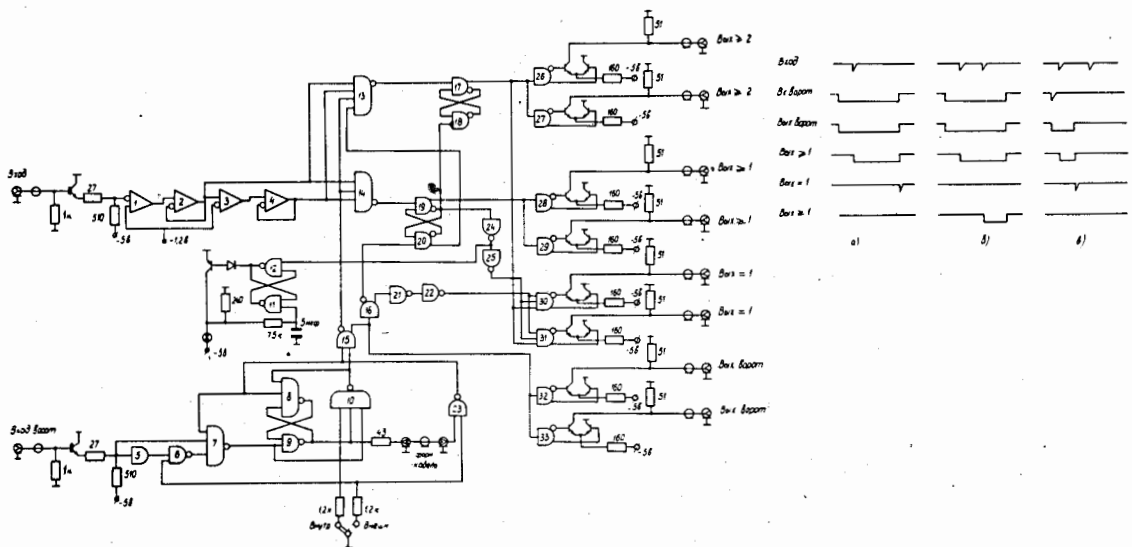


Рис. 11. Принципиальная схема блока кратных событий 054.

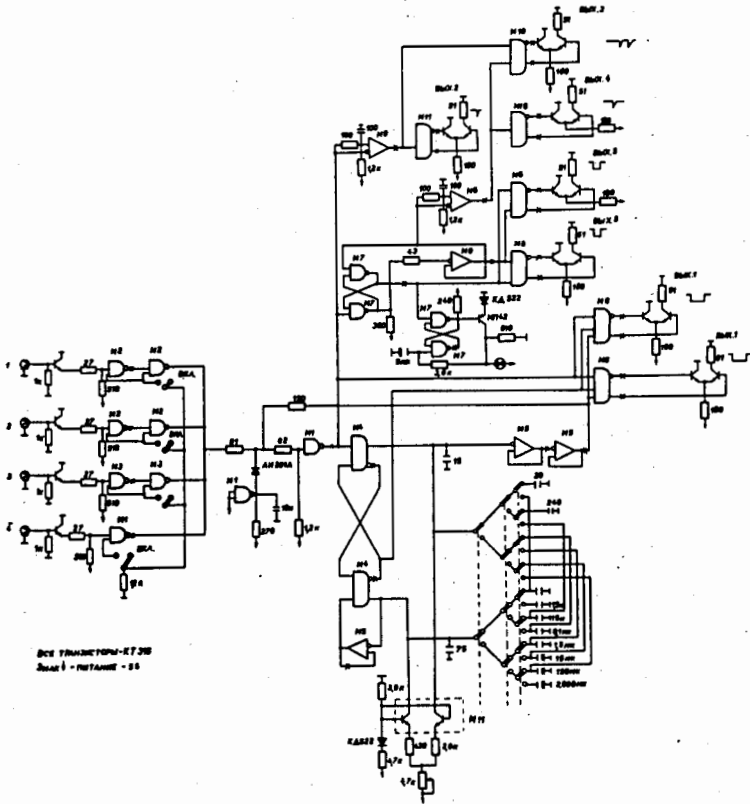


Рис. 14. Принципиальная схема одновибратора 064.

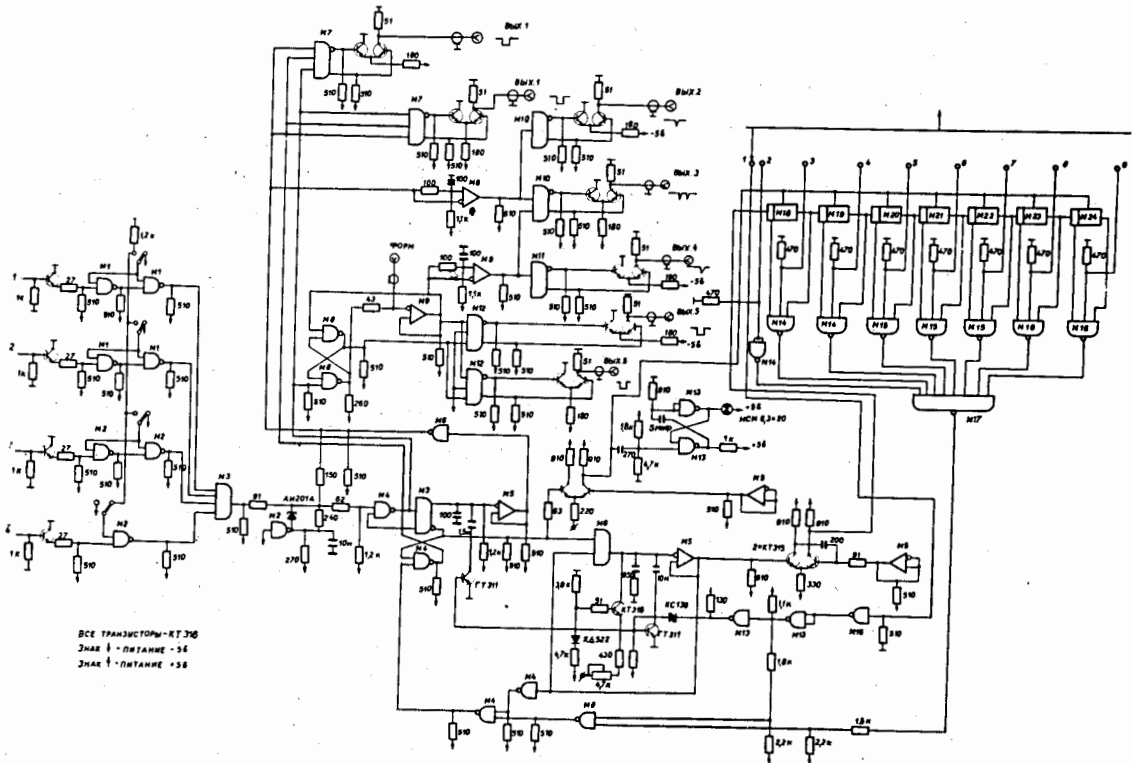


Рис. 15. Принципиальная схема одновибратора 164.

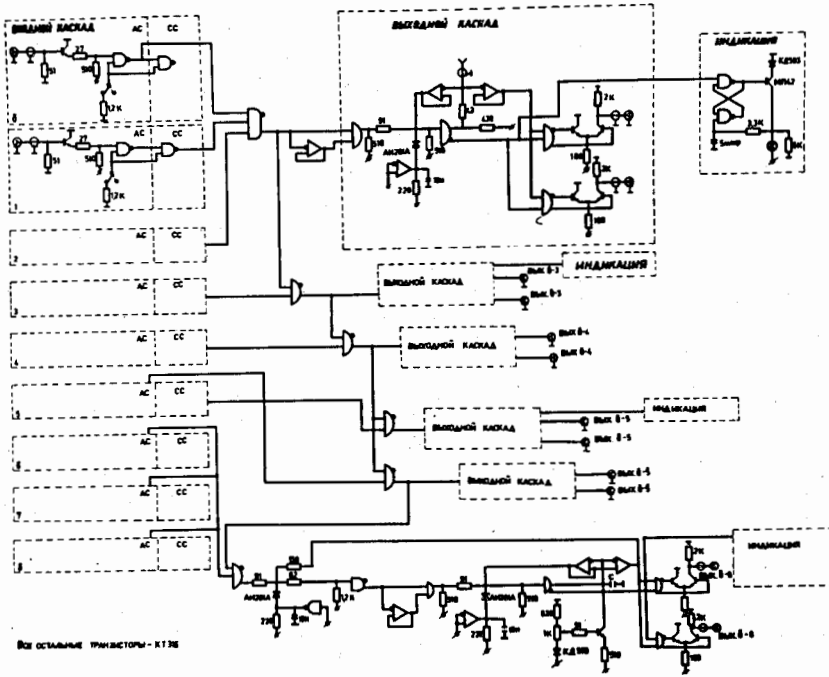


Рис. 16. Принципиальная схема блока остановок 073.

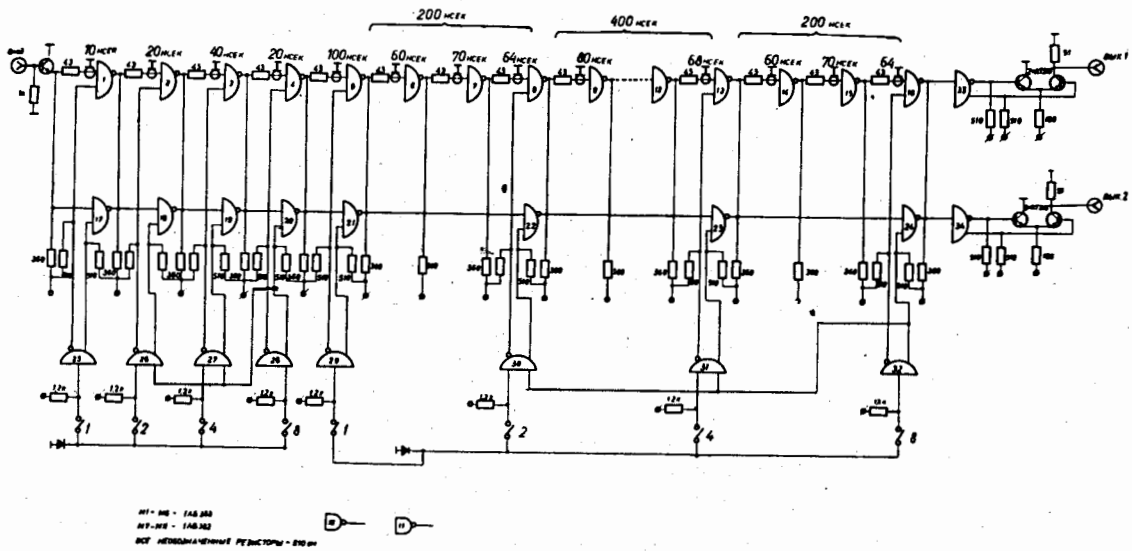


Рис. 17. Принципиальная схема микросекундной задержки 068.

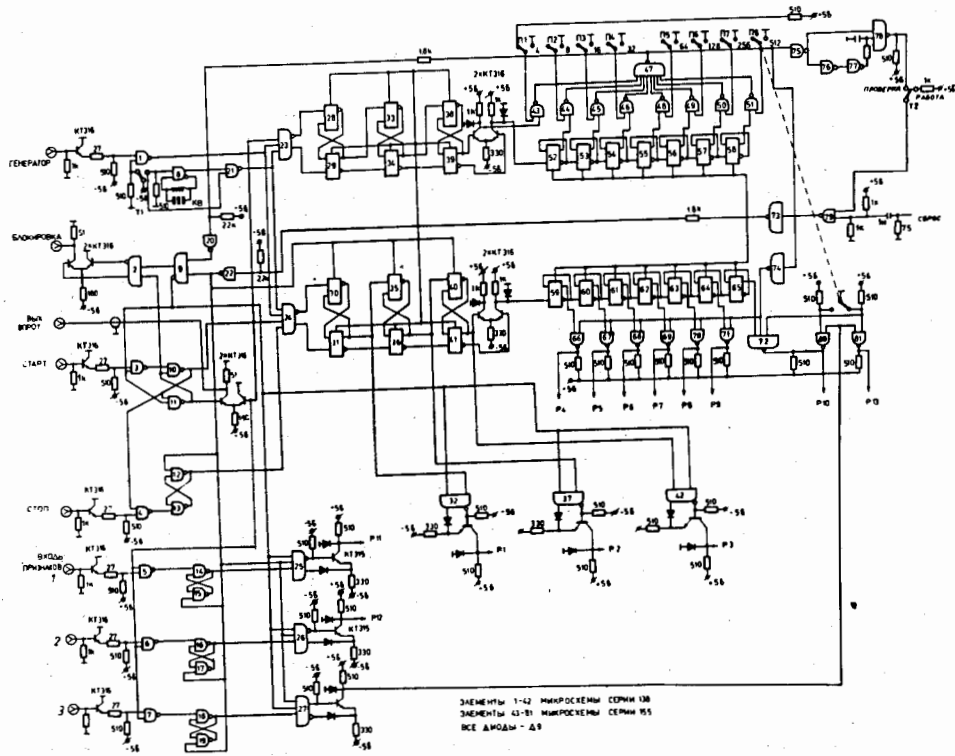


Рис. 18. Принципиальная схема преобразователя время-код 062.

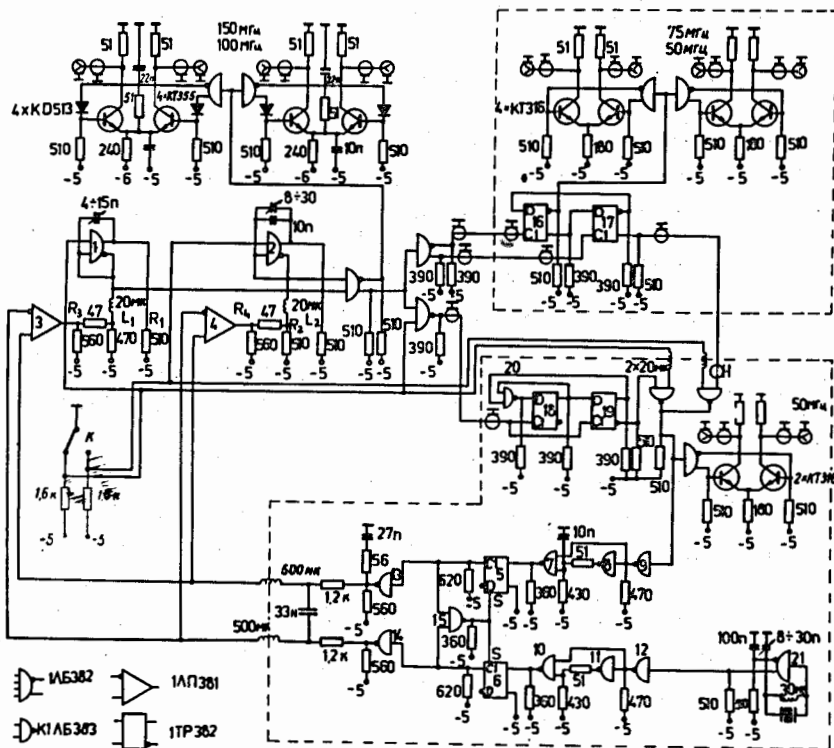


Рис. 19. Принципиальная схема кварцевого генератора 066.

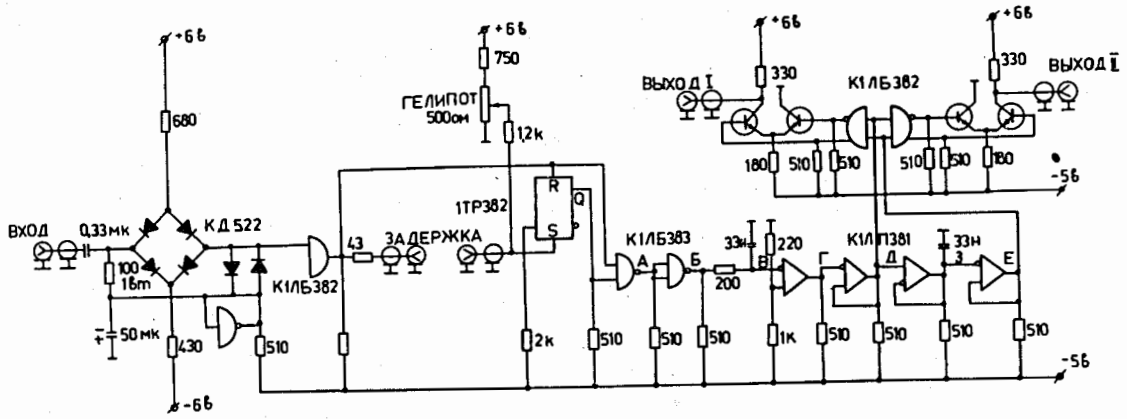


Рис. 20. Принципиальная схема дискриминатора частоты 069.

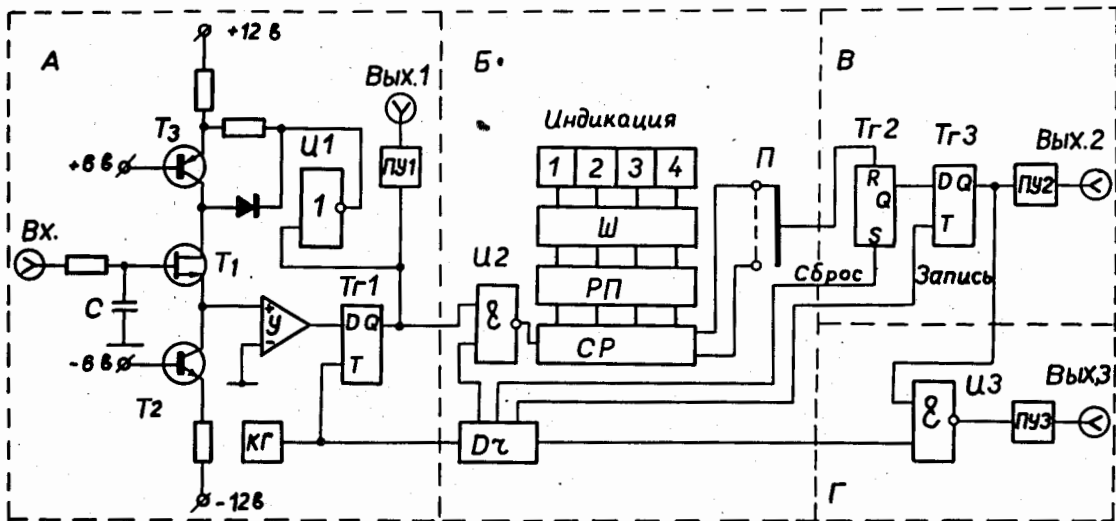


Рис. 21. Принципиальная схема преобразователя ток-частота 072.

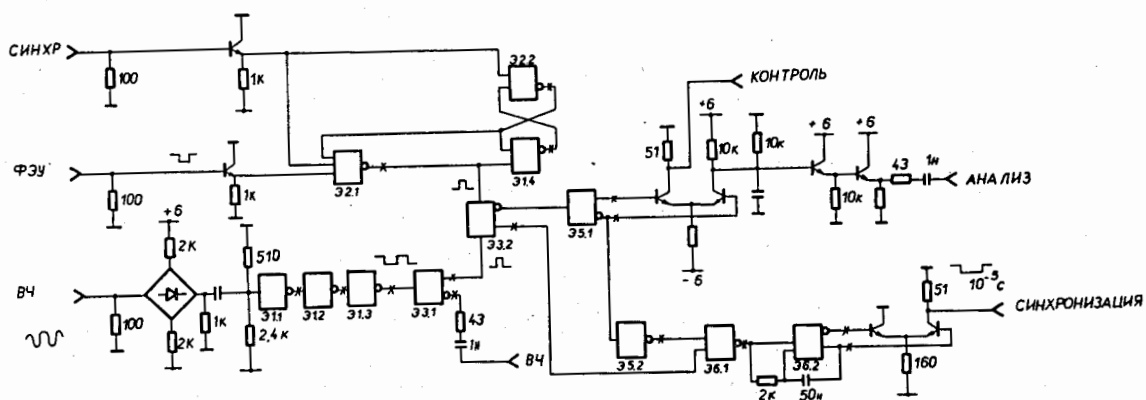


Рис. 22. Принципиальная схема блока синхронизации с ВЧ /077/.

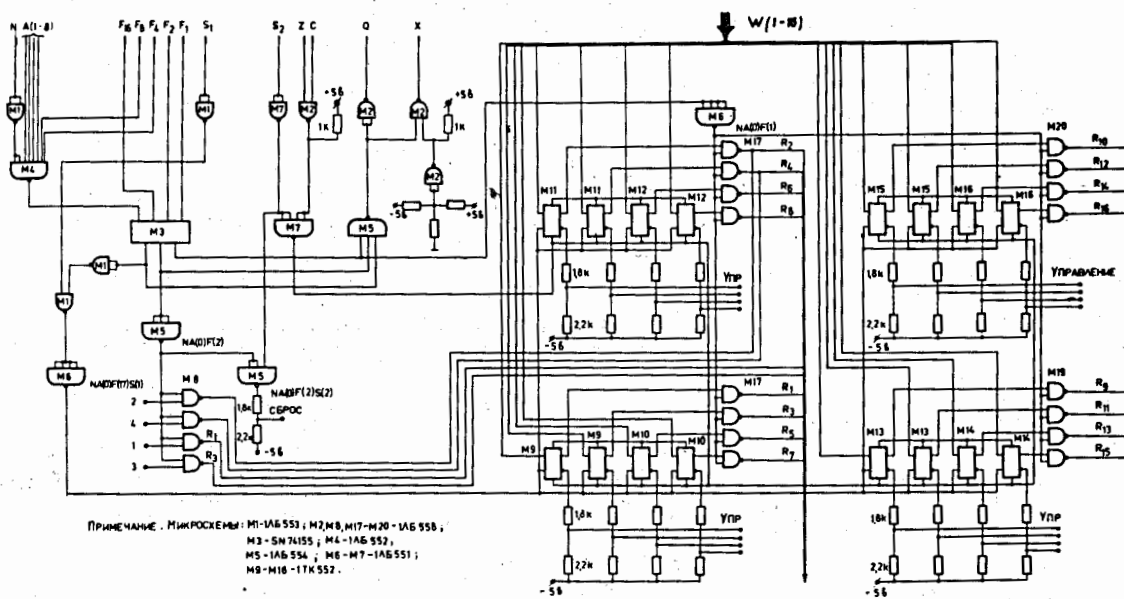


Рис. 23. Принципиальная схема управления блоков КЛ 301, КЛ 305.

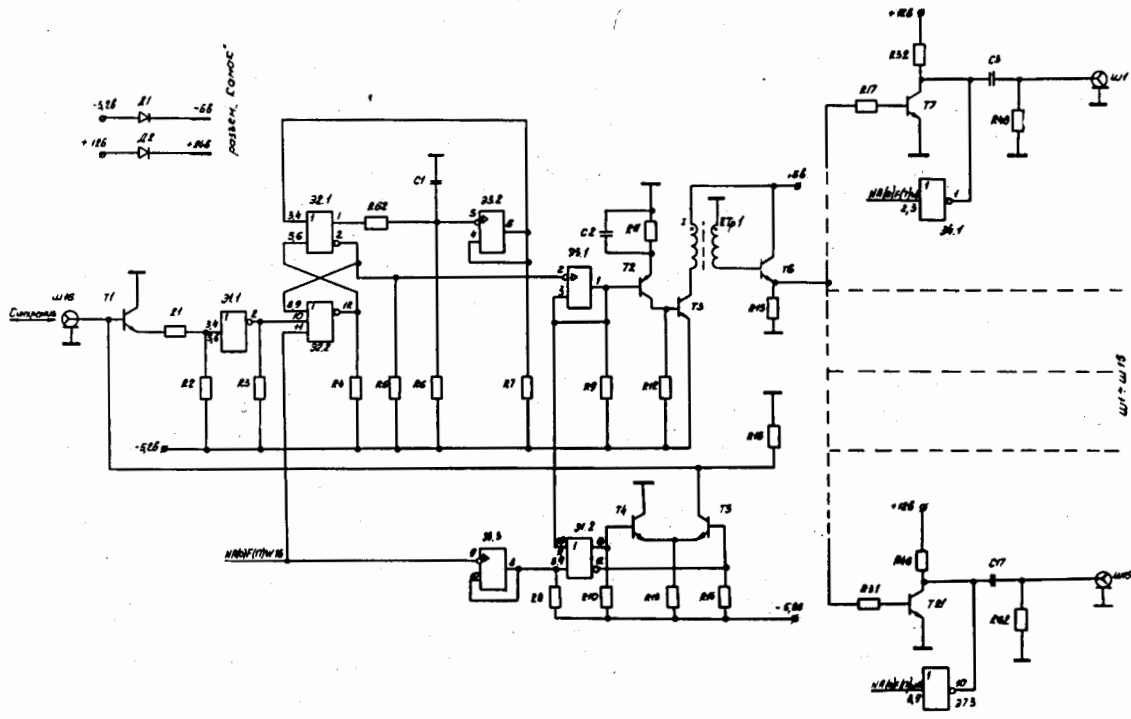


Рис. 24. Принципиальная схема генераторной части КЛ 305.

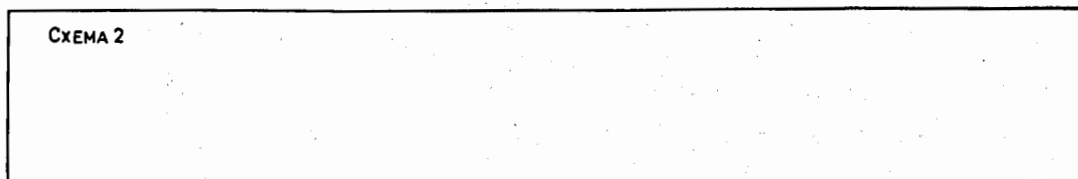
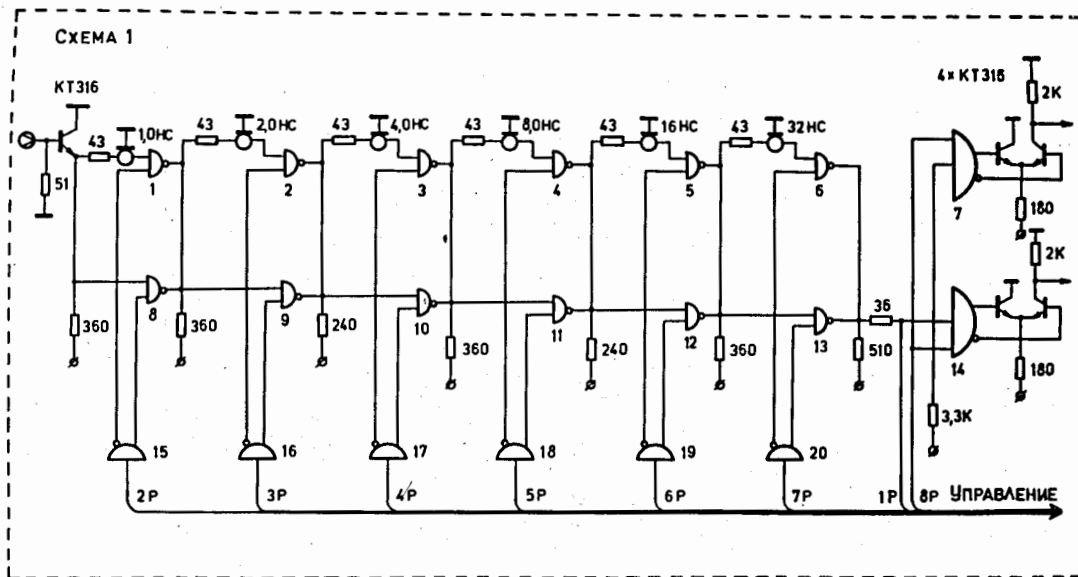


Рис. 25. Принципиальная схема задержки КЛ 301.

ЛИТЕРАТУРА

1. Борейко В.Ф. и др. В кн.: Труды VIII Международного симпозиума по ядерной электронике. ОИЯИ, Д13-9287, Дубна, 1975, с. 47.
2. Борейко В.Ф. и др. В кн.: Труды I Всесоюзного совещания по автоматизации научных исследований в ядерной физике. Киев, 1976, с.188.
3. Борейко В.Ф. и др. ОИЯИ, 13-6396, Дубна, 1972.
4. Борейко В.Ф., Гребенюк В.М., Зинов В.Г. ОИЯИ, P13-8705, Дубна, 1976; ПТЭ, 1976, №1, с. 97.
5. Борейко В.Ф., Гребенюк В.М., Зинов В.Г. ОИЯИ, 13-8603, Дубна, 1975; ПТЭ, 1976, №1, с. 84.
6. Будяшов Ю.Г., Гребенюк В.М., Зинов В.Г. ОИЯИ, 13-10864, Дубна, 1977.
7. Будяшов Ю.Г., Гребенюк В.М., Зинов В.Г. Авт. свид. № 584432, ОИПОТЗ, 1977, №46, с.146.
8. Борейко В.Ф., Гребенюк В.М., Зинов В.Г. ОИЯИ, 13-10639, Дубна, 1977.
9. Винклер Е., Гребенюк В.М., Зинов В.Г. ОИЯИ, P13-10899, Дубна, 1977.
10. Гребенюк В.М., Зинов В.Г. ОИЯИ, 13-8828, Дубна, 1975.
11. Будяшов Ю.Г. и др. ОИЯИ, P13-10960, Дубна, 1977.
12. Валуев Ю.М., Гребенюк В.М., Зинов В.Г. ОИЯИ, 13-8824, Дубна, 1975; ПТЭ, 1976, №1, с.94.
13. Валуев Ю.М., Гребенюк В.М., Зинов В.Г. ОИЯИ, P13-8890, Дубна, 1975; ПТЭ, 1976, №2, с.57.
14. Винклер Е., Гребенюк В.М., Зинов В.Г. ОИЯИ, P13-9871, Дубна, 1976; ПТЭ, 1977, №3, с.113.
15. Зинов В.Г., Краснобородов Б.С. ОИЯИ, 13-10518, Дубна, 1977.
16. Васильев В.М. Авт. свид. № 329663, СССР, ОИПОТЗ, №7, 1972, с.223.

Рукопись поступила в издательский отдел
23 марта 1979 года.