

ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ

ДУБНА



Л-312

27/II - 78

P13 - 11086

981/2-78
В.М.Лачинов

БЫСТРЫЕ ПЕРЕСЧЕТНЫЕ ДЕКАДЫ
НА МИКРОСХЕМАХ

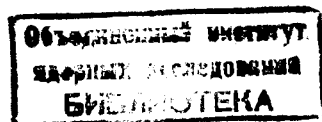
1977

P13 - 11086

В.М.Лачинов

БЫСТРЫЕ ПЕРЕСЧЕТНЫЕ ДЕКАДЫ
НА МИКРОСХЕМАХ

Направлено в ПТЭ



Лачинов В.М.

P13 - 11086

Быстрые пересчетные декады на микросхемах

Рассмотрены быстрые пересчетные декады с двоично-пятеричной и двоично-десятичной структурой, в которых применяются туннельные диоды (ТД), а также гибридные и интегральные микросхемы на основе эмиттерно-связанных токовых ключей. Декады с ТД-двоичной ячейкой и пятеричным пересчетным кольцом на токовых ключах обеспечивают быстрое действие 200-240 МГц. Декады на ЭСЛ-микросхемах серий К138, К500 со специальными дополнительными логическими связями работают в диапазоне 170-200 МГц, ограниченном быстрым действием исходных двоичных триггеров. Приведенные декады предназначены, в частности, для частотомеров ЯМР-магнитометров.

Работа выполнена в Отделе новых методов ускорения ОИЯИ.

Препринт Объединенного института ядерных исследований. Дубна 1977

Lachinov V.M.

P13 - 11086

Fast Switching Decades with ECL Micromodules

Fast switching decades with the binary-ring-of-five and binary-decimal counting circuitry are presented. The tunnel diodes (t.d.) and hybrid or integrated ECL micromodules are used in these decades. The decades with t.d. flip-flop circuit and 5 ECL stage ring counter have maximum operating frequency 200-240 MHz. Other decades with ECL micromodules of the series K138, K500 and with special logic feedback connections operate upto 170-200 MHz, which is maximum operating frequency at a primary bistable switching circuit. The described decades are used in digital frequency counters for NMR-magnetometers.

The investigation has been performed at the Department of New Acceleration Methods, JINR.

Preprint of the Joint Institute for Nuclear Research. Dubna 1977

В ряде измерительных цифровых приборов, например в частотомерах, таймерах и т.д., в которых имеют-ся декадные счетчики с цифровой индикацией, возникает потребность повышения скорости счета до частот ~200 МГц. В этом случае повышается быстродействие, снижается погрешность измерений и расширяется область применения приборов.

С созданием микромодульных схем появился ряд разработок быстрых декадных счетчиков на микросхе-мах^{1,2/}.

Ниже рассмотрены пересчетные декады подобного типа, которые разработаны в Отделе новых методов ускорения ОИЯИ и используются в различных частото-мерах для ЯМР-магнитометров^{3,4/}. Общим для этих декад является использование в них эмиттерно-связанных то-ковых ключей, вначале гибридных, а затем интегральных. По своим характеристикам эти ключи весьма удобны для создания быстрых переключающих устройств. В по-следние годы разработаны и выпускаются промышлен-ностью несколько быстродействующих серий интеграль-ных ЭСЛ-микросхем, например К137, К138, К500^{1/}.

Создана усовершенствованная пересчетная декада на основе ранее опубликованной^{3,4/} схемы с двоично-пятеричной структурой. В декаде используются туннель-ные диоды /ТД/ во входном формирователе и двоич-ном триггере, а в пятеричном кольце на токовых ключах - микромодули типа 2НТ173. Скорость счета декады достигает 200 МГц. Входной формирователь /рис. 1/ включает токовый ключ на Т₁, Т₂, триггер

Шмитта на ТД₁ и одновибратор на ТД₄. Коллекторный ток Т₂ /до ~ 6 мА/ управляет ТД₁. Ограничение этого тока предупреждает деградацию ТД₁. При гармонических входных сигналах исходное значение тока коллектора Т₂ /~ 3 мА/ устанавливается с помощью R₂₂. Входной сигнал через токовый ключ вызывает переключение ТД₁. Импульс с ТД₁ дифференцируется, а его отрицательный выброс /длительность ~ 2 нс, амплитуда - 0,7 В/, мало зависящий от формы входного сигнала, запускает одновибратор на ТД₄. Последний вырабатывает короткий /~ 1÷2 нс/ импульс для запуска двоичного триггера на ТД₂ и ТД₃ по схеме^{/5/} с непосредственным соединением одновибратора и триггера. Эта схема повышает надежность запуска триггера, улучшает его нагрузочную способность и снижает требования к используемым ТД. Кроме того, переключение триггера за счет снижения на нем напряжения полностью устраняет деградацию ТД в триггере. Питание ТД_{2,3,4} стабилизируется диодом Д₄, включенным в прямом направлении. Напряжение на нем /~ 0,72 В/ близко к оптимальному напряжению питания данной ячейки при ТД типа ЗИ30БЛ или ЗИ201А. Подстройка чувствительности одновибратора производится сопротивлением R₁₇. Выходной сигнал с триггера равен ~ 0,5 В. Проверка триггера показала его возможное быстрое действие: свыше 300 МГц. Во многом это зависит от входного формирователя. Например, при использовании на входе токового ключа серии К500/500 ЛП16/, вместо указанного на схеме, скорость счета может быть повышена до 240 МГц. Для схемы, приведенной на рис. 1, входная чувствительность на частоте до 100 МГц лучше 0,1 В эф., а на частоте от 100 до 200 МГц - не хуже 0,2 В эф.

В цепь связи двоичной ячейки с последующим пятиричным кольцом через Т₃ и Т₈ введены диод Д₉ и R₆, что стабилизирует сигнал на входе кольца, а его амплитуда управляется с помощью R₆. Использование в кольце^{/3/}, состоящем из токовых ключей, микромодулей 2НТ173 повысило надежность и стабильность его работы. Ток в ключах повышен до 7,5 мА при общем питании кольца +12 В. Оказалось полезным введение не-

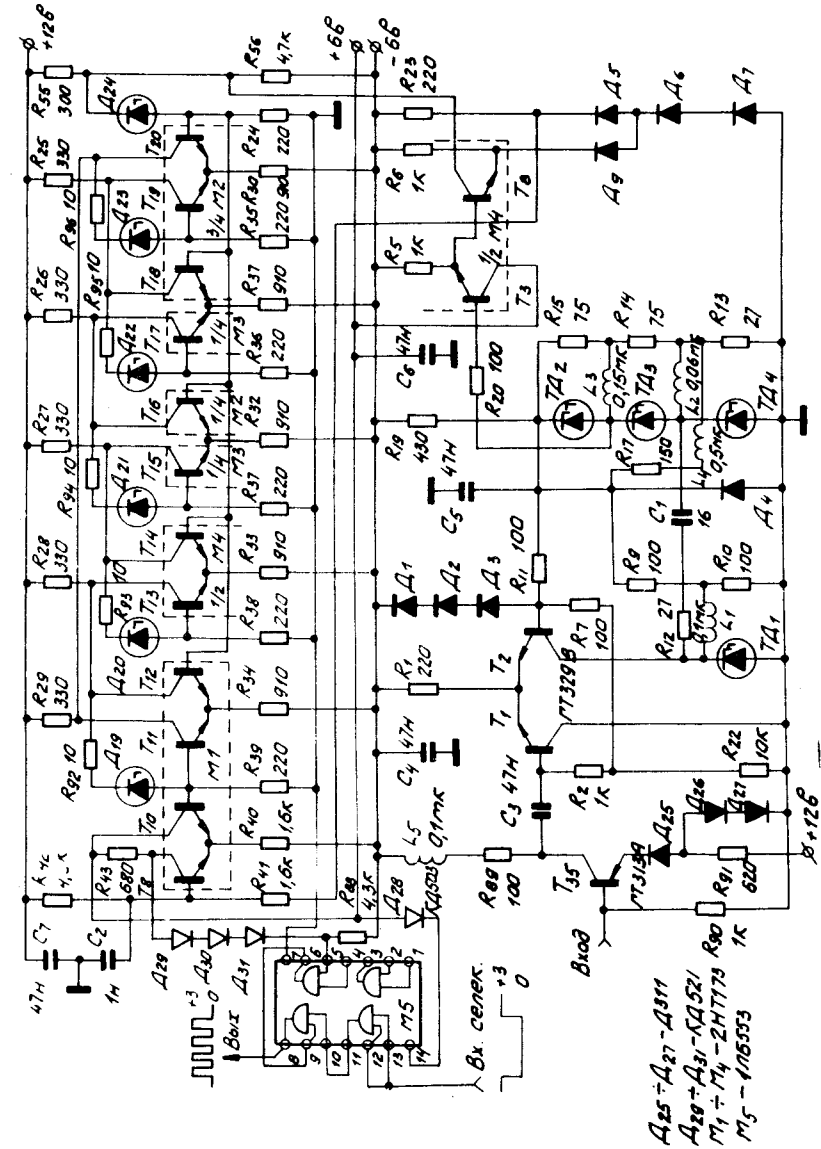


Рис. 1. Пересчетная декада на ТД и токовых ключах без индикации.

больших $\sim 20 \text{ Ом}$ сопротивлений последовательно с переходными стабилитронами кольца /рис. 1/ для предупреждения возможной в.ч. генерации. Пятиричное пересчетное кольцо работает практически без настройки с допуском по питающим напряжениям $\sim \pm 20\%$, если входящие в кольцо резисторы и стабилитроны подобраны с относительным разбросом по величине, соответственно, сопротивлений и напряжений в группах до $\sim 2\%$.

Выходной токовый ключ / T_9, T_{10} / преобразует ступенчатые сигналы с кольца в прямоугольные и устраняет влияние нагрузки на работу кольца. Ключ сделан более стабильным за счет увеличения эмиттерного сопротивления.

В декаде с индикацией /рис. 2/ дешифрация состояний кольца осуществляется по более эффективной резисторно-диодной схеме /5/. Сигнал "чет-нечет" поступает на эмиттерные входы двух групп транзисторов / $T_{24} \div T_{33}$, ПЗ07Б/, управляющих цифровым индикатором ИН-2 от токового ключа M_6 / $\sim 2,5 \text{ мА}$ /, который переключается выходным сигналом двоичного триггера.

Сброс декады в исходное состояние осуществляется через диоды $D_{10} \div D_{12}$ схемой на $T_{21} \div T_{23}$ / M_5 / при отрицательном импульсе сброса с амплитудой более 2 В .

Временное импульсное управление входных сигналов производится посредством T_{34} , включенного по схеме с общей базой. Если коллекторный ток T_{34} превышает $\sim 3 \text{ мА}$, то декада не запускается. На выходах схем M_7, M_8 формируются сигналы $+6 \text{ В}$ в десятичном коде, которые, можно использовать, например, для управления цифрпечатью. В декаде /рис. 1/, работающей в режиме делителя без индикации, селектирование счетных сигналов осуществляется на выходе декады с помощью схемы M_5 , 1ЛБ553.

На рис. 3 представлен внешний вид декады без индикации. Для обеспечения надежной работы декады существенными являются миниатюризация ее, хорошая развязка по питанию и рациональный монтаж.

В последнее время для создания декадных счетчиков широко используются интегральные микросхемы, в которых коэффициенты пересчета на 10 получаются на основе четырех двоичных триггеров с дополнительными

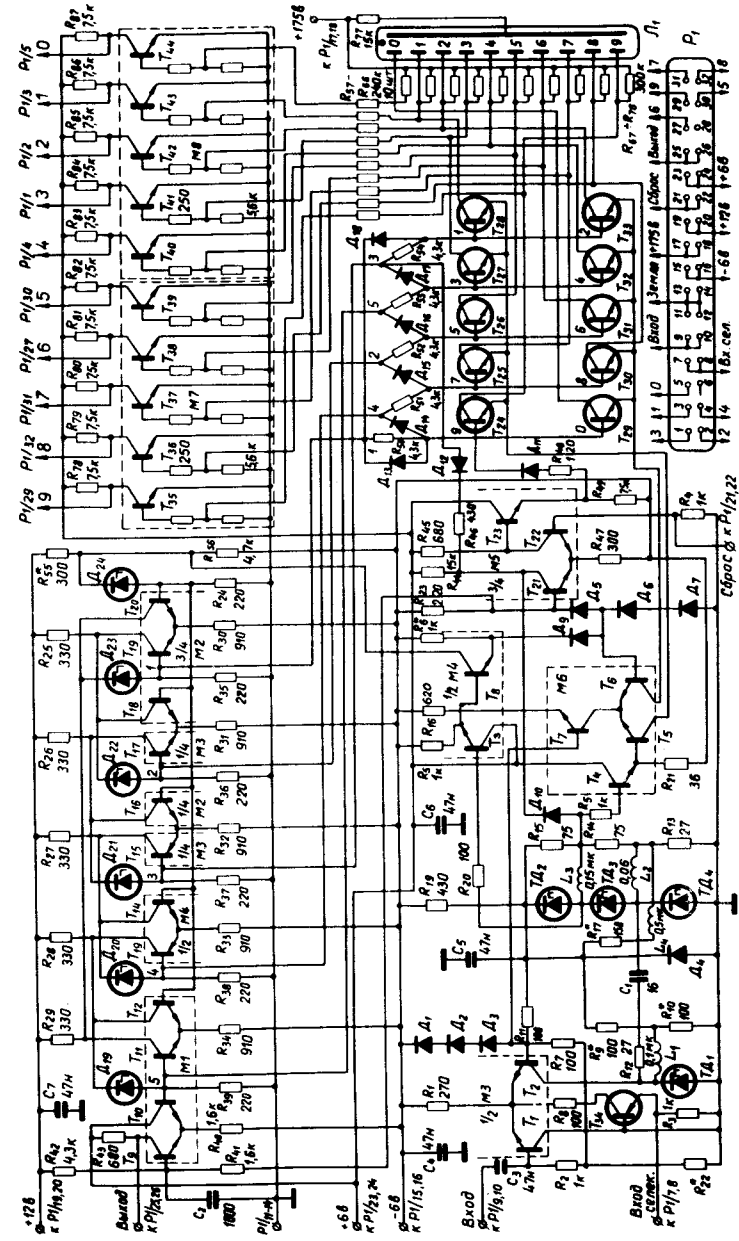


Рис. 2. Пересчетная декада на ТД и токовых ключах с индикацией.



Рис. 3. Внешний вид декады на ТД и токовых ключах.

логическими связями, обеспечивающими двоично-десятичный выходной код 1-2-4-8. Визуальная фиксация результата счета производится через соответствующий дешифратор с помощью цифровых индикаторов. Дешифратор выполняется также в виде микросхемы. Например, в комплект такого счетчика для широко распространенной серии К155 входят схема пересчетной декады К155 ИЕ2, дешифратор К155 ИД1 и цифровой 7-сегментный индикатор АЛ304. Однако максимальное быстродействие счетчика этой серии не превышает ~ 20 МГц.

Более высокие скорости счета /свыше 100 МГц/ показывают двоичные триггеры на основе токовых ключей ЭСЛ-типа, например серии К137, К138, К500. Но в этих ключах отсутствуют специальные декады с выходным кодом 1-2-4-8, позволяющие, например, расширить частотный диапазон декадного счетчика серии 155. Быстрые пересчетные схемы на 10 на основе схем ЭСЛ-типа во многих случаях имеют кольцевую структуру и коэффициент пересчета 10 или 5 при добавлении двоич-

ного триггера^{/1,6/}, как и в выше приведенной декаде. Но для индикации состояний таких декад необходимо либо введение дополнительной дешифрации в код 1-2-4-8, либо прямое подключение к индикатору специального дешифратора на нескольких микромодулях. Построение же декадных счетчиков на основе четырех двоичных триггеров со счетным входом с дополнительными логическими связями, как правило, приводит к снижению быстродействия декады относительно быстродействия используемых двоичных триггеров^{/17/}.

В настоящее время наиболее быстрыми и удачными по структуре считаются двоичные триггеры на двух D-триггерах ЭСЛ-серий /типа Latch, "Защелка"/^{/1,8/}. По отдельности эти D-триггеры не могут работать как счетные. Указанный двоичный триггер имеет парафазный вход и запускается со счетного входа через схему ИЛИ-ИЛИ-НЕ с парафазным выходом или с выходов подобного триггера. Максимальная задержка срабатывания триггера равна 2τ , где τ - усредненная задержка срабатывания одного токового ключа с эмиттерной связью.

Ниже рассмотрены такие пересчетные декады на схемах серий К138, К500, в которых достигнуто быстродействие исходных двоичных счетчиков ~170 МГц и 200 МГц, соответственно.

На рис. 4 показана схема декадного счетчика с выходным кодом 1-2-4-8 на схемах серии К138, а на рис. 5 представлены поясняющие его работу временные диаграммы сигналов в различных точках декады при входной частоте 100 МГц и $\tau = 2,5$ нс.

Каждый из четырех двоичных триггеров включает первый и второй D-триггеры /М₁, М₂, 1ТР382/, которые имеют синхровход С, вход D, выходы Q, \bar{Q} /с соответствующим индексом 1 или 2/ и вход установки 0. При этом Q₁ соединен с D₂, \bar{Q}_2 соединен с D₁, а С₁, С₂ и Q_{2 \bar{Q}_2 являются, соответственно, парафазными входом и выходом. Счетный вход первого триггера осуществлен с помощью схемы ИЛИ-ИЛИ-НЕ /М₁₂, б/ с парафазным выходом /Б, В/. В исходном состоянии на входах Б, В первого триггера /рис. 1, 2/ имеются, соответственно, сигналы 1 и 0, на выходах Q₂, Q₁, Q₂/точки 1, 1¹, 2/ -}

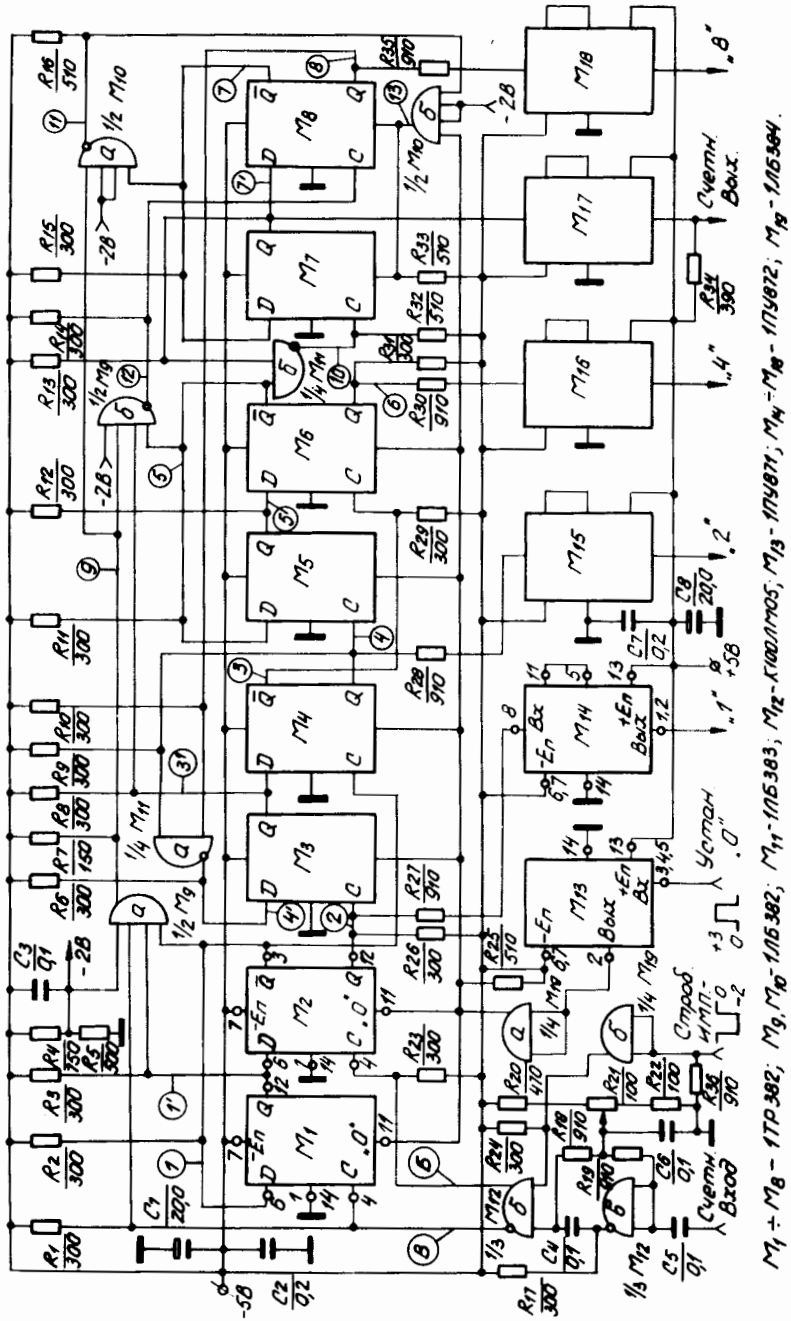


Рис. 4. Пересчетная декада на модулях серии К138.

уровни 1,0,0. При появлении первого сигнала 1 на синхровходе C_1 /вход В/ первого D-триггера осуществляется переход уровня 1, который имеется на D_1 , на выход Q_1 . Так как на входе C_2 был уровень 0, то второй D-триггер не изменяет своего состояния. По окончании сигнала на C_2 /вход Б/ появляется сигнал 1 и происходит перенос уровня 1 со входа $D_2(Q_1)$ на выход Q_2 , а уровня 0 - на выход \bar{Q}_2 / D_1 . При втором импульсе сначала сигнал 0 переносится с D_1 на Q_1 / D_2 , а затем, с появлением уровня 1 на C_1 , сигнал 0 с D_2 переходит на Q_2 и триггер возвращается в исходное состояние. Процесс переключения в триггере длится с задержкой не более 2τ .

До восьмого входного импульса счетчик работает как двоичный /рис. 5/. По окончании четвертого импульса сигнал 0 с выхода \bar{Q}_2 третьего триггера инвертируется в M_{11} , б/ и переключает по входу C_1 первый D-триггер четвертой ячейки. Сигнал же с выхода Q_1 / M_7 этого D-триггера блокирует посредством инвертора M_{11} , б/ вход C_1 .

Чтобы обеспечить двоично-десятичную логику работы счетчика, введена схема ЗИ / $M_9, а$ /, на выходы которой подключен вход В, выходы Q_1 и \bar{Q}_2 первого триггера. На выходе схемы ЗИ, обычно имеющей уровень 1, формируются отрицательные импульсы сигнала 0 с длительностью $\sim 2\tau$ в моменты окончания входных четных импульсов /рис. 5, поз. 9, сигналы с двойными линиями/. Введение этих импульсов для управления логикой пересчетной декады позволило снизить временные задержки сигналов управления, сделать логику достаточно простой и достичь быстродействия декады, равног быстродействию двоичного счетчика.

В момент окончания восьмого счетного импульса формируется четвертый управляющий импульс, который стробирует совпадение по входам схемы ЗИ /рис. 4, поз. $M_9, б$ и рис. 5 поз. 9, $3^1, 5$, сигналы с пунктиром/. на выходе которой возникает сигнал 1 /рис. 5, поз. 12/. Этот импульс переключает четвертый триггер по входу C_2 , с выхода Q_2 которого сигнал 1 через схему 2ИЛИ / M_{11} , а/ блокирует вход второго триггера по D_1 /рис. 5, поз. 8, 4^1 /.

сотен МГц. При входной частоте 12 МГц и более необходимы амплитуды не менее 0,05 В эф., при 180 МГц - более 0,15 В эф. или сигналы стандартной величины с фронтами менее 0,2 мкс. Для входных сигналов более низкой частоты с длительными фронтами достаточно включить на входе дополнительные схемы ИЛИ-НЕ или другие обострители фронтов входных импульсов.

На рис. 6 показана аналогичная по структуре пересчетная декада на элементах серии К500, а на рис. 7 - поясняющие ее работу временные диаграммы. В модуле К500ТМ30 имеются два D-триггера типа "Зашелка", что позволяет получить двоичный триггер в одном корпусе. Наличие в этой серии преобразователя уровней ЭСЛ-ТТЛ на 4 канала в одном корпусе /К500ПУ25/ позволяет дополнительно уменьшить размер декады. Кроме того, серия К500 является более быстродействующей - здесь усредненная задержка срабатывания токового ключа равна ~ 2 нс.

В связи с тем, что в D-триггерах модуля К500ТМ30 синхровходы C_1, C_2 инвертируют входные сигналы, в схеме этой декады по сравнению с предыдущей осуществлено соответствующее инвертирование сигналов, поступающих на эти синхровходы. Дополнительные логические связи в декаде удобно создавать с помощью схем ИЛИ-ИЛИ-НЕ, имеющих в модуле К500 ЛМО5. Необходимо только два таких модуля. В остальной схеме декад подобны.

В последней декаде достигнуто максимальное быстродействие - порядка 200 МГц. Естественно, что при конструировании декад стремились к рациональному расположению модулей, чтобы длину соединений между ними на печатных платах сделать минимальной /рис. 8/. Шины питания сделаны достаточно широкими и проведена хорошая развязка по напряжениям питания. Декады потребляют ток 0,5 А при напряжении - 5,2 В и 30 мА при +5,2 В. Правильно смонтированные декады практически не требуют подстройки.

В заключение автор благодарит Л.В.Васильева, В.К.Маковеева за помощь при проверке и настройке

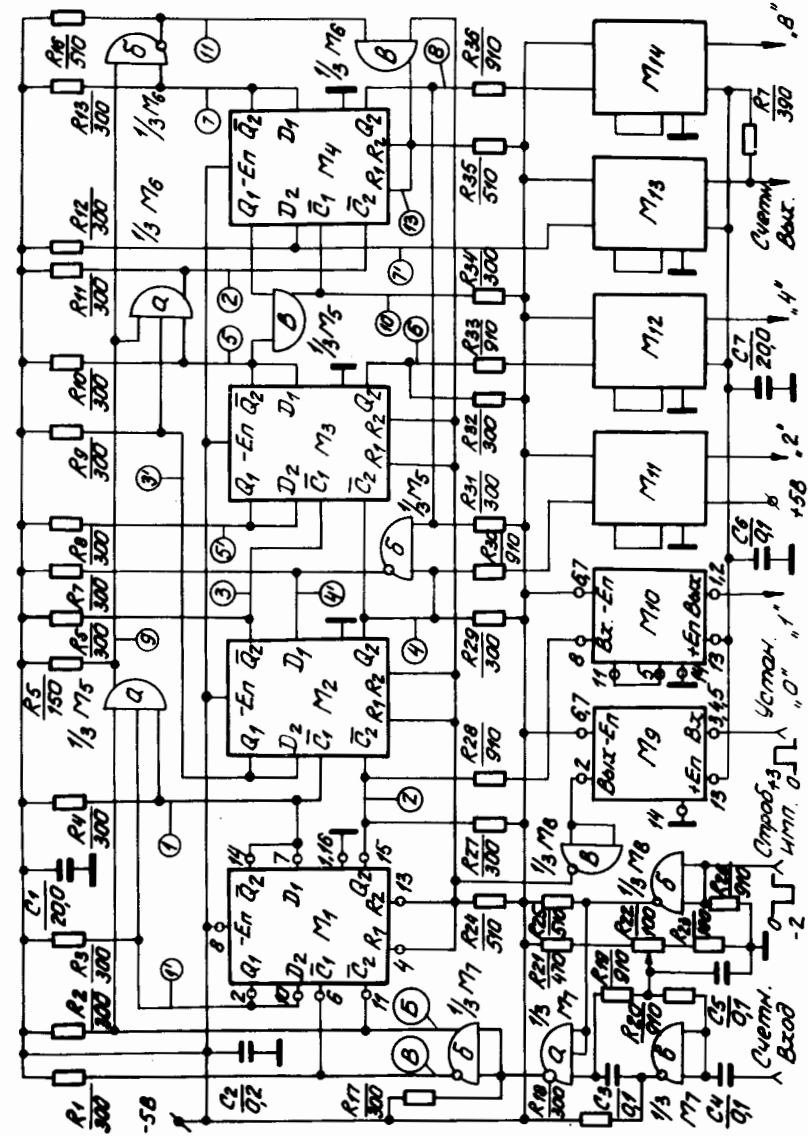


Рис. 6. Пересчетная декада на модулях серии К500.

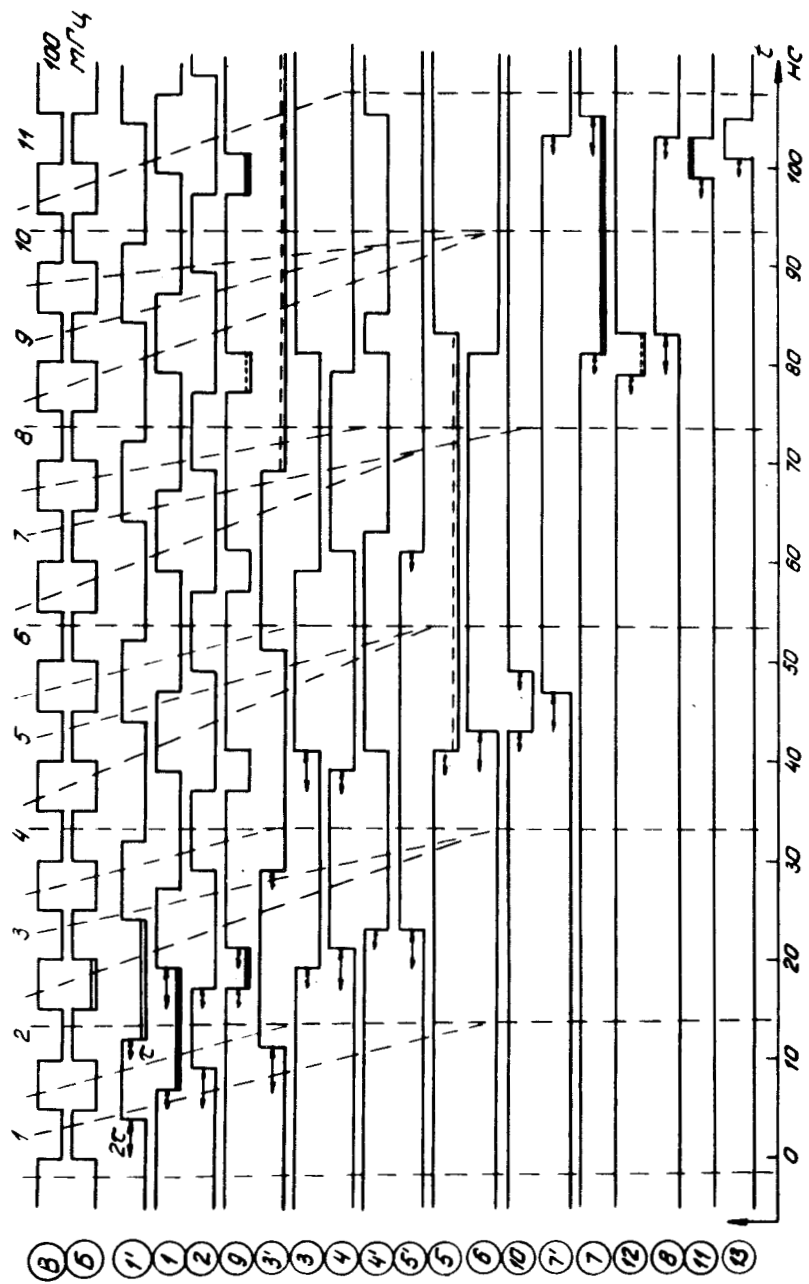


Рис. 7. Временные диаграммы сигналов в декаде на модулях серии К500.

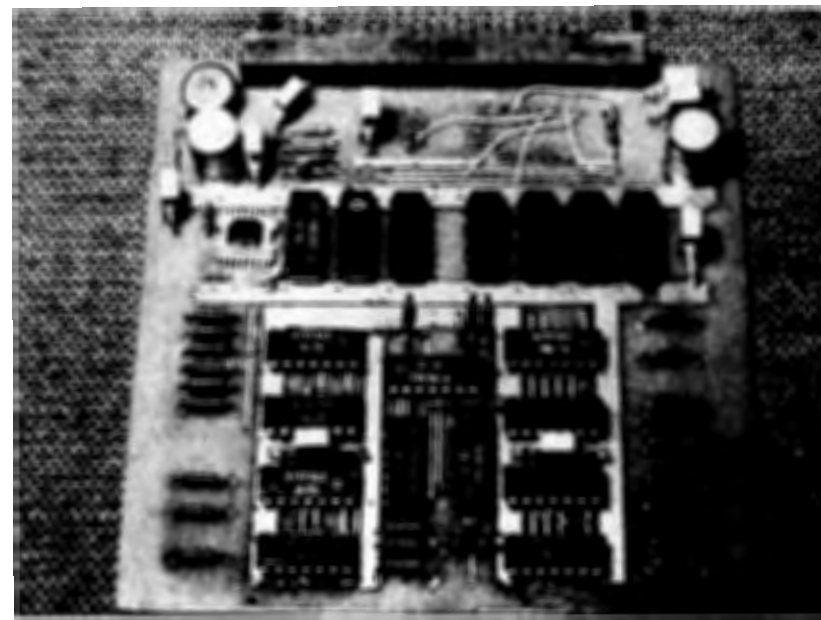
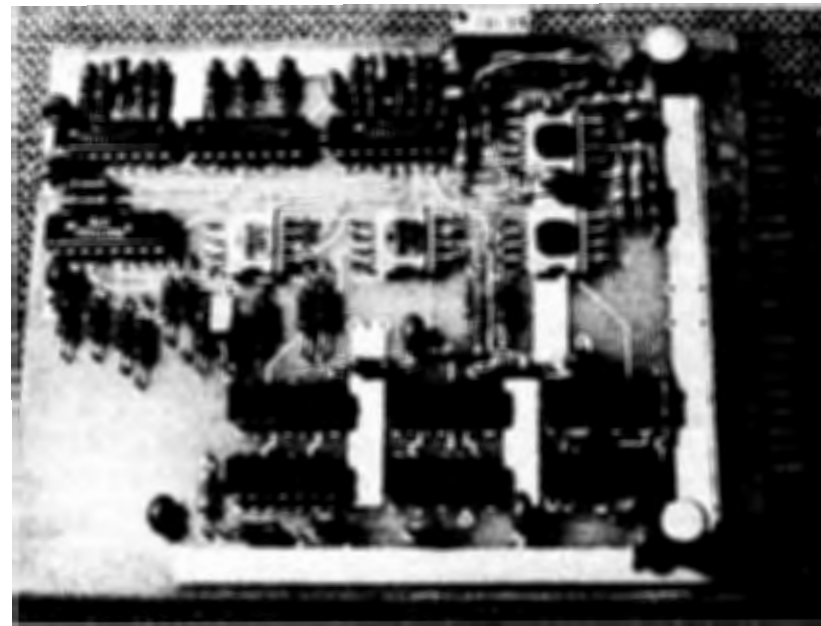


Рис. 8. Внешний вид декад на интегральных микросхемах.

схем, В.Н.Евдокимова и Н.Н.Корнилова за высокое качество монтажа пересчетных декад.

ЛИТЕРАТУРА

1. Мелешко Е.А. Интегральные схемы в наносекундной ядерной электронике. Атомиздат, М., 1977.
2. Курочкин С.С., Мурин И.Д. Современная ядерная электроника, т.2, Атомиздат, М., 1975.
3. Лачинов В.М. ПТЭ, 1966, №5, с.105; ОИЯИ, 2217, Дубна, 1965.
4. Лачинов В.М. ПТЭ, 1970, №1, с.102; ОИЯИ, 4212, Дубна, 1968.
5. Ефимчик М.К. и др. ПТЭ, 1966, №5, с.134.
6. Базиладзе С.Г. ПТЭ, 1974, №5, с.134; Базиладзе С.Г., Ким Ю Зем, Крячко А.П. ОИЯИ, 10-9520, Дубна, 1976.
7. Роднов Ю.В., Рыбаков В.Г. Препринт ИФВЭ, СЭФ-72-99, Серпухов, 1972.
8. Гребенюк В.М., Николаев В.П., Сидоров В.Т. ОИЯИ, 13-7898, Дубна, 1974.

Рукопись поступила в издательский отдел
16 ноября 1977 года.