

**ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА**

Д 143

P11-88-491 e

Е.А.Ладыгин

**ЧЕТЫРЕХКАНАЛЬНЫЙ
ПОСЛЕДОВАТЕЛЬНЫЙ ИНТЕРФЕЙС
ДЛЯ ЭВМ СМ-4**

Направлено в журнал "Приборы и техника
эксперимента"

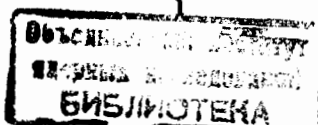
1988

Введение. При организации систем сбора данных с экспериментальных физических установок обычно используется большое количество периферийных устройств (дисплеи, графопостроители, принтеры, микроЭВМ и т.п.). Для сопряжения этих устройств с центральной ЭВМ часто применяется стандартный последовательный интерфейс V24 или СТЫК-С2 /1,2,3,4/. Подключение на его основе периферийных устройств возможно с использованием мультиплексоров или индивидуальных интерфейсов (в случае ЭВМ СМ-4 - интерфейсы типа DZ-11 (DH-11) и DL-11 соответственно). Использование мультиплексоров создает дополнительные трудности при разработке нестандартных программных средств. Поэтому второй тип связи предпочтительнее, но его реализация требует установки нового набора интерфейсной электроники при подключении каждого очередного устройства к ЭВМ. Кроме того, использование для этой цели, например, контроллера последовательной связи КС-ДК /5/ сопряжено с рядом дополнительных трудностей (отсутствуют режим работы с восьмибитным кодом и сигнал готовности к считыванию данных).

Разработанный нами интерфейс ПИ-4, сочетающий в себе одновременно свойства мультиплексора и индивидуального интерфейса, обеспечивает подключение четырех независимых каналов связи, функционирующих в соответствии со стандартом V24. Для каждого канала в интерфейсе предусмотрены индивидуальное задание режима работы с конкретным периферийным устройством и индивидуальные наборы регистров, используемые при организации обмена. Такой подход заметно уменьшает количество электроники, повышая тем самым ее надежность, и упрощает процесс создания специализированного матобеспечения связи с периферийным оборудованием.

Устройство и принцип работы

Интерфейс ПИ-4 (функциональная блок-схема показана на рис. 1) ориентирован на работу с "Общей шиной" ЭВМ СМ-4 или СМ-1420. В нем можно выделить следующие основные части: селектор адреса, контроллер прерываний, буфер данных (буфер) и четыре канала сопряжения (К1). Каждый канал, в свою очередь, включает в себя регистр состояния, приемопередающий контроллер (UART) и набор микропереключателей режима работы. Селектор адреса обеспечивает адресацию интерфейса, дешифрирует команду обращения и управляет буфером данных. Контроллер прерываний обрабатывает протокол



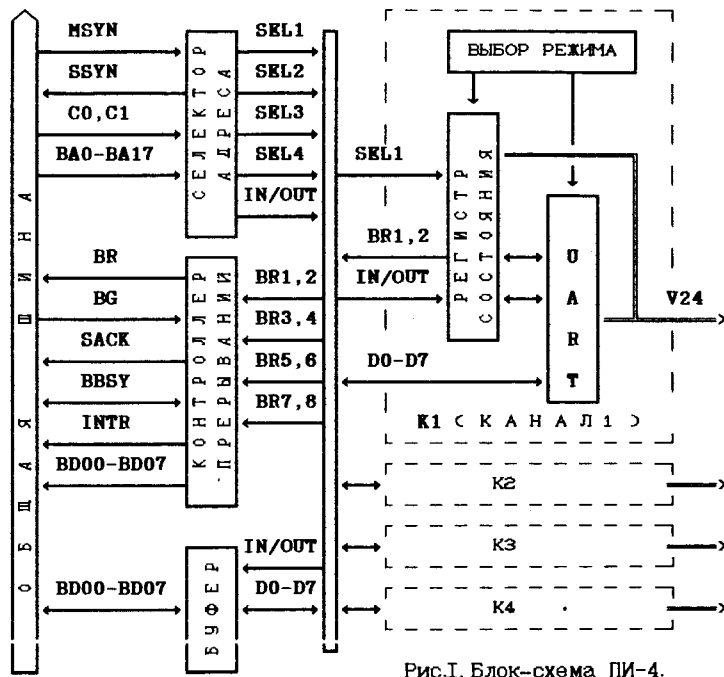


Рис.1. Блок-схема ПИ-4.

Таблица I. Адреса регистров ПИ-4

Состояние ключей ПИ	АДРЕСА РЕГИСТРОВ				Номер канала
1 0	RCSR	RBUF	XCSR	XBUF	
0 0	776500	776502	776504	776506	1
	776510	776512	776514	776516	2
	776520	776522	776524	776526	3
	776530	776532	776534	776536	4
0 1	776540	776542	776544	776546	1
	776550	776552	776554	776556	2
	776560	776562	776564	776566	3
	776570	776572	776574	776576	4
1 0	776600	776602	776604	776606	1
	776610	776612	776614	776616	2
	776620	776622	776624	776626	3
	776630	776632	776634	776636	4
1 1	776640	776642	776644	776646	1
	776650	776652	776654	776656	2
	776660	776662	776664	776666	3
	776670	776672	776674	776676	4

прохождения прерывания по "Общей шине" согласно приходящим из каналов требованиям прерывания (BRn). Каналы сопряжения производят взаимные преобразования параллельных и последовательных данных, а также вырабатывают необходимые сигналы синхронизации работы интерфейса V24. На рис. 2 приведена структурная схема селектора адреса, выполненная на микросхемах ППЗУ типа К556РТ4. Их использование позволяет запрограммировать практически любые комбинации адресов каналов. Некоторая избыточность объема ППЗУ обеспечивает четыре комбинации адресов (таблица I), выбираемые микропереключателем ПИ. Каждый канал содержит четыре прямоадресуемых регистра: RCSR, RBUF, XCSR, XBUF.

MSYN · A17 · A16 · A15 · A14 · A13

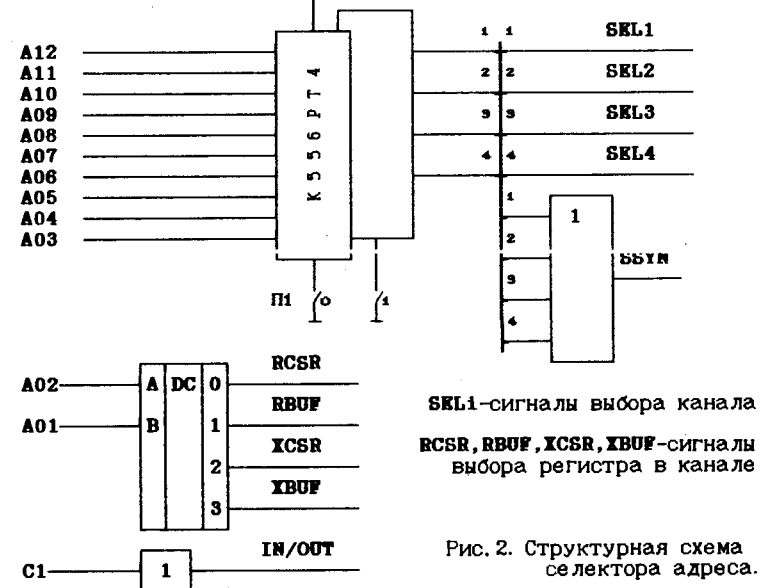


Рис. 2. Структурная схема селектора адреса.

Адресация регистров в канале определяется состоянием младших адресных шин A1 и A2. Назначение и содержание регистров описано ниже. Контроллер прерывания, как уже говорилась выше, обрабатывает протокол прерывания по "Общей шине". Уровень приоритета прерывания задается перемычками на плате. Каждый канал

имеет два индивидуальных вектора прерывания (один для приема, другой для передачи). Структурная схема дешифрации запросов каналов на прерывание и выбора соответствующего вектора приведена на рисунке 3. Запросы от каналов обрабатываются приоритетным шифратором. Наивысший приоритет имеет запрос BR1, низший - BR8. Во время процедуры прерывания из ППЗУ KI55PE3 считывается и выставляется на шину вектор, соответствующий запросу с наивысшим приоритетом. Затем этот запрос сбрасывается, и начинается

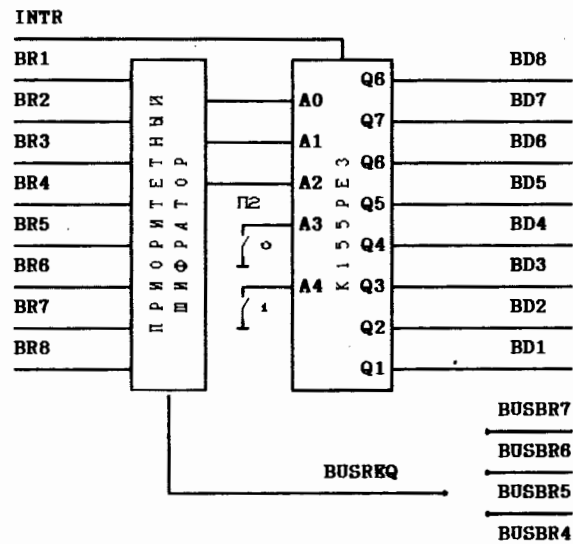


Рис. 3. Структурная схема выборки векторов прерывания.

Таблица 2. Таблица векторов прерывания ПИ-4

Состояние ключей П2	ЗНАЧЕНИЯ ВЕКТОРОВ **			
	КАНАЛ 1	КАНАЛ 2	КАНАЛ 3	КАНАЛ 4
1 0				
0* 0	300/304	310/314	320/324	330/334
0 1	340/344	350/354	360/364	370/374
1 0	400/404	410/414	420/424	430/434
1 1	440/444	450/454	460/464	470/474

* - "0" - состояние ключа "разомкнуто"; "1" - "замкнуто"
 ** - значения векторов представлены в восьмеричном виде

обслуживание следующих запросов. Одновременно с определением адресов при помощи микропереключателя П2 устанавливается соответствующая комбинация векторов, записанных в ППЗУ (таблица 2). ПИ-4 содержит четыре канала сопряжения, выполненных на микросхемах универсальных приемопередатчиков - К581ВА1, что обеспечивает определенную "гибкость" в настройке каждого канала при подключении конкретного устройства. Режим работы задается переключателями К1, К2, К3 и К4 соответственно для каналов 1,2,3 и 4. Установка формата посылки и скорости обмена осуществляется согласно таблицам 3 и 4.

Таблица 3. Таблица установки формата посылки

Состояние ключей К	формат посылки	
	Кол-во бит данных	Наличие бита паритета
7 6 5 4		
x 1 1 x	5	отключен нечет чет
x 1 0 x	6	
x 0 1 x	7	
x 0 0 x	8	
x x x 0		
1 x x 1		
0 x x 1		

"0"-состояние ключа разомкнуто, "1" замкнуто
 "x"-безразличное состояние

Таблица 4. Таблица установки скорости передачи каналов (бод/с)

Состояние ключей К	Состояние ключей П1					
	0 0 0 0	0 0 0 1	0 0 1 0	0 0 1 1	0 1 0 0	0 1 0 1
3 2 1 0	1	0	0	0	0	0
1 0 0 0	75	150	600	300	2400	1200
0 1 0 0	150	300	1200	600	4800	2400
0 0 1 0	300	600	2400	1200	9600	4800
0 0 0 1	600	1200	4800	2400	19200	9600

Каждый канал интерфейса имеет четыре прямоадресуемых регистра: RCSR-регистр состояния приемника, служит для управления работой приемника с линии;

RBUF—буферный регистр приемника, хранит байт данных, принятых с линии;

XCSR—регистр состояния передатчика, служит для управления работой передатчика в линию;

XBUF—буферный регистр передатчика, служит для записи байта данных, которые будут переданы в линию.

Структура регистров одного из каналов приведена в таблице 5.

Таблица 5. Формат регистров интерфейса ПИ-4

Название регистра	Содержание регистров канала								
	D15-D8	D7	D6	D5	D4	D3	D2	D1	D0
RCSR	x	RDn	RIE	x	x	x	x	x	x
RBUF	x	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0
XCSR	x	XRd	XIE	x	x	x	x	x	x
XBUF	x	XD7	XD6	XD5	XD4	XD3	XD2	XD1	XD0

x - бит не используется

Регистр состояния приемника содержит в себе два информационных бита: **RDn**—бит готовности приемника и **RIE**—бит разрешения прерывания приемника. **RDn** сигнализирует о том, что байт данных с линии принят полностью и помещен в буферный регистр приемника. Бит **RDN** доступен только для чтения, сбрасывается сигналом начальной установки либо после операции чтения регистра **RBUF**. Бит **RIE** доступен как для записи, так и для чтения. Установка этого бита в состояние логической "1" вызывает прерывание при условии, что бит **RDn** этого регистра тоже установлен в состояние "1". Сигнал начальной установки обнуляет бит **RIE**. Подобным образом организован и регистр состояния передатчика, который содержит также два бита. Бит готовности **XRd** устанавливается в состояние "1" после того, как данные, помещенные в регистр **RBUF**, полностью переданы в линию и пришел запрос с линии на передачу следующих данных. Бит **XRd** только читается. Бит разрешения прерывания **XIE** доступен для записи и для чтения. Установка **XIE** в состояние "1" разрешает прерывание при условии, что одновременно установлен бит **XRd**. Регистр **RBUF** доступен только для чтения (старшие восемь разрядов всегда читаются нулями). Регистр **XBUF** открыт только для записи.

Закключение. Интерфейс эксплуатируется в течение ряда лет на двух ЭВМ, входящих в систему сбора данных установки "Нейтринный детектор", работающей на ускорителе У-70 ИФВЭ. На рис. 4 показана схема подключения к ПИ-4 периферийных устройств на этой установке.

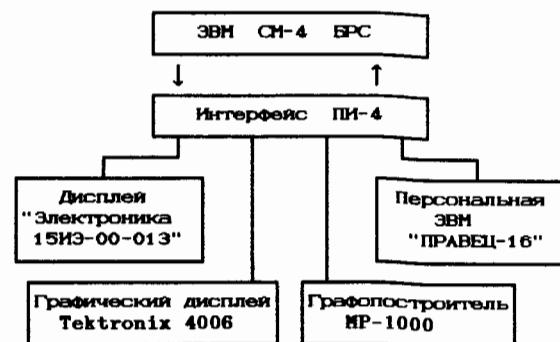


Рис.4. Схема подключения периферийных устройств к ЭВМ СМ-4 на установке "Нейтринный детектор".

Интерфейс ПИ-4 выполнен для СМ-4 на двух платах, вставляемых в блок расширения системы (БРС) и для СМ-I420 на одной плате, вставляемой в блок монтажный (БМ). Питание осуществляется от источника +5 В. Для питания интерфейсных схем на платах для СМ-4 вырабатывается два дополнительных напряжения: +12 В, -12 В. Общее потребление от источника +5 В не превышает 2,5 А. Схема подключения периферийных устройств к интерфейсу ПИ-4 приведена на рис. 5.

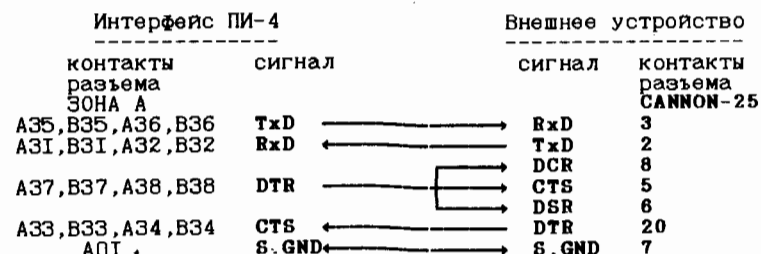


Рис.5. Схема подключения внешнего устройства к интерфейсу ПИ-4.

В заключение хотим выразить благодарность В.Н.Горбуновой за помощь в разработке и изготовлении печатных плат.

Литература

1. Г.Науман и др. Стандартные интерфейсы для измерительной техники. М., Мир, 1982.
2. Хазанов Б.И. Интерфейсы измерительных систем. М., Энергия, 1979.
3. ГОСТ 18145-72. Цепи и параметры обмена на СТЫК-С2 при последовательном вводе/выводе дискретной информации. М., Стандарт, 1972.
4. **Data communication - 25Pin DTE/DCE interface connector and pin assignment. ISO Standard 2110, 1980.**
5. Система мини-электронной вычислительной машины типа **MERA-SM**. Последовательный контроллер. Техническое описание. 23-006537-02-7. **SM КМС**, Варшава, 1985.

Рукопись поступила в издательский отдел
6 июля 1988 года.

Ладыгин Е.А.

P11-88-491

Четырехканальный последовательный
интерфейс для ЭВМ СМ-4

Описывается интерфейс, обеспечивающий подключение к ЭВМ типа СМ-4 и СМ-1420 четырех внешних устройств со стандартными последовательными интерфейсами V24. Имеется возможность независимо в каждом канале связи устанавливать необходимую скорость обмена и формат посылок.

Работа выполнена в Серпуховском научно-экспериментальном отделе ОИЯИ.

Препринт Объединенного института ядерных исследований. Дубна 1988

Ladygin E.A.

P11-88-491

Four Channel Serial Interface for
SM4 Computers

Interface for SM-4 and SM-1420 computers allows to connect four peripheral devices with standard interface V24 is described. It provides possibility to choose exchange baud rate and data format for each channel.

The investigation has been performed at the Serpukhov Scientific-Experimental Department, JINR.

Preprint of the Joint Institute for Nuclear Research. Dubna 1988