

ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА



Ц 84 а
3-264

P11 - 8510

З.Замори, Г.Ососков, А.Хорват

1052/1-75

О ВЫЧИСЛИТЕЛЬНОЙ МОЩНОСТИ
МИКРОПРОЦЕССОРОВ

1975

P11 - 8510

З.Замори, Г.Ососков, А.Хорват

О ВЫЧИСЛИТЕЛЬНОЙ МОЩНОСТИ
МИКРОПРОЦЕССОРОВ

Направлено в журнал "Автометрия"

Объединенный институт
ядерных исследований
БИБЛИОТЕКА

Введение

За последние два-три года успехи технологии изготовления микросхем привели к созданию сначала карманных калькуляторов, быстро получивших огромную популярность среди многих миллионов людей, а потом и настоящих микро-ЭВМ, которые, как это будет показано ниже, уже могут успешно соперничать с традиционными вычислительными машинами.

Однако, если карманные калькуляторы, появившись, сразу же нашли себе обеспеченный рынок сбыта, что позволило уже в 1972 году - первом году их появления - произвести и продать 5 млн штук *, то развитие мини-компьютеров идет более сложным путем.

Пользователями обычных ЭВМ способность этих крохотных /4-5 мм/ кусочков кремния с удачно распределенной примесью делать буквально то же, что и "настоящие" ЭВМ, воспринималась вначале, как некий парадокс, а сами микро-ЭВМ, как забава. Этому способствовали определенные трудности роста, естественные для всякого нового дела. Подобная инерция представлений и порождаемая ею осторожность явились, по-видимому, основной причиной узости рынка сбыта, что, в свою очередь, препятствовало развитию и распространению микро-ЭВМ.

В настоящей работе мы в основном будем рассматривать наиболее значительную часть любой ЭВМ - процессор, понимая под этим все узлы ЭВМ за исключением

* Всего к настоящему времени продано около 30 млн. карманных калькуляторов /1/.

блока памяти и устройств ввода-вывода. С 1972 года, когда фирмой ИНТЕЛ в США была создана микросхема, выполняющая все функции процессора, стали говорить о микропроцессорах.

Технология р-канальных МОП или более современная технология МОП с n-каналами и полисиликонными затворами ^{/2/} позволяет производить микросхемы всех основных компонент ЭВМ: микросхемы памяти и интерфейсов, а также микропроцессоры, которые являются самой сложной из них.

Наиболее совершенными в настоящее время являются микропроцессоры фирм ИНТЕЛ^{/3/} и МОТОРОЛА^{/4/}. Один из них, ИНТЕЛ-8080, уже поступил в продажу летом 1974 года, второй, М-6800, должен скоро появиться. Оба они разработаны согласно архитектурным принципам современных малых и средних машин, имеющих байтовую организацию.

Ниже будет более подробно описан первый из них.

Микропроцессор типа ИНТЕЛ-8080

Интегральная схема ИНТЕЛ-8080 представляет собой целый центральный процессор ЭВМ, оперирующий 8-разрядными байтами.

Микропроцессор организует адресацию внешней памяти 16-разрядными двоичными числами, что дает возможность адресоваться к 64К байтам памяти. Цикл обращения к основной памяти составляет 1,5 мксек, время выполнения команд меняется от 2 до 9 мксек, в последнем случае для самой сложной команды с 5 обращениями к памяти.

Процессор, основная память и блоки управления вводом-выводом располагают общим интерфейсом для подсоединения к общим асинхронным шинам, которые обеспечивают 8-разрядный тракт передачи информации между системными компонентами. Процессор содержит 6 рабочих регистров, один сумматор, 4 регистра времен-

ного хранения по 8 разрядов каждый, 8-разрядное параллельное двоичное арифметическое и логическое устройство /АЛУ/ с 4 сигнальными флажками /триггерами/ условий. АЛУ служит для обработки байтовых последовательностей и обладает дополнительными возможностями выполнения операций десятичной арифметики. Для ускорения вычислений исполнительных адресов существуют команды, оперирующие 16-разрядными словами для индексации и прибавления базовых адресов.

Процессор имеет стековую архитектуру. Эта архитектурная концепция способствует выделению последовательности ячеек основной памяти, которые используются в качестве памяти магазинного типа. С помощью этого приспособления очень легко организуются многократные вызовы подпрограмм и обслуживание многократных прерываний.

Процессор обладает эффективными командами ввода-вывода для обслуживания до 256 внешних устройств. Кроме простейшего способа передачи данных через сумматор процессора, предусмотрены приспособления прямого доступа к памяти.

Общее количество инструкций микропроцессора равно 78. Основные из них приведены в табл. 1.

Микропроцессор, содержащий приблизительно 5000 активных элементов /транзисторов/ произвольной логики на полупроводниковом кристалле размером 4x5 мм, смонтирован в стандартном керамическом корпусе с 40 выводами.

Составление микро-ЭВМ и ее возможности

Обладая микропроцессором, памятью /тоже на микросхемах/ и несколькими универсальными буферами ввода-вывода, можно укомплектовать полную вычислительную машину.

На печатной плате такой машины будет всего восемь микросхем, кроме памяти: сам микропроцессор, микросхема тактового генератора, пять универсальных буферов ввода-вывода и одна простая микросхема с И-НЕ ключами.

Количество микросхем запоминающего устройства нельзя задавать наугад, оно зависит от требуемого объема памяти. Сегодня уже существуют такие микросхемы, которые содержат 2К байтов /16.384 бит/ в форме постоянной памяти /ИНТЕЛ-8316/. В ней можно хранить операционную систему и библиотеку подпрограмм /например, для операций с полными числами с фиксированной и плавающей запятой/. Вот уже два года существуют программируемые и стираемые постоянные блоки памяти объемами 2К бит, т.е. 256 байтов /ИНТЕЛ-8702/, и уже готовы к выпуску микросхемы, которые имеют 4К бит, т.е. 512 байтов /ИНТЕЛ-8704/. Они будут широко использоваться для хранения программ потребителей в случаях, когда микромашины предназначены для цели управления станками и одна и та же производственная задача повторяется в течение долгого времени.

Переходя к основной оперативной памяти микро-ЭВМ, отметим, что статичные запоминающие устройства, которые не требуют обновления по времени, имеют максимальный объем сегодня лишь 1К бит /ИНТЕЛ-8102/ в отличие от менее удобных динамических устройств памяти, для которых обычный объем сегодня 4К бит /ИНТЕЛ-8107/.

Тем не менее производство микросхем памяти идет в США очень интенсивно. Достаточно сказать, что с 1970 года всего было выпущено 75 млн. таких микросхем на 1К бит. Только в текущем году в соответствии с имеющимися заказами в США будет выпущено около 1 млн. запоминающих микросхем на 4К бит^{/5/}. Столь высокий спрос объясняется тем, что микросхемы памяти вытесняют в большинстве вновь производимых ЭВМ традиционные ферритовые МОЗУ. Простая с технической точки зрения, такая замена является, по-видимому, начальным этапом в общем процессе перехода вычислительной техники на микросхемы.

Вышеперечисленные возможности комплектования микро-ЭВМ из набора микросхем дают необычайную гибкость микромашин в различных применениях.

Богатство набора команд и разных способов связи с внешними каналами обеспечивает оптимизацию с точки

зрения возникающих требований относительно быстрых и разносторонних байтовых операций, обслуживания внешних прерываний и т.д.

При этом управляющие системы, построенные на таких просто монтируемых компактных элементах, обладают всеми полезными свойствами известной и весьма популярной в приложениях ядерной физики системы КАМАК или ВЕКТОР, что делает подобные управляющие микро-ЭВМ весьма перспективными, особенно в области он-лайн-экспериментов, спектрометрии и автоматизированных измерительных систем.

Будучи предназначенными в основном для целей управления терминалами, станками и различными автоматическими устройствами, микро-ЭВМ могут выполнять также и любые вычисления для научных целей.

Сравнивая возможности микро-ЭВМ и традиционных вычислительных машин, мы не сможем сколько-нибудь полно сопоставить их как управляющие ЭВМ, так как слишком большая зависимость от конкретных условий управления препятствует выработке общей методики.

В то же время существует ряд хорошо разработанных способов сравнения вычислительной способности различных ЭВМ, что позволяет нам сравнить эту сторону возможного применения микро-ЭВМ с применением более нам привычных средних и малых ЭВМ.

Методика определения производительности ЭВМ по смеси команд ГИБСОН-III и ее использование для сравнения ИНТЕЛ-8080 и ЕС-1020

Известные способы сравнения производительности различных ЭВМ^{/6-7/} являются статистическими, т.е. учитывают вероятностный характер обрабатываемой информации /случайность времен трансляции программы, ведущихся вычислений, ввода-вывода и т.д./, и вычисляют некоторый средний критерий сравнения, например:

- пропускную способность ЭВМ /среднее число задач, решаемых в единицу времени, при пакетной обработке/;
- среднее время ответа /при использовании ЭВМ в режиме коллективного пользования/.

Однако статистические оценки этих критериев весьма трудоемки и не могут быть проведены на начальных стадиях разработки, когда требуется оценить производительность ЭВМ до ее приобретения.

Прямое сопоставление времен выполнения основных операций микропроцессором ИНТЕЛ-8080 и средней ЭВМ ЕС-1020, которое можно сделать, например, по табл. 1 и соответствующей таблице из [8], показывает значительное расхождение и мало что дает. В операциях с плавающей запятой, особенно в случае многоразрядной арифметики, ЕС-1020 работает в несколько раз быстрее, но в коротких однобайтовых операциях, таких, как условные и безусловные переходы, сдвиги, логические операции, ИНТЕЛ-8080 работает столь же быстро. Поэтому естественно сравнивать производительность машин, учитывая статистические веса соответствующих операций в типовых программах.

В этой связи вводится понятие внутренней производительности ЭВМ, т.е. среднего числа операций в секунду без учета работы внешних устройств, которая задается выражением

$$P_b = \frac{\sum_{i=1}^n a_i}{\sum_{i=1}^n a_i t_i + b \cdot \tau} \quad /1/$$

где: t_i - время выполнения i -й команды; a_i - вес i -ой команды; b - среднее число вводимых единиц информации на n команд; τ - время процессора, затраченное на организацию ввода единицы информации.

Поскольку состав команд сравниваемых ЭВМ может отличаться слишком сильно, разумно свести их список к обобщенным командам, которых достаточно для реализации большинства алгоритмов в рассматриваемом круге задач. Обычно эти данные называются смесями команд.

Известно много смесей команд, полученных путем статистического анализа большого числа научно-технических и плано-экономических задач.

Мы будем использовать смесь, определенную для ЭВМ третьего поколения, называемую смесью ГИБСОН-III [9]. Статистические веса для смеси ГИБСОН-III, указанные в табл. 2, получены при решении большого числа научно-технических задач. Для такого круга задач справедливо также допущение о пренебрежимой малости времени процессора, затраченного на ввод-вывод, т.е. в формуле /1/ можно считать

$$b \cdot \tau \ll \sum_{i=1}^n a_i t_i \quad /2/$$

При составлении 24 подпрограмм, реализующих обобщенные команды, приведенные в табл. 2, было учтено, что основные слова в научно-технических задачах имеют длину четыре байта /32 разряда/, так что все операнды в случае микропроцессора также брались 32-разрядными.

В качестве примера приведем подпрограмму, реализующую пункт 12 в табл. 2.

Сложение двух чисел на заданных ячейках с записью результата в память

КОП	Регистр, метка	Кол-во рабочих тактов
ИНТЕЛ-8080		ИНТЕЛ-8080
XRA	A	4
LXI	D, ALFA+3	10
LXJ	H, BETA+3	10
MVI	C, 4	7
LOOP, LDAX	D	7
ADC	M	7
STAX	D	7
DCX	H	5
DCX	D	5
DCR	C	5
JNZ	LOOP	10

Общее число тактов /0,5 мксек каждый/ 46.

С учетом четырехбайтовой структуры слов, требующей дополнительно 15,5 мксек на объединение результатов однобайтовых операций, получаем: $4 \times /46 \times 0,5/ + 15,5 = 107,5$ мксек. Аналогичные подсчеты были произведены по остальным 24 подпрограммам, реализующим обобщенные команды в табл. 2, и, таким образом, по формуле /1/ с учетом /2/ была получена внутренняя производительность микропроцессора ИНТЕЛ-8080:

$$P_b = \frac{\sum_{i=1}^{21} a_i}{\sum_{i=1}^{24} a_i t_i} = 2640 \text{ операций/сек.}$$

Для сравнения из работы /7/ была взята табл. 3, в которой приведены внутренние производительности ЕС-1020 и других распространенных ЭВМ, вычисленные также по смеси ГИБСОН-III. Сравнение показывает, что по классу научно-технических задач микропроцессор ИНТЕЛ-8080 уступает ЕС-1020 меньше чем в 4 раза.

Заметим, что по классу планово-экономических задач /короткие операнды/ это соотношение снижается, что следует иметь в виду, оценивая будущие применения микрокомпьютеров в этой области вычислений.

Некоторые оценки роста применения микро-ЭВМ

При оценке тенденций распространенности и применения микро-ЭВМ в западных странах не следует упускать из виду вопросы стоимости. Выше уже отмечалось, что карманные вычислители к настоящему времени /спустя всего два года после их появления/ достигли в США распространенности в 0,1 на одного человека. Стоимость дешевого калькулятора упала сейчас до 15 долларов, включая корпус, цифровой индикатор, клавиатуру, батарею и саму микросхему, на которую остается, таким образом, $3 \div 4$ доллара. Микросхема процессора, конечно, более сложна, но выполнена на основе той же технологии, что позволяет ожидать падения их цены в ближайшие 5-6 лет с $200 \div 400$ до $20 \div 40$ долларов. К такому же

выводу приводит сравнение сложности изготовления микросхем памяти и микропроцессоров. Последние содержат 5 тыс. транзисторов против 12 тыс. в микросхеме памяти, и хотя разнотипность транзисторов процессора требует более сложной технологии и последующего тестирования, наблюдаемое удешевление микросхем памяти до $12 \div 15$ долларов не может не сказаться на падении цен в следующем пятилетии также и на микропроцессоры.

В самое последнее время появились сведения о новых типах микропроцессоров, которые могут работать с тактовой частотой в $125 \text{ нсек}^{/10/}$, что дает цифру средней производительности в $5 \div 10$ млн. операций в секунду.

Опыт фирмы ИНТЕЛ показывает, что объем производства средней фирмы с 2000 рабочих и служащих уже сейчас может составить полмиллиона микропроцессоров в год.

Учет вышеприведенных фактов позволяет предположить в ближайшие 5-10 лет бурное распространение микро-ЭВМ, которые смогут, с одной стороны, быстро достичь и превзойти мощность таких ЭВМ, как БЭСМ-6, а с другой - благодаря сравнительно невысокой стоимости, стать доступными не только для больших учреждений, но и для малых фирм, цехов, отделов.

Имеющиеся уже сейчас примеры удачного аппаратного решения вопроса об использовании в качестве машинного языка алгоритмических языков высокого уровня /в ЭВМ "Бароуз-6500", например, это АЛГОЛ-60/ позволяют также представить себе возможное осуществление на аппаратном уровне как трансляторов, так и операционной системы.

При такой картине развития большие вычислительные комплексы с мощным центральным вычислителем и терминалами пользователей должны потерять свое значение. Структуру вычислительного комплекса большого института /такого, например, как ОИЯИ/ составят мощные микро-ЭВМ, работающие непосредственно в местах пользования, но соединенные с большим центральным банком данных с помощью разветвленной коммуникационной сети.

Разумеется, к таким далеким экстраполяциям, осо-

бенно в их применении к развитию отечественной вычислительной техники, следует подходить с определенной осторожностью, но пренебрежение всеми весьма существенными факторами, связанными с появлением и распространением микро-ЭВМ, может привести к большим просчетам.

Таблица 1

Основные операции микропроцессора ИНТЕЛ-8080.
Обозначения

- () - содержимое регистра или ячейки памяти
 B_2 - второе слово /байт/ инструкции
 B_3 - третье слово инструкции
 M - ячейка памяти, адресуемая содержимым регистров H и L
 H - регистр, содержащий верхнюю половину адреса M
 L - регистр, содержащий нижнюю половину адреса M
 A - сумматор, $A_i / i=0,1,\dots,7/$ i -ый разряд сумматора
 r - любой из регистров A, B, C, D, E, H, L или ячейка памяти M
 \rightarrow - передается в
 \leftrightarrow - взаимный обмен содержимым двух регистров
 \vee - логическое произведение
 \wedge - логическая сумма
 ∇ - сложение по модулю 2
 PK - регистр команд. Содержит адрес выполняемой инструкции
 SP - регистр, определяющий начало стека /магазина/ в памяти
 $[]$ - адрес ячейки памяти, определяемый указателем стека SP

Обозначение флагов При каком результате операции устанавливается в 1

c	- разряд переноса	при переполнении
t	- разряд результата логической операции	верно / "true" /
z	- разряд нуля	равенство нулю
s	- разряд знака	отрицательный / <0/
p	- разряд контроля по четности	сумма четная

Мнемоническое обозначение Число тактов* Описание операции

1. Однобайтовые инструкции

MOV $r_1 r_2$	5	$(r) \rightarrow r$
INR r	5	$(r) + 1 \rightarrow r$
DCR r	5	$(r) - 1 \rightarrow r$
ADD r	4	$(A) + (r) \rightarrow A$
ADC r	4	$(A) + (r) + (c) \rightarrow A$ сложение с переносом
SUB r	4	$(A) - (r) \rightarrow A$
SBB r	4	$(A) - (r) - (c) \rightarrow A$ вычитание с переносом
ANA r	4	$(A) \wedge (r) \rightarrow A$
XRA r	4	$(A) \nabla (r) \rightarrow A$
ORA r	4	$(A) \vee (r) \rightarrow A$
CMP r	4	сравнение (A) и (r) . При $(A) = (r)$ содержимое z равно 1. При $(A) < (r)$ $(c) = 1$. A не изменяется
RAL	4	циклический сдвиг влево, включая разряд переноса. $A_i \rightarrow A_{i+1}, (c) \rightarrow A_0, A_7 \rightarrow c$

* Если $r = M$, то продолжительность выполнения инструкции увеличивается на 2 или 3 такта /1 такт = 0,5 мксек/.

RAR	4	циклический сдвиг вправо, включая разряд переноса
LDAX D	7	загрузка аккумулятора содержимым ячейки памяти, адресованной содержимым регистров D и E.
INX B	5	(B)(C)+1 → B, C. Увеличение на 1 содержимого пары регистров B и C
INX SP	5	(SP)+1 → SP. Увеличение на 1 содержимого указателя стека
INR M	7	(M)+1 → M
DCX B	5	(B)(C)-1 → B, C
DCR M	7	(M)-1 → M
CMA	4	(A) → A. Представление сумматора в дополнительном коде
DAA	4	Перевод (A) в двоично-десятичную форму
XTHL	18	L ↔ [SP], H ↔ [SP+1]. Взаимный обмен содержимым регистров H, L и двух верхних ячеек стека (SP) = (SP), содержимое SP не изменяется
PUSH PSW*	11	Передача (A) и пяти флагов c, p, z, s, t в два верхних слова стека. (SP) = (SP) - 2.
POP PSW*	10	Засылка в сумматор содержимого верхнего слова стека, в регистры c, p, z, s, t - второго слова. (SP) = (SP) + 2.
RET**	10	Возврат из подпрограммы [SP][SP+1] → ПК. (SP) = (SP) + 2.

* Имеются еще три аналогичных операции обмена содержимого пар регистров B, C; D, E; H, L и двух верхних слов стека.

** Имеются еще восемь инструкций условного возврата в зависимости от значений флагов c, z, s, p.

RST	11	PC → [SP-1][SP-2], (SP) = (SP) - 2, ooXXXXoo → ПК.
EI	4	Разрешение прерывания
DI		
HLT	7	СТОП

2. Двухбайтовые инструкции

MVI r	7	Загрузка в регистр r второго байта команды <B ₂ > → r.
ADI <B ₂ >	7	(A) + <B ₂ > → A. Сложение сумматора со вторым байтом
IN <B ₂ >	10	Ввод в A байта с устройства с логическим номером, определяемым в <B ₂ >.
OUT <B ₂ >	10	Вывод из сумматора байта на выходное устройство с логическим номером, определяемым в <B ₂ >.

3. Трехбайтовые инструкции

JMP <B ₂ >	10	<B ₃ ><B ₂ > → ПК. Безусловный переход в ячейку памяти, адресованную вторым и третьим байтами инструкции
JNZ* <B ₂ >	10	Если (z) = 0, переход к команде, расположенной в ячейке <B ₃ ><B ₂ >. В противном случае выполняется следующая команда: (ПК) = (ПК) + 3.
CALL <B ₂ >	17	Вызов подпрограммы. Содержимое ПК передается в стек, адресованный регистром SP, (SP) возрастает на 2, выполняется безусловный переход в ячейку <B ₃ ><B ₂ >.

* См. сноску на след. стр.

CP* <B ₂ > <B ₃ >	11/17	Условный выход подпрограммы при (s) = 0. Если результат предыдущей операции положителен, то осуществляется переход к ячейке <B ₃ ><B ₂ > с запоминанием PK в стеке. (SP) = (SP) + 2. При (s) = 1 PK = PK + 3.
LXI B <B ₂ > <B ₃ >	10	<B ₂ > → C, <B ₃ > → B.
LDA <B ₂ > <B ₃ >	13	Загрузка A содержимым ячейки, адресованной вторым и третьим байтами инструкции.

Замечание: Кроме 38 инструкций, приведенных в настоящей таблице, и 21 инструкции, упомянутой в подстрочных примечаниях, имеются еще 17 инструкций, выполняющих главным образом операции арифметические, логические и переноса, в которых используется адресация ячейки M.

* Имеются также 7 аналогичных условных операций, выполнение которых зависит от остальных возможных состояний регистров c, z, s, p.

Таблица 2

Интерпретация смеси ГИБСОН-III и расчет внутренней производительности ЭВМ ИНТЕЛ-8080

	a _i	t _i , мксек	a _i t _i
1. Чтение слова из ячейки памяти в сумматор	7	26,5	185,5
2. То же для чисел с плавающей запятой	7	26,5	185,5
3. Передача содержимого (одинарной длины) сумматора в заданную ячейку памяти	7	26,5	185,5
4. Перемещение 500 слов последовательно адресуемых ячеек памяти в другую область последовательно адресуемых ячеек. Предполагается, что ячейки не накладываются	0,006	78/слов	234
5. Перемещение 500 слов, имеющих случайное распределение заданных адресов, в 500 последовательно адресованных ячеек	0,004	130/слов	260
6. Условная передача управления в заданную ячейку (нет передачи управления)	6,5	5	32,5
7. Условная передача управления в заданную ячейку (есть передача управления)	6,5	5	32,5
8. Сравнить два слова и установить индикатор, который может быть проверен	3	60	180
9. То же для числа с плавающей запятой	3	60	180
10. Сравнить две десятичные цифры и установить индикатор	1	60	60
11. Безусловная передача управления в заданную ячейку	11,5	5	57,5
12. Сложить два числа из заданных ячеек и записать результат	7	107,5	752,5
13. То же для операции "Вычесть"	7	107,5	752,5
14. То же для операции "Умножить"	0,6	2500	1500

Таблица 3

Вычислительная мощность различных ЭВМ, подсчитанная по смеси команд ГИБСОН-III/ Советские ЭВМ /8/

ЭВМ	ЕС-1020	ЕС-1030	ЕС-1040	ЕС-1050	"МИНСК-32" БЭСМ-6	
Тысячи оп/сек	10	40	200	300	20	800 жж)
ИБМ 360 серия						
ЭВМ	360/30	360/40	360/50	360/65	360/85	
Тысячи оп/сек	13	34	110	380	1800	
Начало выпуска	1965	1965	1965	1965	1969	
Выпущено шт. до 1974г./I3/	8022	4000	1600	750	12	
Ср. стоимость в млн.дол./I3/	0,5	0,9	1,3	2,6	6,8	
ИБМ 370 серия и СДС						
ЭВМ	370/I35	370/I45	370/I55	370/I65	СДС 6200	
Тысячи оп/сек	90	170		1900	740 жжж)	
Начало выпуска	1972	1971	1971	1971	1965	
Выпущено шт. до 1974г./I3/	14	4	4	3	100	
Ср. стоимость в млн.дол./I3/	6	1.0	2.2	4.4	3.1	

ж) Учитывая 32-разрядные операнды.

жж) Учитывая 48-разрядные операнды, оценка /I4/.

жжж) Учитывая 60-разрядные операнды, оценка ОИЛИ.

15. То же, для операции "Делить"	0,2	2850	570
16. Сдвиг содержимого регистра одинарной длины или сумматора влево на 6 двоичных разрядов	4,6	571	2626,6
17. Формирование логического и (ИЛИ) слова, расположенного в сумматоре или регистре, и слова из заданной ячейки памяти	1,7	105,5	175,35
18. Сложить два числа с плавающей запятой. Предполагается необходимость выравнивания на одну цифру (16-ричный порядок) и нормализация на один разряд	5,1	1500	7650
19. То же для операции "Вычесть"	5,1	1500	7650
20. То же для операции "Умножить"	5,1	1600	8160
21. То же для операции "Делить"	3,2	1350	4320
	$\sum_{i=1}^{21}$	92,11	-
22.)	Индексация ж)	19	37,5
23.)			
24. Косвенная адресация ж)	19	11,5	36218,5
	$\sum_{i=1}^{24}$	-	-
			36683

ж) Операции по пп. 22, 23 и 24 определяют дополнительное время для команд, интерпретирующих основные операции, в которых имеется обращение к оперативной памяти.

Литература

1. P.Franson. Calculator-Chip Business Slows. *Electronics*, 47, No. 22, p. 56 (1974).
2. L.Young, T.Bennett and J.Lavell. N-Channel MOS Technology Yields New Generation of Microprocessors/ *Electronics*, 47, No. 8, p. 88 (1974).
3. W.Davidow. INTEL 8080 Microprocessor Manual. Intel Corporation, Santa Clara, California, 1974.
4. Motorola Joins Microprocessor Race with 8-Bit Entry. *Electronics*, 47, No. 5, p. 29 (1974).
AMI to Make Motorola Processor. *Electronics*, 47, No. 18, p. 25 (1974).
5. 4K RAMs Are on Schedule. *Electronics*, 47, No. 18, p. 25 (1974).
(see p. 12-13 also).
6. W.I.Stanley. Measurement of System Operational Statistics. *IBM Syst. Journ.*, No. 4 (1969).
7. Е.Л.Брусиловский, В.А.Кошман. Статистические методы расчета производительности вычислительных машин единой системы. *Вопросы радиоэлектроники*, выпуск 1, серия ЭВТ, стр. 122, 1973.
8. В.В.Пржиялковский и др. Электронно-вычислительная машина ЕС-1020. Там же, стр. 66;
А.А.Селихов, Ю.П.Селиванов. Вычислительные машины. *Справочник*, "Энергия", Москва, 1973.
9. J.M.Smith. A Review and Comparison of Certain Methods of Computer Performance Evaluation. *Computer Bulletin*. May 1968.
10. J.Rattner, J.C.Cornet and M.F.Hoff. Bipolar LSI Computing Elements Usher in New Era of Digital Design. *Electronics*, 47, No. 18, p. 89 (1974).
11. C.M.Hart, A.Slob and H.E.J.Wulms. Bipolar-LSI Takes a New Direction with Integrated Injection Logic. *Electronics*, 47, No. 20, p. III (1974).
12. Signetics, First Microprocessor. *Electronics*, 47, No. 18, p. 133 (1974).
13. N.Macdonald. World Computer Census. *Computers and Automation*, 22, No. 7B, p. 120 (1973).
14. С.А.Усов, М.Г.Чайковский. Сравнение производительности БЭСМ-6 и ЕС-1050 на некоторых простых задачах. *Препринт № 42. Инст. прикладной математики АН СССР*, Москва, 1974.

Рукопись поступила в издательский отдел
2 января 1975 года.