

ОБЪЕДИНЕННЫЙ  
ИНСТИТУТ  
ЯДЕРНЫХ  
ИССЛЕДОВАНИЙ  
ДУБНА

Р11 85 298

И. В. Горбунов, А. Г. Карев, Э. И. Мальцев,  
Б. А. Морозов

ДРАЙВЕР ВЕТВИ ВД-411

Направлено в журнал "Приборы и техника эксперимента"  
и на XII Международный симпозиум по ядерной электро-  
нике, Дубна, 1985 г.

1985

## ВВЕДЕНИЕ

В рамках реализации проекта развития вычислительного комплекса СЭО ОИЯИ требовалось обеспечить связь между ЭВМ типа СМ-4, составляющих основу ИВК СЭО, и экспериментальной аппаратурой, выполненной в стандарте КАМАК<sup>1-3/</sup>. Существуют различные способы организации такой связи. Для подключения нескольких крейтов контроллеры могут соединяться непосредственно с каналом ввода/вывода<sup>4-6/</sup>. При использовании ЭВМ типа СМ-4 такой способ сопряжения создает определенные трудности при увеличении числа подключаемых крейтов из-за ограничений, связанных с нагрузочной способностью и допустимой длиной "общей шины"<sup>7/</sup>. При работе с контроллерами, импьюющими адресное пространство ЭВМ для адресации модулей в крейте, наращивание числа крейтов ограничено объемом памяти ЭВМ.

Существует много типов драйверов ветви, предназначенных для использования с различными ЭВМ. В табл.1 приведены основные характеристики нескольких драйверов ветви, ориентированных на интерфейс типа "Общая шина", что позволяет сравнить существующие разработки с описываемой системой.

Драйвер ветви ВД-411, как видно из табл.1, предоставляет ряд возможностей, которые до сих пор не были реализованы /наличие 11 типов блочных режимов, возможность одновременной передачи данных и адреса модуля, к которому было обращение, развитая система прерываний и др./, и может быть эффективно использован в экспериментах физики высоких энергий.

Таблица 1

Тип драйвера	Длина слова	Число блочных режимов	Размер блочных передач	Число ветвей	Скорость обмена	Передача адреса модуля	Адрес памяти
КС0011 <sup>5/</sup>	16/24	нет	нет	1	-	нет	нет
ВР-СРР <sup>6/</sup>	24	нет	нет	1	1 Мб/с	нет	нет
ВР-СРР+3+ АМС-11 <sup>6/</sup>	16/24	5	4096	8	1 Мб/с	нет	18 бит
ВД011 <sup>7/</sup>	16/24	2	512	1	1 Мб/с	нет	16 бит
ИВМ861 <sup>8/</sup>	16/24	3	65536	1	1 Мб/с	нет	16 бит
2050 <sup>9/</sup>	16/24	7	-	1	-	нет	18 бит
ВД-411	16/24	11	65536	4	1.2Мб/с	да	20 бит

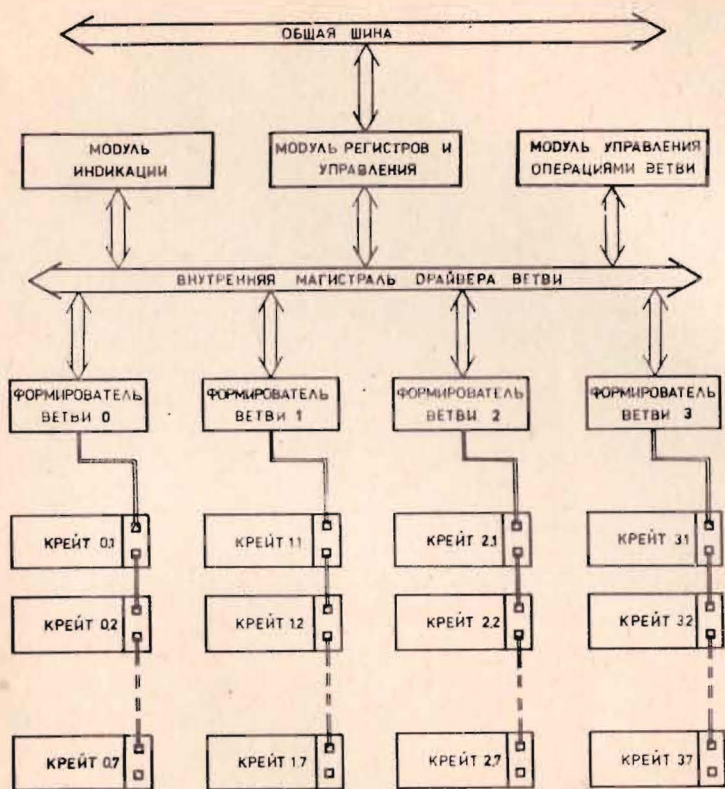


Рис.1. Функциональная схема драйвера ветви BD-411.

Драйвер ветви осуществляет обмен данными с модулями, расположенными в 28 крейтах, которые сгруппированы в 4 ветви.

Обмен информацией может осуществляться либо в программном режиме, либо в режиме прямого доступа к памяти (DMA). Предусмотрено выполнение 11 блочных режимов и одного программного.

Для организации наиболее удобного протокола съема информации с модулей системы КАМАК пользователям предоставляется возможность индивидуального программирования способа обмена с системой КАМАК в блочных режимах.

На рис.1 приведена функциональная схема драйвера ветви BD-411. Организацию взаимодействия с системой КАМАК осуществляют три блока: модуль регистров и управления /МРУ/, модуль управления операциями ветви /МУОВ/ и формировать ветви /ФВ/. МРУ обеспечивает связь с "общей шиной", а ФВ - с ветвью КАМАК<sup>1/1</sup>. Блок МУОВ, совместно с МРУ, синхронизирует выполнение операций в ветви как в программном, так и в блочных режимах обмена. Взаимо-

действие между блоками осуществляется через "внутреннюю магистраль драйвера ветви".

При работе в режиме DMA в любом из блочных режимов драйвер ветви обеспечивает передачу массива информации объемом до 64 Кслов, располагая его в памяти ЭВМ в пределах адресного пространства, определяемого 20-битным адресом. Драйвер ветви оперирует при работе только со словами данных /разрядностью 16 бит/, не обеспечивая обращения к старшему или младшему байту слова. Это позволило сократить длину регистра адреса памяти.

Драйвер ветви работает с модулями КАМАК, имеющими разрядность данных как 16, так и 24 бита. Разрядность ЭВМ типа СМ-4 равна 16 битам, поэтому для хранения 24-разрядных данных в драйвере ветви предусмотрено наличие двух регистров: регистра младших данных и регистра старших данных. В программном режиме работы обмен с этими регистрами обеспечивается программой. В блочных режимах разрядность обмена /16 или 24/ между системой КАМАК и ЭВМ СМ-4 определяется при загрузке второго статусного регистра. В случае обмена 24-битными словами каждое слово представляется в памяти ЭВМ двумя 16-разрядными словами. В этом случае старший байт второго слова не содержит информации. В драйвере ветви предусмотрена возможность передачи информации об адресе модуля, к которому было обращение. Эта возможность обеспечивается только в блочных режимах при считывании 16-битовых данных из модулей КАМАК. При этом первым словом в память ЭВМ записывается адрес модуля в ветви, а вторым - данные.

Драйвер ветви обеспечивает выработку 8 типов прерываний в зависимости от условий завершения операции в ветви.

## 1. ОПИСАНИЕ МОДУЛЯ РЕГИСТРОВ И УПРАВЛЕНИЯ

На рис.2 приведена блок-схема модуля регистров и управления /МРУ/ драйвера ветви BD-411. МРУ используется для сопряжения драйвера ветви с "общей шиной" СМ-4, синхронизации модулей, образующих драйвер ветви, сохранения данных, статусной и управляющей информации в регистрах. Модуль регистров и управления можно разделить на следующие основные части:

- узлы приемников и передатчиков, обеспечивающие выполнение требований на подключение драйвера ветви к "общей шине";
- селектор адреса, дешифрирующий адреса регистров драйвера, которые можно задавать с помощью микропереключателя на плате МРУ. Адреса могут быть выбраны из диапазона "А4" - "А12";
- узел регистров, имеющий восемь регистров, содержащих данные, управляющую и статусную информацию;
- узел прерывания, обеспечивающий выполнение процедуры прерывания ЭВМ, генерирующий восемь различных векторов прерываний, код которых может быть изменен с помощью микропереключателя на плате МРУ;

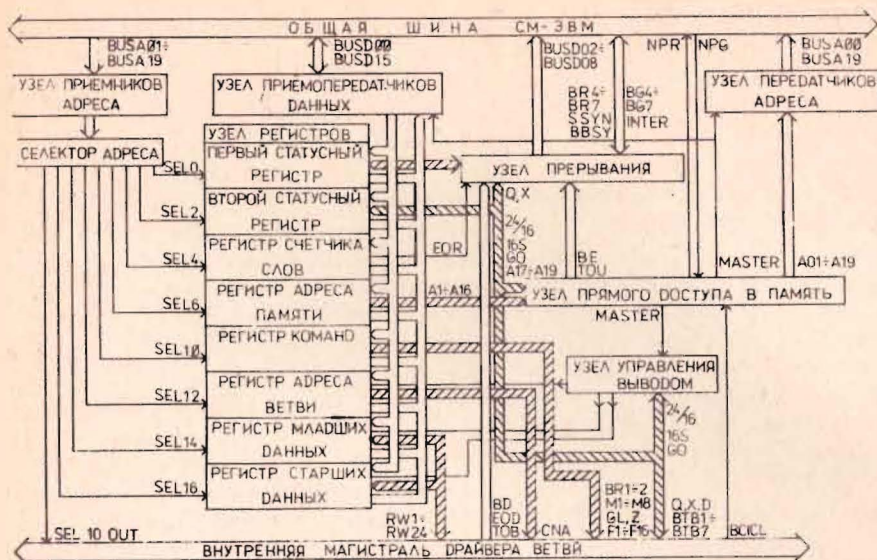


Рис. 2. Блок-схема модуля регистров и управления.

SEL 0 ПЕРВОЙ СТАТУСНЫЙ РЕГИСТР															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BD	EB	TOB	EB	TOB	ENQ	ENQ	ENX	ENX	ENX	ENX	ENX	ENX	ENX	ENX	ENX

SEL 2 ВТОРОЙ СТАТУСНЫЙ РЕГИСТР															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Bx	A19	A18	A17	BD	16S	2/16	GO	GO	TOB	TOB	TBS	TBS	TBS	TBS	TBS

SEL 4 РЕГИСТР СЧЕТЧИКА СЛОВ															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LSB															MSB

SEL 6 РЕГИСТР АДРЕСА ПАМЯТИ															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
A16	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1

SEL 10 РЕГИСТР КОМАНД															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
M8	M4	M2	M1	BR1	BG	B2	CR4	CR2	CR1	F16	F8	F4	F2	F1	

SEL 12 РЕГИСТР АДРЕСА ВЕТВИ															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CR7	CR6	CR5	CR4	CR3	CR2	CR1	N16	N8	N4	N2	N1	A8	A4	A2	A1

SEL 14 РЕГИСТР МЛАДШИХ ДАННЫХ															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

SEL 16 РЕГИСТР СТАРШИХ ДАННЫХ															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

Рис. 3. Формат регистров драйвера ветви BD-411.

- узел прямого доступа, обеспечивающий обмен данными между памятью ЭВМ и модулями системы КАМАК в режиме прямого доступа в память при выполнении любого из блочных режимов;
- узел управления выводом, определяющий передачу одного или двух слов данных в зависимости от моды работы в блочных режимах.

Назначение конкретных битов регистров МРУ показано на рис. 3, а детальное их описание приведено ниже. Для обозначения регистров используется обозначение SELXX, где XX означает адрес регистра в восьмеричном коде.

- SEL 0 - первый статусный регистр

Четные биты регистра могут быть как считаны, так и записаны.

При выполнении операции записи в регистр все нечетные биты сбрасываются в "0". Нечетные биты устанавливаются аппаратно и могут быть только считаны.

- бит 0 - разрешение прерывания при окончании блочного режима после передачи требуемого количества слов;
- бит 1 - "1" в этом бите обозначает, что выполнение блочной передачи прекращено после передачи требуемого количества слов /регистр счетчика слов равен нулю/; если бит 0 = "1", то происходит прерывание с вектором /XXXX11100/. Здесь и далее адрес вектора представлен в двоичном коде, а X означает, что этот бит может быть изменен;
- бит 2 - разрешение прерывания по окончании блочного режима в случае обнаружения условий завершения блочного обмена в ветви;
- бит 3 - "1" в этом бите означает, что блочный обмен был прерван после обнаружения драйвером условий завершения блочного обмена, характерных для каждого конкретного типа обмена. Если бит 2 = "1", то происходит прерывание с вектором /XXXX11000/;
- бит 4 - разрешение прерывания при превышении лимита времени на операцию с общей шиной в режиме прямого доступа к памяти;
- бит 5 - устанавливается в "1" в случае превышения лимита времени при выполнении операции с общей шиной в режиме прямого доступа к памяти. Если бит 4 = "1", то происходит прерывание с вектором /XXXX10100/;
- бит 6 - разрешение прерывания после окончания операции в ветви;
- бит 7 - устанавливается в "1" после окончания операции в ветви. Если бит 6 = "1", то происходит прерывание с вектором /XXXX10000/;
- бит 8 - разрешение прерывания в случае окончания операции в ветви и принятии ответа X = "0";
- бит 9 - устанавливается в "1" при завершении операции в ветви и принятии ответа X = "0". Если бит 8 = "1", то происходит прерывание с вектором /XXXX01100/;
- бит 10 - разрешение прерывания после окончания операции в ветви и приеме ответа Q = "0";
- бит 11 - устанавливается в "1" после окончания операции в ветви с ответом Q = "0". Если бит 10 = "1", то происходит прерывание с вектором /XXXX01000/;
- бит 12 - разрешение прерывания в случае превышения лимита времени на выполняемую в ветви операцию;

- бит 13 - устанавливается в "1" в случае превышения лимита времени на выполнение операции в ветви.  
Если бит 12 = "1", то происходит прерывание с вектором /XXXX00100/;
- бит 14 - разрешение прерывания в случае появления сигнала BRANCH DEMAND в ветви;
- бит 15 - устанавливается в "1" при появлении в ветви сигнала DRANCH DEMAND.  
Если бит 14 = "1", происходит прерывание с вектором /XXXX00000/.

- SEL 2 - второй статусный регистр:

- бит 0 - бит 6 - только считываются, отображают состояние крейтов в ветви. "1" обозначает, что соответствующий крейт находится в состоянии on-line. Бит "0" отображает состояние крейта с адресом 1, бит 1 - крейта с номером 2 и т.д.;
- бит 7 - используется для разрешения работы в блочных режимах. После установки в "1" блокируется регистр адреса ветви SEL12 /представляется при считывании установленным в "1" по всем разрядам/;
- бит 8 - эквивалентен ответу BQ, полученному при выполнении последней операции в ветви. Информация из этого бита может быть только считана;
- бит 9 - определяет разрядность слова при обмене с модулями КАМАК. Если бит установлен в "1", то обмен происходит 24-битовыми словами, если бит установлен в "0", то 16-битовыми словами. При обмене 24-битовыми словами младшие 16 бит содержатся в регистре SEL14, а старшие 8 бит - в регистре SEL16 в младших 8 битах;
- бит 10 - определяет формат принимаемой информации. В случае установки в "1" кроме 16 бит данных в память будет записана информация об адресе модуля, с которого было произведено считывание. Этот бит используется только в блочном режиме.
- бит 11 - показывает состояние шины BRANCH DEMAND, и может быть только считан;
- бит 12 - бит 14 - используются для задания битов расширения адресного пространства общей шины. Эти биты используются совместно с содержимым регистра адреса памяти SEL6;
- бит 15 - эквивалентен ответу BX, полученному при выполнении последней операции в ветви. Информация из этого бита может быть только считана.

- SEL 4 - регистр счетчика слов, определяющий число слов, которые должны быть переданы во время выполнения операции:  
бит 0 - младший бит счетчика слов.  
бит 15 - старший бит счетчика слов.

- SEL 6 - регистр адреса памяти:

- 16-битный регистр, содержащий младшие 16 бит адреса памяти ЭВМ, начиная с которого, будет происходить обмен в режиме DMA.
- бит 0 - эквивалентен адресной шине 01, так как адресация к байту не используется.

- SEL10 - регистр команд:

- 16-битный регистр, определяющий моду работы драйвера ветви, запускает операцию в ветви, задает функцию КАМАК, содержит статусную информацию.
- бит 0 - бит 4 - задают команду КАМАК (F);
- бит 5 - бит 7 - содержат номер крейта в двоичном коде. Информация может быть только считана;
- бит 8 - при установке бита в "1" во всех крейтах выполняется команда подготовки "Z";
- бит 9 - при установке бита в "1" в ветви выполняется операция с упорядоченными GL запросами;
- бит 10 - бит 11 - "поле номера ветви" содержит информацию о номере ветви, в которой будет выполнена команда;
- бит 12 - бит 15 - "поле типа блочного режима" содержит информацию о типе блочного обмена.

- SEL12 - регистр адреса ветви:

- 16-битный регистр, определяющий адрес модуля в ветви.
- бит 0 - бит 3 - "поле субадреса модуля";
- бит 4 - бит 8 - "поле номера станции";
- бит 9 - бит 15 - "поле номера крейта" при работе в одиночном режиме содержит номер крейта в позиционном коде, возможно одновременное обращение к нескольким крейтам. При работе в блочных режимах для задания адреса крейта используются только биты 9÷11.

- SEL14 - регистр младших данных:

16- битный регистр, содержащий младшие 16 бит данных.

- SEL16 - регистр старших данных:

8-битный регистр, содержащий восемь старших бит данных.

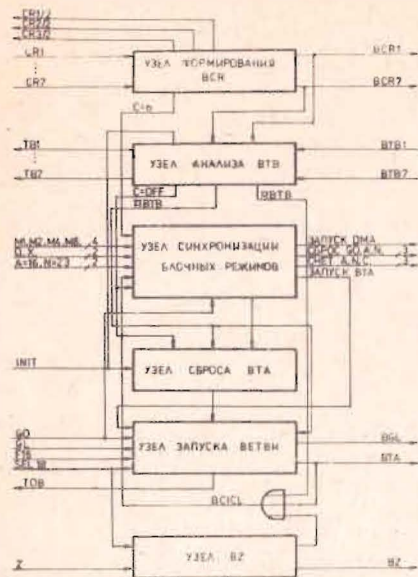


Рис. 4. Блок-схема модуля управления операциями ветви.

## 2. МОДУЛЬ УПРАВЛЕНИЯ ОПЕРАЦИЯМИ ВЕТВИ

### 2.1. Блок-схема

Модуль управления операциями ветви /МУОВ см.рис.4/ обеспечивает синхронизацию выполнения операций в ветви, как в программном, так и блочных режимах. Функционально в МУОВ можно выделить следующие части:

- узел формирования BCR - вырабатывает сигналы BCR1-BCR7 из позиционного кода в программном режиме, и из двоичного в блочных режимах /для задания номера крейта используются биты 9-11 регистра адреса/. Формирует сигнал  $C = 6$ , используемый для анализа условий окончания операции в ветви в блочных режимах /устанавливается в "1" при условии, что происходит обращение к последнему крейту в ветви/;
- узел анализа ВТВ - определяет состояние принятых синхронизирующих сигналов VTB1-VTB7 до начала и во время цикла ветви, формирует сигналы TB1-TB7, отображающих состояние находящихся в ветви крейтов /"0" означает, что крейт отсутствует или находится в выключенном состоянии/, вырабатывает сигнал  $C = OFF$ , используемый в блочном режиме для определения состояния крейта, к которому происходит обращение /при  $C=OFF$  - "1" - крейт выключен/, и формирует сигналы VTB и VTB, характеризующие все сигналы VTB, принятые от крейтов, к которым было произведено обращение. Временная диаграмма формирования сигналов VTB и VTB приведена на рис.5;
- узел синхронизации блочных режимов /УСБР/ - анализирует тип блочного режима, условия завершения операции в ветви /VQ, VX/, состояние модулей в крейте /C=6, C=OFF, A=16, N=23/ и формирует синхронизирующие сигналы: запуск DMA, запуск BTA, сброс GO, сброс A, сброс N, счет A, счет N, счет C - по сигналу окончания операции в ветви /BCICL/. Сигнал "Запуск DMA" используется для инициирования цикла прямого доступа в память в случае нормального завершения операции в ветви. Сигналы "Запуск BTA" - для запуска операции в ветви, "Сброс GO" - для прекращения обмена данными в блочном режиме в со-

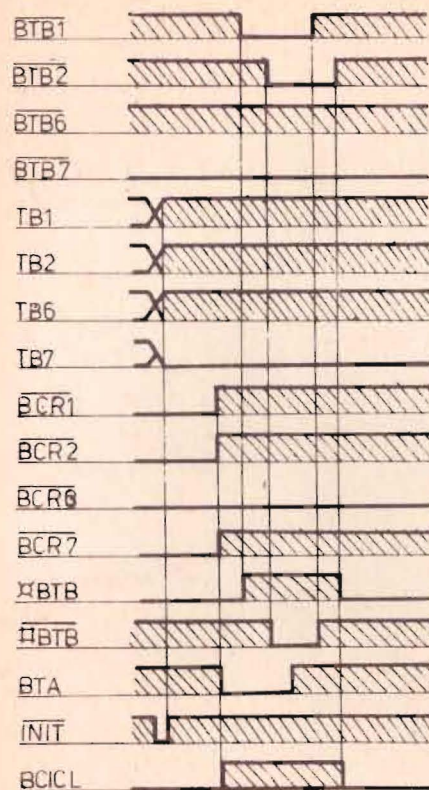


Рис. 5. Временная диаграмма работы узла анализа ВТВ.

ответствии с условиями окончания конкретного режима. Остальные сигналы используются для изменения адреса модуля в процессе обмена данными в блочных режимах;

- узел запуска ветви - вырабатывает синхронизирующий сигнал BTA при загрузке регистра команд /сигнал SEL10/, или при запуске операции в ветви в блочных режимах по сигналу "Запуск BTA";
- узел сброса BTA - обеспечивает перевод триггера BTA в исходное состояние по сигналу - INIT, и при обращении к выключенному крейту в процессе выполнения режима MCD, для выработки синхронизирующего сигнала BCICL;
- узел BZ - обеспечивает выполнение требований стандарта

EUR 4600 при инициализации ветви после установки бита 8="1" в регистре команд.

### 2.2. Выполнение команд

Операции в ветви запускаются в программном режиме по сигналу SEL10. При этом устанавливается сигнал BTA, в ответ на который крейт, адресуемый по BCR, выставляет сигнал VTB. Все синхронизирующие сигналы VTB, BTA и BCR поступают в узел анализа VTB и формируют сигнал VTB, по которому происходит сброс BTA. При совпадении сигналов BTA и VTB формируется строб для записи данных с шин BRW и поступивших сигналов VQ и VX. На этом цикл в ветви завершается. Если время ожидания прихода сигнала VTB превышает 20 мкс, то устанавливается сигнал TOB (TIME OUT BRANCH). Алгоритм выполнения операции в ветви в программном режиме приведен на рис.6. В блочном режиме /см.рис.7/ операция в ветви продолжается до момента получения условий окончания режима /EOR, EOD, TOU, TOB/, которые фиксируются в первом статусном регистре. Подробное описание типа обмена в блочных режимах, синхронизации и условий окончания приведено в табл.2

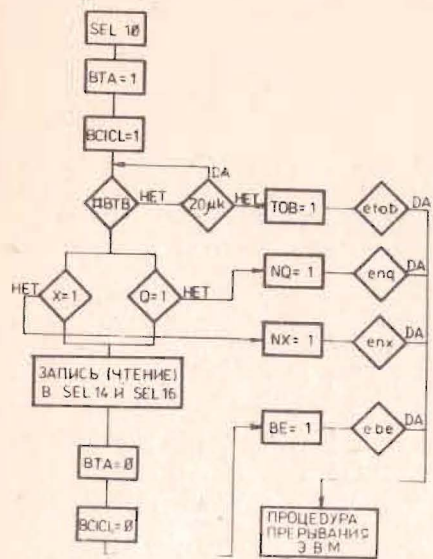


Рис.7. Алгоритм выполнения операциями в ветви в блочных режимах.

Код режима M8 M4 M2 M1	Описание блочного режима
0 0 0 0	- программный режим
0 0 0 1	- UCS (STOP MODE) - обмен по постоянному адресу, синхронизация контроллером, окончание по Q = 0 на недействительные данные.
0 0 1 0	- UQC (REPEATE MODE) - обмен по постоянному адресу, синхронизация по Q = 1, окончание контроллером при исчерпании счетчика слов.
0 0 1 1	- UQW (STOP ON WORD) - обмен данными по постоянному адресу, синхронизация контроллером, окончание по Q = 0 с передачей последнего значащего слова.

Рис.6. Алгоритм выполнения операций в ветви в программном режиме.

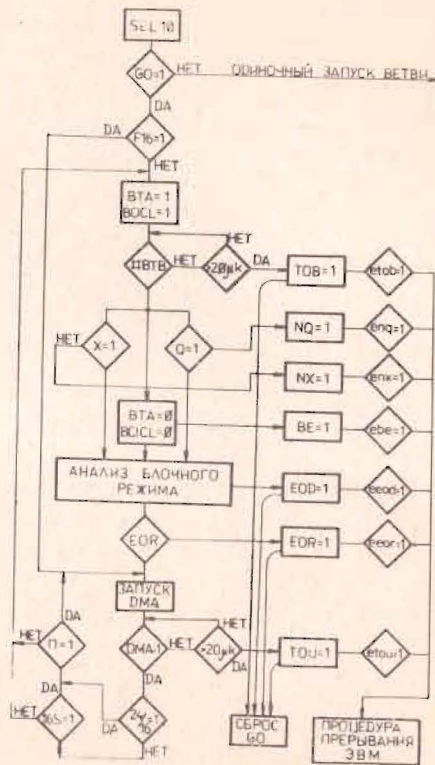


Таблица 2

Код режима				Описание блочного режима
M8	M4	M2	M1	
0	1	0	0	- ULS (LAM SYNCHRONIZED MODE) - обмен данными по постоянному адресу, синхронизация по LAM, окончание по Q = 0 на недействительные данные.
0	1	0	1	- ULW (LAM SYNCHRONIZED MODE W) - обмен по постоянному адресу, синхронизация по LAM, окончание по Q = 0 с передачей последних значащих данных.
0	1	1	0	- UDS (DIRECT SYNCHRONIZED MODE) - обмен по постоянному адресу, синхронизация по внешнему сигналу, окончание по Q = 0 на недействительные данные.
0	1	1	1	- UDS (DIRECT SYNCHRONIZED MODE) - обмен по постоянному адресу, синхронизация по внешнему сигналу, окончание по Q = 0 с передачей последнего значащего слова.
1	0	0	0	- MCC (ADDRESS SCANE MODE) - обмен по многим адресам, синхронизация контроллером, окончание контроллером. Данные действительны только при Q = 1 и X = 1.
1	0	0	1	- MCA (ADDRESS SCANE MODE) - обмен по многим адресам, синхронизация контроллером, окончание контроллером. Данные действительны только при Q = 1 и X = 1. Q = 0 игнорируется.
1	0	1	0	- MCW (ADDRESS SCANE MODE 2) - обмен по одному адресу в разных крейтах, синхронизация контроллером, окончание контроллером. Данные действительны только при Q = 1 и X = 1.
1	0	1	1	- MCD (ADDRESS SCANE MODE 3) - обмен по многим адресам во всех крейтах ветви, синхронизация контроллером, окончание контроллером. Данные действительны только при Q = 1 и X = 1.

### 3. Конструктивное построение драйвера ветви BD-411

Описываемый драйвер ветви BD-411 использует механический стандарт СМ-ЭВМ и предполагает установку в типовой стойке этой ЭВМ. Для реализации внутренней магистрали драйвера ветви используются разъемы типа ГРПМ7-90.

Модуль регистров и управления обеспечивает сопряжение драйвера ветви с магистралью ЭВМ при помощи разъемов на передней панели блока /используются разъемы типа ГРПМ2-62/.

Сопряжение формирователя ветви с ветвью КАМАК обеспечивается с помощью 132-контактного разъема типа WSS 0132.

#### ЗАКЛЮЧЕНИЕ

Разработанный драйвер ветви ВД-411 обеспечивает управление модулями в стандарте КАМАК от ЭВМ типа СМ-4. Его характеризует наличие расширенной адресации, большого количества различных блочных режимов обмена, возможности одновременной передачи данных и адреса модуля, к которому было обращение, обмена большими массивами информации /до 64 Кслов/. Кроме того, высокая скорость передачи данных (до 1,2 Мбайт/с) и наличие развитой системы прерываний обеспечивают эффективное использование драйвера ветви ВД-411 при съеме информации с установок в экспериментах по физике высоких энергий.

#### ЛИТЕРАТУРА

1. Organisation of Multi-Crate Systems/Parallel Branch Highway/. EUR 4600, ESONE Committee, Luxembourg, 1972.
2. CAMAC Serial Highway System and Serial Crate Controller type L2. EUR 6100, ESONE Committee, Luxembourg, 1973.
3. CAMAC a Modular Instrumentation System for Data Handling. EUR 4100, ESONE Committee, Luxembourg, 1972.
4. Синаев А.Н., Чуринов И.Н. ОИЯИ, 10-81-691, Дубна, 1981.
5. Iselin F. et al. CC11 CAMAC Crate PDP11 Interface Type 116, CERN-NP CAMAC Note, No.43-00, Geneva, 1972.
6. Interface Crate CAMAC/pdp11-UNIBIS Type 1533A, BORER CAMAC Catalogue, 1974.
7. Малые ЭВМ и их применение /под ред. Б.Н. Наумова/. "Статистика", М., 1980.
8. CAMAC. Catalogue, SAIP Schlumberger, Bagnoux France. 1975, p.113.
9. Нгуен Мань Занг и др. ОИЯИ, 10-83-594, Дубна, 1983.
10. Горбунов Н.В. и др. ОИЯИ, 11-83-86, Дубна, 1983.
11. Specification for EUROBUS (DSWP 7132). MA sys7 issue 1, July 1981.
12. CAMAC System Crate Catalogue. Fisher Controls Ltd., England 1977.
13. KINETIC SYSTEMS Catalog. Illinois USA, 1974.
14. Operating and Service Manual. BD011, PDP/CAMAC Branch Driver. EG&G Incorporated, USA, 1972.
15. Смирнов В.А., Хоанг Као Зунг. ОИЯИ, 10-81-528, Дубна, 1981.
16. KINETIC SYSTEMS Catalog, USA, 1981.

Рукопись поступила в издательский отдел  
17 мая 1985 года.

Горбунов Н.В. и др.  
Драйвер ветви ВД-411

P11-85-298

Описывается драйвер ветви ВД-411, предназначенный для обмена информацией между ЭВМ типа СМ-4 и модулями, выполненными в стандарте КАМАК. Драйвер ветви обеспечивает адресацию к 28 крейтам КАМАК, обмен в одном программном и в 11 блочных режимах, передачу данных с разрядностью 16 или 24 бита, возможность передачи вместе со считанными данными адреса модуля, к которому было обращение.

Работа выполнена в Серпуховском научно-экспериментальном отделе ОИЯИ.

Препринт Объединенного института ядерных исследований. Дубна 1985

Перевод авторов

Gorbunov N.V. et al.  
Branch Driver for SM-4 Computer

P11-85-298

Branch driver BD-411 utilized for data interchange between SM-4 computer and CAMAC modules is described. Branch driver provides addressing up to 28 CAMAC crates. Data exchange is realized by program mode and 15 DMA modes in 16 or 24 data bits. Module address transferring possibility of data passed is provided.

The investigation has been performed at Serpukhov Scientific Experimental Department, JINR.

Preprint of the Joint Institute for Nuclear Research. Dubna 1985