

ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА

4397/83

22/8-83

P11-83-385

Х.Лайх, Ф.В.Левчановский, В.И.Приходько

МУЛЬТИМИКРОПРОЦЕССОРНАЯ
СИСТЕМА УПРАВЛЕНИЯ
ИНТЕЛЛЕКТУАЛЬНЫМ
ГРАФИЧЕСКИМ ТЕРМИНАЛОМ
Техническая реализация

Направлено в журнал
"Техника связи и электроника". /ГДР/

1983

В работе /1/ описана архитектура мультимикропроцессорной системы /ММПС/, предназначенной для управления интеллектуальным графическим терминалом. В данной работе рассматривается техническая реализация ММПС.

1. ИНТЕРФЕЙС СВЯЗИ МОДУЛЯ С ОБЩЕЙ ШИНОЙ

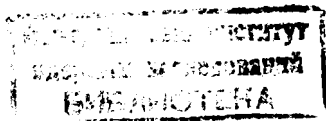
Интерфейсы связи различных модулей ММПС с общей шиной /ОШ/ выполнены по единой схеме и состоят из следующих блоков:

- формирователи шин адресов, данных и управления;
- блок выработки запроса на захват ОШ;
- блок управляющей памяти /БУП/, через который осуществляется связь между модулями.

На рис.1 показана схемная реализация функций, выполняемых указанными блоками. Если какой-либо модуль ММПС обращается к другому модулю, то сигналом STSTB от центрального процессорного устройства /ЦПУ/ главного модуля включается триггер запроса ОШ, и соответствующий сигнал BR_1 поступает к арбитру общей шины. Одновременно выключается сигнал готовности RDY, поступающий к ЦПУ. После получения сигнала подтверждения от арбитра (BC_1) ЦПУ ожидает окончания текущей операции на ОШ и затем принимает на себя управление ОШ. При этом ЦПУ активирует формирователи шин адресов, данных и управления, а также включает сигнал "Шина занята". Направление передачи данных определяется сигналом чтения MRD. Подчиненный модуль подтверждает операцию на ОШ /запись или чтение/ сигналом ACK, который включает триггер готовности ЦПУ главного модуля. Когда ЦПУ выключает сигналы MRD или MWR, одновременно снимаются сигналы BR_1 и "Шина занята", а формирователи шин переводятся в высокоимпедансное состояние.

Блок управляющей памяти с двухсторонним доступом используется как почтовый ящик для связи между модулями системы. В зависимости от типа модуля, в котором установлен БУП, емкость памяти составляет 16, 32 или 48 байт. БУП построен на ИС типа КР1802ИР1^{/2/}.

Если модуль является общим ресурсом системы /например, модуль памяти или арифметический модуль/, то интерфейс к ОШ содержит реализованные схемным путем флаги типа TAS^{/1/}, а также флаг BUSY для синхронизации обработки заданий. После записи задания в БУП флаг BUSY устанавливается в "1", а после его выполнения сбрасывается в "0" сигналом от ЦПУ. Схемная реализация флагов TAS и BUSY облегчает организацию связи между модулями на программном уровне.



2. МОДУЛЬ ОБЩЕЙ ПАМЯТИ

Модуль общей памяти построен таким образом, что его емкость можно наращивать блоками по 16К байт до максимальной величины 64К байт. Этот модуль можно использовать также и в вычислительных системах с емкостью памяти, большей 64К байт. В таком случае данный модуль представляет собой страницу памяти с емкостью 64К байт. Выбор страницы осуществляется сигналом SEL /в самом модуле адреса > 64К не декодируются/. В модуле имеется свободное пространство с универсальной разводкой для размещения дополнительной логики /например, для реализации интерфейса типа КАМАК и т.п./.

На рис.2 показана структура модуля. Он включает в себя матрицу элементов памяти, мультиплексор адресов, схему регенерации, блок управления и интерфейс к ОШ. Матрица состоит из $8 \div 32$ ИС типа К565РУЗА. В рассматриваемой ММПС емкость модуля памяти составляет 48К байт /адресное поле от 16К до 64К/. Сигналы RAS (row address select) и CAS (column address select) стробируют прием адреса строки и столбца матрицы памяти ИС. В зависимости от значения разрядов A14 и A15 генерируются четыре сигнала RAS /по одному для каждого блока из 16К байт/. Сигнал CAS является общим для всей памяти.

Из управляющих сигналов записи или чтения (BRD, BWR) ОШ формируется запрос цикла памяти (MRQ) при условии, что адресные шины содержат адрес 16К и модуль выбран сигналом SEL. Подтверждение запроса осуществляется сигналом MСУ, который, в свою очередь, запускает цикл памяти и включает формирователи шин данных. Направление передачи данных /ОШ - память, память - ОШ/ выбирается в зависимости от сигнала BWR. Если модуль памяти не занят выполнением цикла регенерации, то при обращении к нему ЦПУ главного модуля получает сигнал ACK, подтверждающий выполнение операции в модуле памяти; в противном случае ЦПУ сигнала ACK не получает и переходит в режим ожидания.

Модуль памяти работает с переменным циклом, длительность которого зависит от длительности сигналов BRD или BWR, что позволяет ему приспособиваться к скорости работы других модулей. Минимальная длительность цикла памяти составляет 450 нс /см. рис.3/.

Для регенерации информации через каждые 13 мкс вырабатывается сигнал запроса регенерации RRQ. Одновременно выставляется адрес регенерируемой строки матрицы памяти. Так как сигналы MRQ и RRQ не синхронизованы друг с другом, то возможные конфликты разрешаются арбитром модуля памяти. Длительность цикла регенерации постоянна и составляет 450 нс.

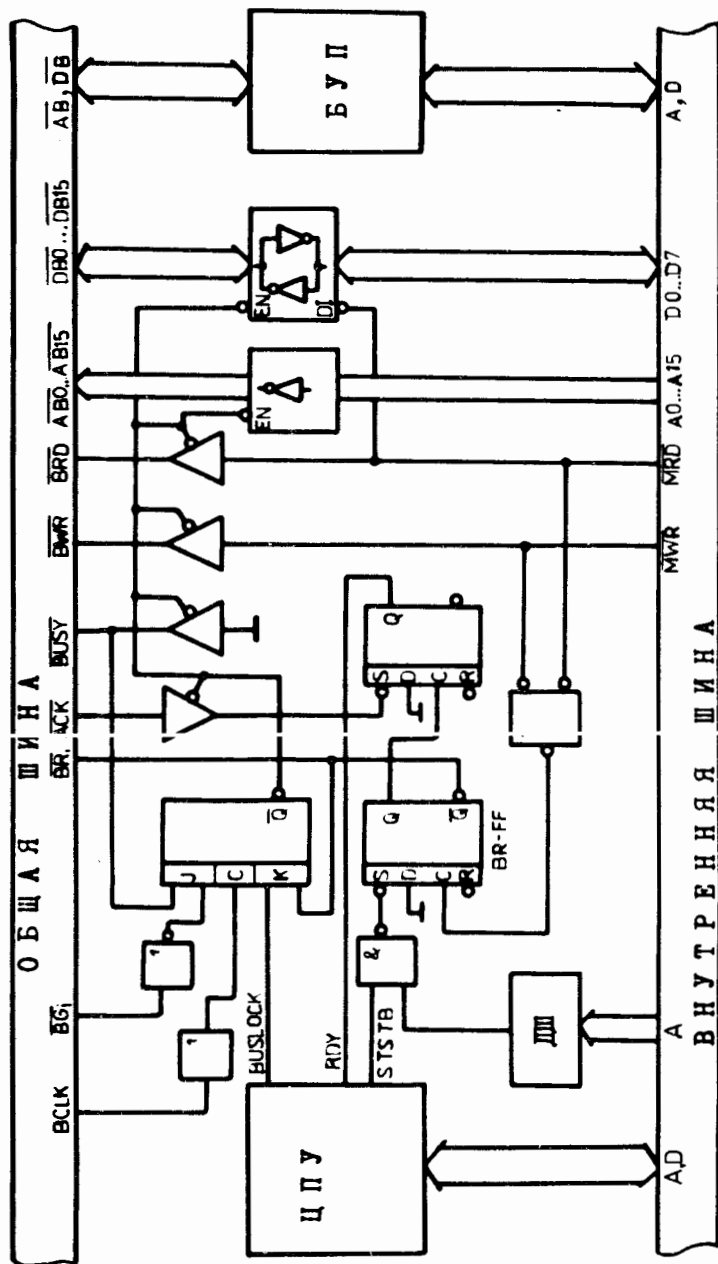
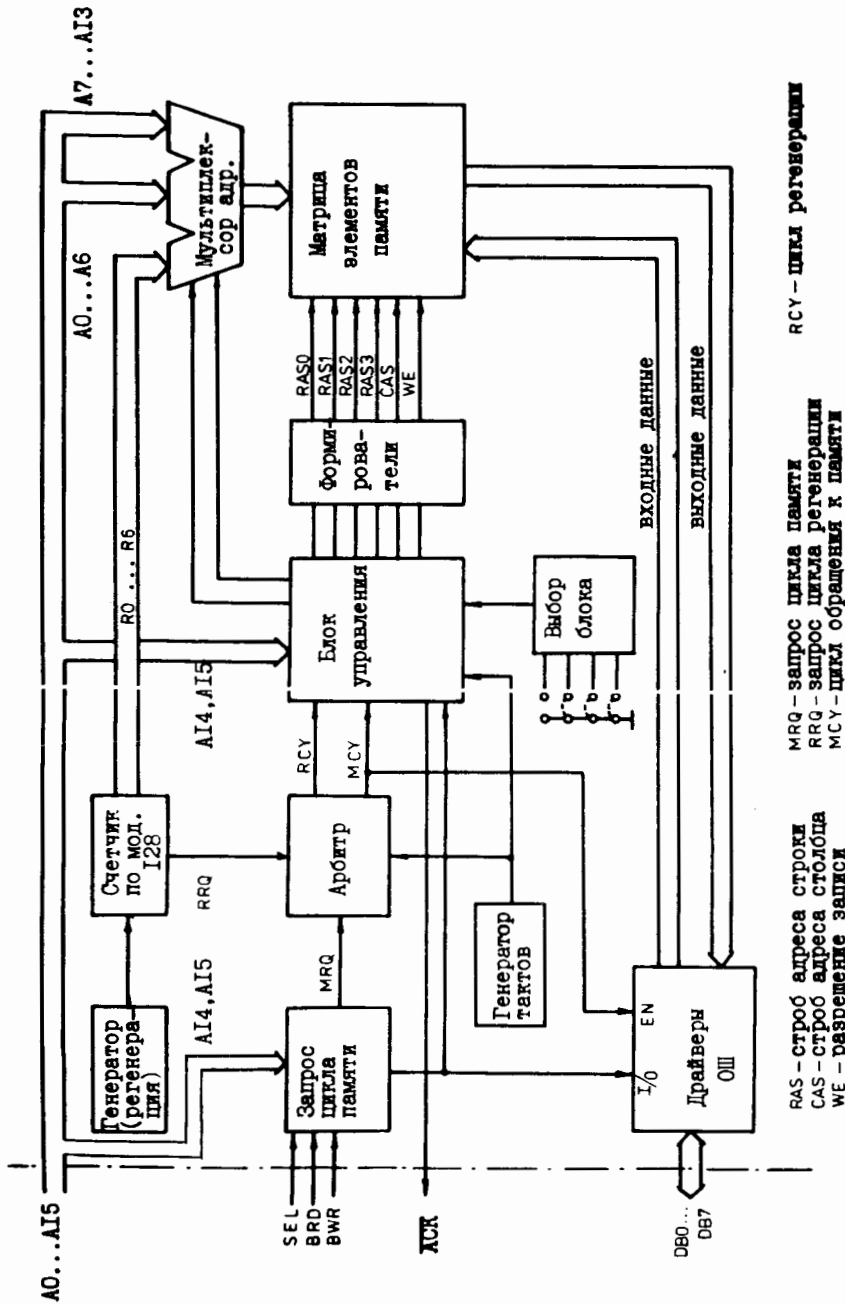


Рис.1. Интерфейс модуля к общей шине.



RCU - цикл регенерации

MRQ - запрос цикла памяти
RRQ - запрос цикла регенерации
MSU - цикл обращения к памяти

RAS - строб адреса строки
CAS - строб адреса столбца
WE - разрешение записи

Рис.2. Структура модуля памяти.

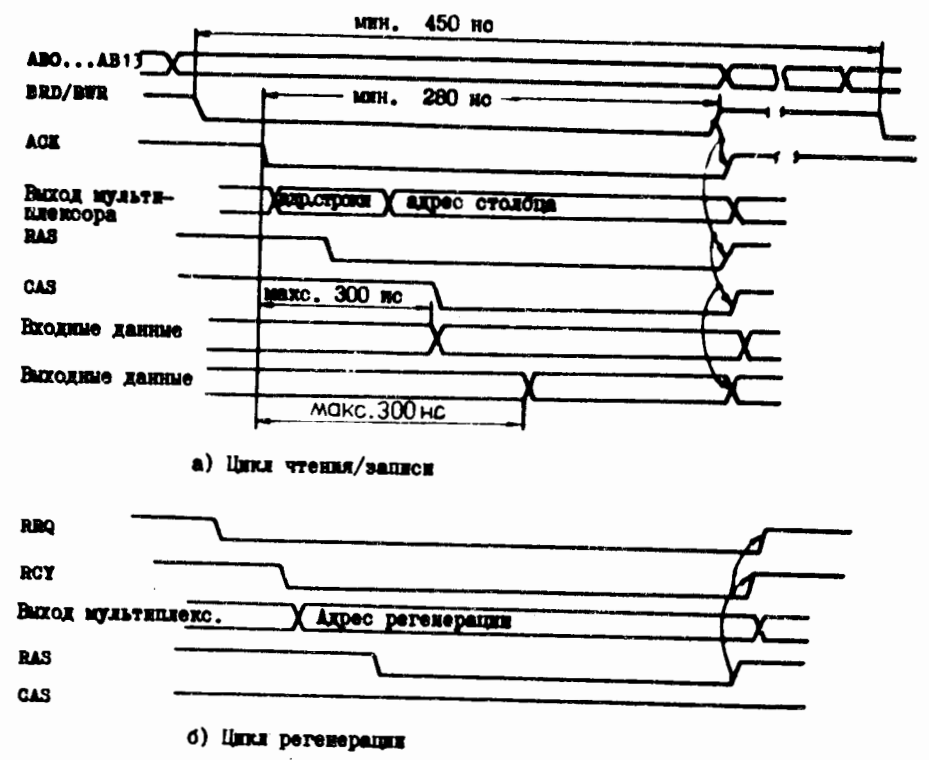


Рис.3. Временная диаграмма работы модуля памяти.

3. МОДУЛЬ МОНИТОРНОГО ПРОЦЕССОРА

В соответствии с функциями, выполняемыми мониторным процессором, он всегда выступает в роли главного по отношению к другим модулям ММПС. Для обеспечения быстрой реакции мониторного модуля на запросы от остальных модулей, их шины запроса на обслуживание (SR) выведены на ОШ и подключены к контроллеру прерываний монитора.

На рис.4 изображена структура модуля монитора. Он состоит из следующих узлов:

- центральное процессорное устройство;
- таймер;
- внутренняя память;
- интерфейс к ОШ;
- канал прямого доступа к памяти /КПДП/;
- контроллер прерываний;
- интерфейсы для подключения периферийных устройств.

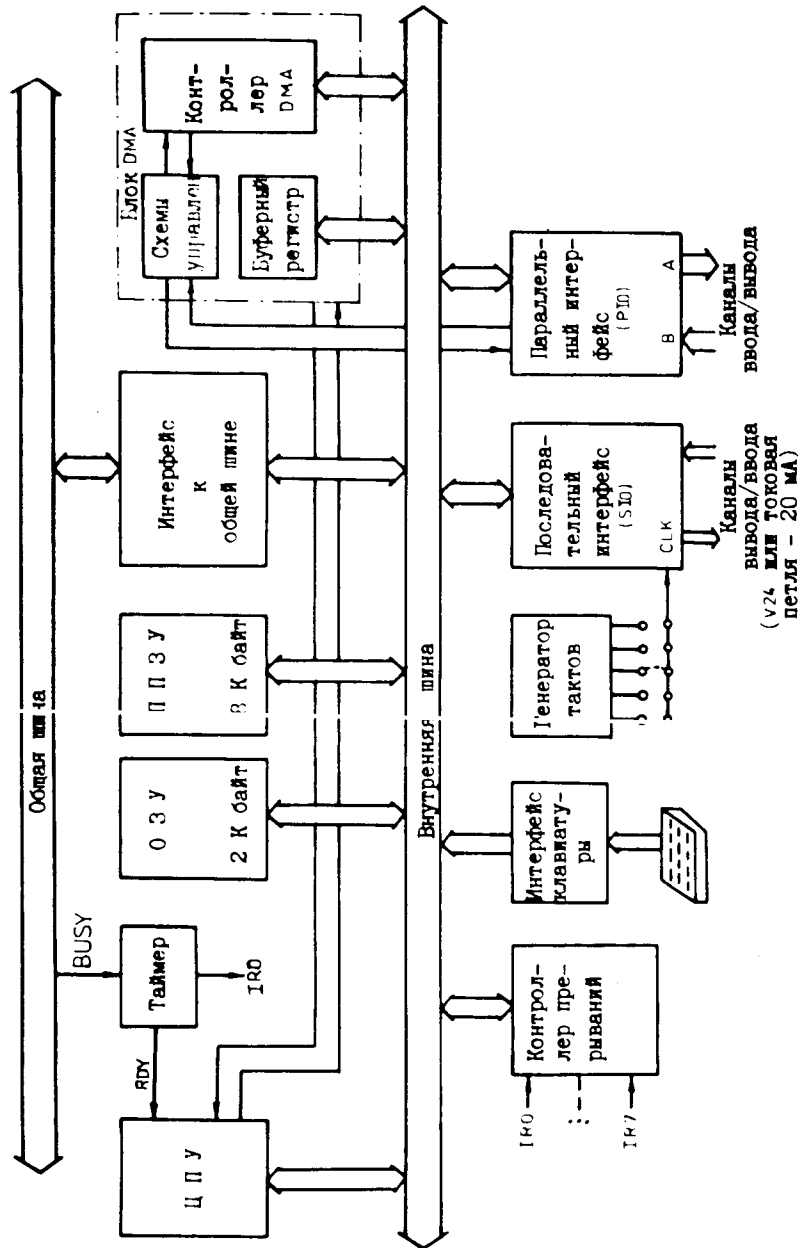


Рис. 4. Модуль монитора.

3.1. ЦПУ и память

ЦПУ построено на элементах серии КР580 и состоит из микропроцессора, тактового генератора и системного контроллера. Работа ОШ контролируется таймером /КР580ВИ53/. Если ОШ оказывается занятой больше, чем на заданный интервал времени /например, при сбое/, то в ЦПУ поступает прерывание с самым высоким приоритетом (IRO). В результате обработки этого прерывания включается сигнал готовности RDY, поступающий в ЦПУ.

Модуль монитора содержит ОЗУ емкостью 2К байт и ПЗУ - 8К байт. В ПЗУ находится резидентная часть математического обеспечения модуля, а ОЗУ используется как оперативная память и как буферная память при обмене информацией с центральной ЭВМ.

ЦПУ имеет возможность занимать ОШ в течение нескольких циклов подряд /монополизация ОШ/. Эта функция реализована схемным путем с помощью триггера, который поддерживает шину BUSY включенной в течение заданного времени /см. рис.1/. Установка и сброс этого триггера осуществляются нулевым разрядом шины данных при обращении по заданному адресу в поле управляющей памяти модуля.

3.2. Канал прямого доступа к памяти

Обычно КПДП используется для обмена данными между памятью и устройствами ввода-вывода без привлечения к этой операции ЦПУ. Такие задачи выполняет, например, контроллер типа КР580ИК57. Для разгрузки ЦПУ и от других видов обмена информацией был разработан специальный блок КПДП /см. рис.5/. Он позволяет производить следующие операции передачи информации:

- внутренняя память - внутренняя память;
- внутренняя память - общая память;
- общая память - общая память;
- параллельный интерфейс - внутренняя память;
- параллельный интерфейс - общая память.

Для реализации первых трех видов передач построен дополнительный буфер и соответствующий блок управления /блок II на рис.5/. Четвертый канал КПДП всегда работает в режиме "Чтение". Считанные данные записываются в буферный регистр, и сразу после этого запускается цикл "Запись" /КПДП - канал 3/, в котором информация переписывается из буфера обратно в память /по новому адресу/. До начала перезаписи блока данных необходимо инициализировать каналы 3 и 4 КПДП /запись в контроллер начального адреса, длины блока и направления передачи/. Указанные схемы разгружают ЦПУ при перемещении блоков данных внутри памяти /например, в задачах динамического распределения памяти/.

В таблице приведены времена перезаписи данных программным способом и при помощи КПДП для блоков различной длины. Из табли-

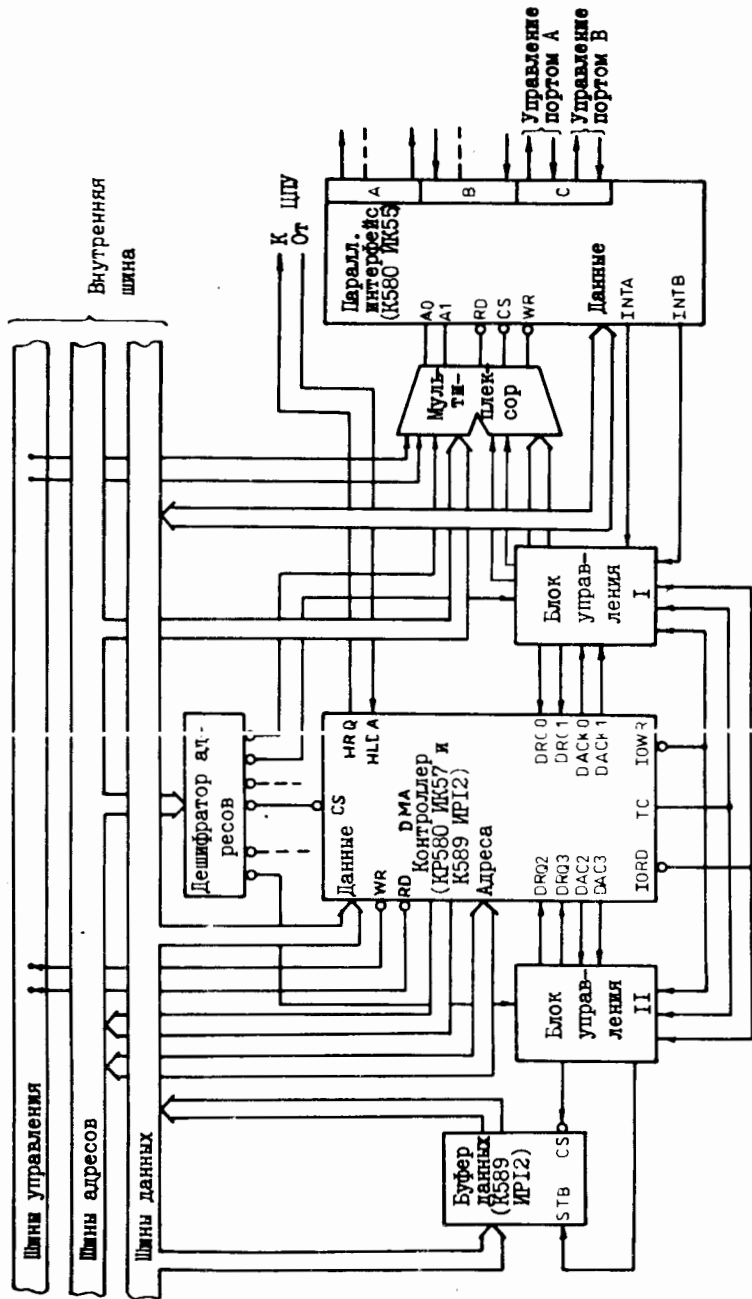


Рис.5. Канал прямого доступа к памяти.

Длина блока в байтах	Время перезаписи в прог. режиме TPR, мкс	Время перезаписи при использ. TDMA, мкс	Отношение TPR/TDMA
4	151	73	2,1
16	511	121	4,2
64	1951	313	6,2
256	7711	1081	7,1
1024	30751	4153	7,5

Примечание: В табличных данных для КПДП учтено время, необходимое для инициализации перезаписи.

цы видно, что даже при малой длине блока получается значительный выигрыш во времени.

Другие виды передач реализованы на основе параллельного интерфейса КР580ИК55, подключенного к блоку КПДП. Указанный интерфейс не предусматривает работу под управлением КПДП, поэтому подключение осуществлено при помощи специальной логики /блок управления I на рис.5/, обеспечивающей работу интерфейса как под управлением ЦПУ /при инициализации/, так и под управлением КПДП /передача данных/. При этом первый канал работает с каналом вывода интерфейса, а второй - с каналом ввода. Таким образом, при работе с центральной ЭВМ модуль монитора может обмениваться управляющей информацией программным способом, а передачу данных производить в режиме прямого доступа к памяти.

3.3. Интерфейсы ввода-вывода

Для выполнения операции ввода-вывода модуль монитора содержит ряд интерфейсов, построенных на основе многорежимного буферного регистра К589ИР12, последовательного интерфейса КР580ИК51 и двух параллельных интерфейсов КР580ИК55.

Буферный регистр служит для подключения клавиатуры, при помощи которой осуществляется диалог пользователь-терминал.

Параллельные интерфейсы можно использовать либо для непосредственного подключения терминала к центральной ЭВМ, либо для подключения к ММПС периферийных устройств /накопитель на магнитных дисках, кассетный магнитофон и др./. Максимальная скорость передачи данных через этот интерфейс составляет 35К байт/с в программном режиме и 350К байт/с при использовании КПДП.

Последовательный интерфейс предназначен для удаленной связи с центральной ЭВМ. Режим работы интерфейса /сопряжение V24 или токовая петля/ устанавливается при помощи переключателей на плате

модуля. При этом можно выбрать любую из следующих скоростей передачи:

- асинхронный режим: 110, 150, 300, 600, 1200, 2400, 4800, 9600, 19200 бод;
- синхронный режим: 600, 1200, 2400, 4800, 9600, 19200, 38400 бод.

3.4. Контроллер прерываний

При помощи программируемого контроллера прерываний KP580BH59 производится расширение числа каналов прерываний в модуле до восьми. Источниками прерываний являются запросы на обслуживание как от других модулей ММПС, так и от внутренних узлов модуля монитора. Каналы прерываний распределены следующим образом:

- IR0 - таймер /надзор за работой ОШ/;
- IR1 - параллельный интерфейс модуля монитора;
- IR2 - последовательный интерфейс модуля монитора;
- IR3 - запрос на обслуживание от дисплейного модуля;
- IR4 - запрос на обслуживание от арифметического модуля;
- IR5, IR6 - свободны;
- IR7 - запрос от клавиатуры.

Маскирование прерываний осуществляется программным путем.

3.5. Связь между узлами модуля монитора

Связь между узлами внутри модуля осуществляется так же, как и связь между модулями ММПС^{1/1}. С этой целью внутримодульное адресное пространство от 14К до 15К разделяется на поля управляющей памяти, причем каждому узлу приписывается одно такое поле:

№ поля	Назначение
1.	Интерфейс ОШ /включение - выключение монополизации/
2.	Инициализация КПДП
3.	КПДП - передача информации типа память ↔ память
4.	КПДП - передача информации типа память ↔ интерфейс
5.	Контроллер прерываний
6.	Последовательный интерфейс
7.	Клавиатура
8.	Параллельный интерфейс /программный режим/.

ЦПУ является главным по отношению ко всем другим узлам модуля. Это устройство составляет задания и заносит их в соответствующее поле управляющей памяти. Подчиненные узлы составляют статусную информацию и записывают ее в память, откуда она считывается

ЦПУ. Возможно также прямое обращение к ЦПУ через контроллер прерываний.

Модуль мониторингового процессора выполнен на двух платах типа КАМАК.

4. АРИФМЕТИЧЕСКИЙ МОДУЛЬ

4.1. Функции

Вычислительные ресурсы арифметического модуля /АМ/ используются для выполнения графических преобразований изображения непосредственно в самом терминале^{3/}, что значительно снижает нагрузку на центральную ЭВМ. В АМ реализуются следующие виды графических преобразований:

- перемещение;
- масштабирование;
- поворот;
- преобразование визуализации, включая отсечение невидимых линий.

Указанные преобразования осуществляются внутримодульной микро-ЭВМ по специальным программам, зашитыми в ППЗУ (firmware)^{4/}. Для выполнения преобразования необходимо записать из модуля монитора в управляющую память АМ код операции, а также все параметры, включая начальный адрес списка преобразуемых координат. После этого АМ самостоятельно считывает координаты из общей памяти, выполняет преобразования и заносит результаты обратно в память.

4.2. Структура арифметического модуля

На рис.6 показана структура АМ. Он содержит микро-ЭВМ на базе микропроцессора KP580ИК80, ППЗУ емкостью 8К байт и ОЗУ - 2К байт, контроллер прерываний и интерфейс к ОШ. К микро-ЭВМ подключены два специализированных арифметических процессора типа АМ 9511, которые выполняют арифметические операции (ADD, SUB, MUL, DIV), а также вычисляют элементарные функции (SIN, COS, LOG, EXP,^{5/} ASIN, X^Y...) от аргументов, представленных в следующих форматах:

- 16 и 32 разряда с фиксированной запятой;
- 32 разряда с плавающей запятой.

Внутримодульная микро-ЭВМ выполняет графические преобразования, используя ресурсы указанных спецпроцессоров. При этом ЦПУ записывает в стек этих процессоров координаты, а затем байт кода операции. Один из спецпроцессоров вычисляет преобразованные X-координаты, а другой - Y-координаты графических объектов, которые подлежат преобразованию. После окончания вычислений арифметические процессоры выставляют запрос прерывания в ЦПУ.

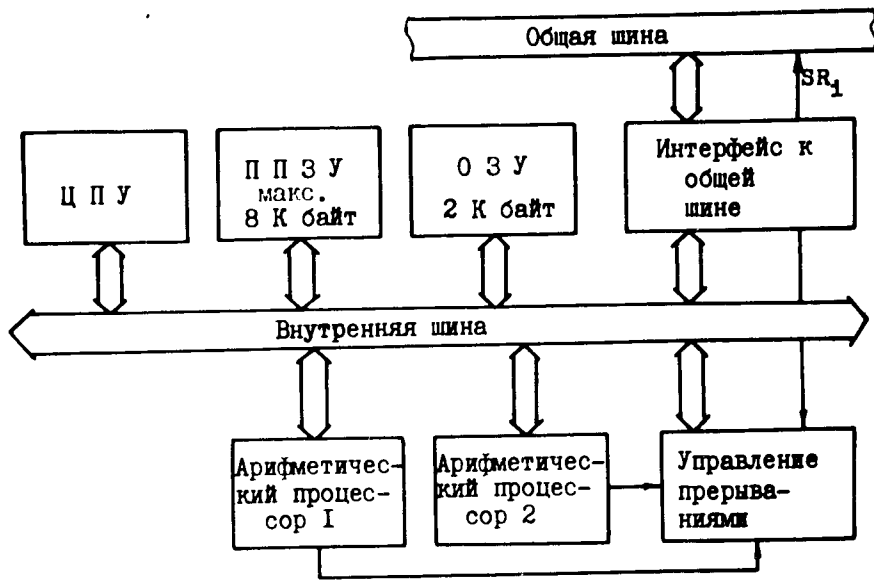


Рис.6. Структура арифметического модуля.

Интерфейс к ОШ включает два БУП, а также флаги TAS и BUSY для параллельной обработки двух заданий. После занесения задания в один из двух БУП выставляется запрос прерывания ЦПУ. Все узлы АМ связаны с ЦПУ через внутреннюю управляющую память.

Арифметический модуль является ярким примером устройства, в котором эффективное выполнение достаточно сложных функций достигнуто путем гармонического сочетания аппаратных средств и внутримодульного математического обеспечения. В то же время аппаратура модуля является универсальной и может использоваться в других применениях. Для этого потребуются изменение только управляющих программ.

Модуль размещен на одной плате КАМАК.

5. ДИСПЛЕЙНЫЙ МОДУЛЬ

Дисплейный модуль /ДМ/ выполняет в терминале функции ввода-вывода графической информации. К их числу относятся:

- выполнение команд дисплейного файла и формирование сигналов, необходимых для управления векторным дисплеем в различных режимах работы /запоминающий, регенеративный и комбинированный/;
- управление координатным шаром /КШ/ и прием информации от него;
- работа со световым карандашом /СК/.

5.1. Структура дисплейного модуля

Структура ДМ приведена на рис.7. ЦПУ, интерфейс к ОШ, а также система прерываний реализованы так же, как и в арифметическом модуле. Рассматриваемый модуль не имеет TAS-флагов, так как к нему может обращаться только модуль монитора. ДМ включает в себя ППЗУ емкостью 4К байт, в котором хранятся управляющие программы, и ОЗУ - 1К байт.

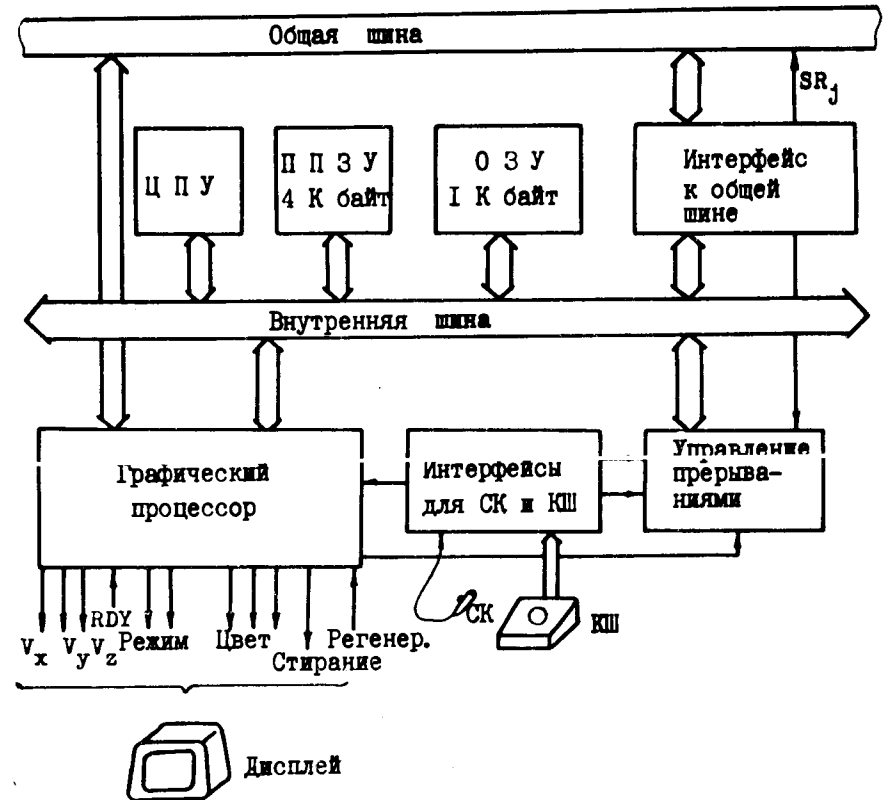


Рис.7. Структура дисплейного модуля.

Подключение КШ осуществляется при помощи специального интерфейса, реализованного на основе ТТЛ-элементов. Импульсы, поступающие от КШ, накапливаются в реверсивных регистрах - счетчиках, X,Y. Когда центр маркера КШ переместится в нужную позицию на экране, специальными командами устанавливаются триггеры запроса прерывания. Обработка этих прерываний возлагается на программное обеспечение модуля.

Световой карандаш подключен непосредственно к графическому процессору /ГП/. Передним фронтом поступающего от СК импульса устанавливается в "1" соответствующий триггер запроса прерывания. В конце операции построения текущего графического примитива ГП опрашивает этот триггер и, если он находится в "1", формирует запрос прерывания в ЦПУ. При обработке этого прерывания ЦПУ опрашивает статус ГП и идентификатор графического примитива, при построении которого поступило прерывание от СК.

Графический процессор получает команды от ЦПУ, к которому он циклически обращается через свою управляющую память. При поступлении команды ГП читает ее код и параметры и выполняет задание, а затем записывает в управляющую память соответствующую статусную информацию и выставляет запрос прерывания, после чего ЦПУ может передавать следующую команду или же обрабатывать статусную информацию. Указанный механизм позволяет организовать очередь команд типа FIFO, что дает возможность компенсировать разницу в быстродействии ЦПУ и ГП.

При помощи команды START ГП переводится в автономный режим работы. В этом режиме он самостоятельно читает команды из модуля общей памяти, начиная с заданного адреса. Для этой цели предусмотрена непосредственная связь ГП с ОШ. Работа ГП в автономном режиме может быть прервана по сигналу GPINT /например, для изменения определенных атрибутов/. Выход из прерывания производится по сигналу CONT, при этом ГП продолжает работу с места, где он был прерван.

5.2. Архитектура графического процессора

Центральное место в архитектуре ГП занимает процессор на основе микропроцессорных секций /ПС/ с микропрограммным управлением /рис.8/. Под управлением ПС работают подключенные к нему функциональные узлы, к числу которых относятся генераторы линий и символов, а также блоки управления яркостью луча и режимами работы дисплея. Интерфейс ГП с ОШ помимо шин адресов, данных и управления содержит также буферный регистр и логические схемы, которые выполняют предварительную загрузку данных с целью выравнивания быстродействия модуля памяти /450 нс/ и ГП /160 нс/.

В набор команд, выполняемых микропрограммой ГП, входят:

- команды построения графических примитивов /точка, линия, символ, .../;
- команды установки атрибутов /яркость, тип линии, размер символа, .../;
- команды управления (START, STOP, JUMP, CONT, ...). Указанные команды имеют следующий формат:

OPC	OP ₁	...	OP _n
-----	-----------------	-----	-----------------

где OPC - код операции /один байт/, а OP₁ ... OP_n - операнды

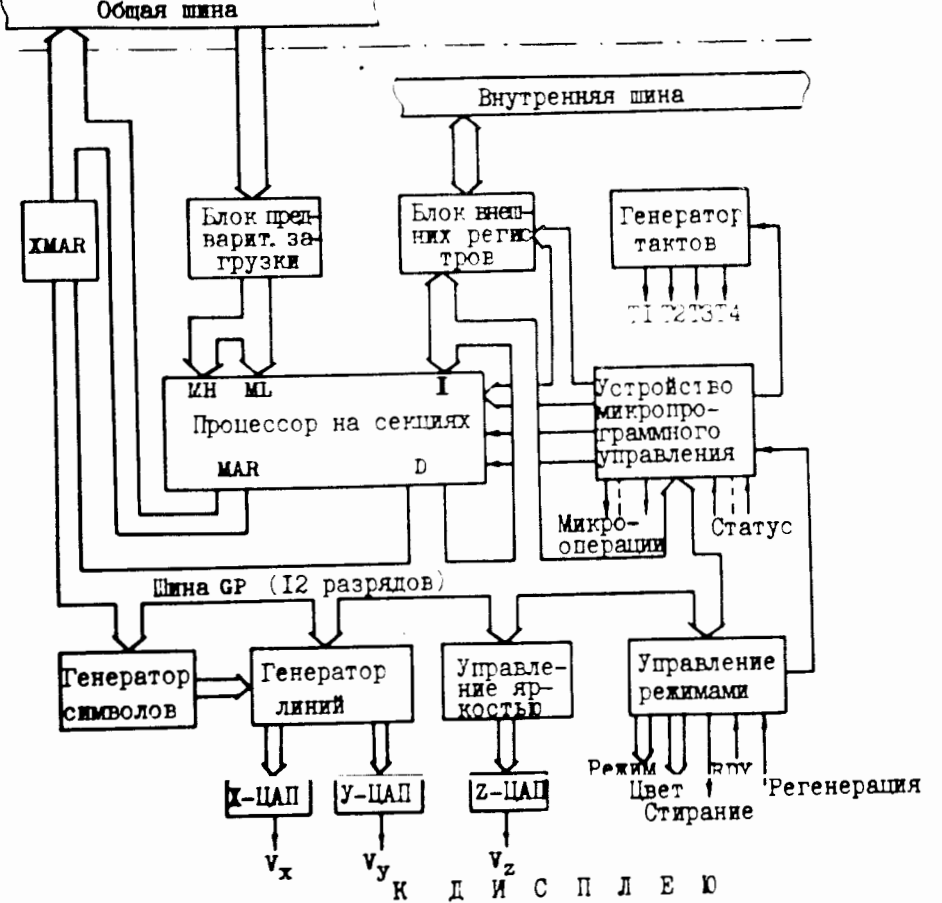


Рис.8. Функциональная схема графического процессора.

команды. Операндами команды могут быть текущие значения атрибутов /один байт/, адреса /два байта/ и координаты экрана /два байта, причем в старшем разряде имеется флаг/.

5.3. Процессор на секциях с микропрограммным управлением

Команды ГП обрабатываются процессором на секциях под управлением микропрограммы. При этом критические по времени участки команд выполняют специализированные функциональные узлы /например, генераторы линий и символов/. ПС построен на секциях типа К589ИК02 /I3002/. Он имеет разрядность 12 бит, что позволяет адресовать до 4096x4096 позиций на экране. К входу I

процессора подключен внешний регистровый файл с двухсторонним доступом, который используется как БУП для связи ГП с ЦПУ. Через M-вход загружаются данные из блока предварительной загрузки, при этом одновременно производится их преобразование в 12-разрядный формат. Процессор разделен на две части /старшую - 4 бита и младшую - 8 бит/, которыми можно управлять раздельно.

Выход данных процессора (D) подключен к 12-разрядной внутренней шине ГП (GP-шина), которая используется для передачи информации подчиненным узлам. Через выход MAR осуществляется адресация при обращении к модулю общей памяти. Специальный 4-разрядный регистр расширения адреса (XMAR) увеличивает разрядность адресной шины до 16 бит, что позволяет адресовать 64К байт памяти. Доступ к регистру XMAR осуществляется через GP-шину.

Устройство микропрограммного управления /МПУ/ вырабатывает все управляющие сигналы для ПС, а также микрооперации для других узлов ГП. Благодаря многофункциональности использования полей микропрограммного слова удалось сократить его длину до 16 бит. Первые три разряда /код микрооперации/ указывают, как интерпретировать остальные разряды слова. Имеются три группы микроопераций:

- команды управления, которые в зависимости от заданных условий определяют последовательность выполнения микропрограммы;
- внутренние команды ПС, управляющие его работой в составе ГП;
- специальные команды, которые вырабатывают микрооперации для управления узлами с жесткой логикой внутри ГП /например, установка атрибутов/.

Все команды управления обрабатываются в блоке управления последовательностью микрокоманд, центральным элементом которого являются БИС типа SN74S482^{16/}. Для внутренних команд ПС код выполняемой функции F0 F6, а также сигналы на управляющие входы CI /перенос/ и K /вход маски/ передаются непосредственно в ПС. При обработке специальных команд включаются дешифраторы микроопераций.

Микропрограмма для ГП была подготовлена при помощи микроассемблера MISA/I, разработанного в ЛВТА ОИЯИ^{17/}.

Работа всех устройств ГП синхронизируется тактовой системой, состоящей из генератора /25 МГц/, делителя, мультиплексора и тактового генератора. Выбор частоты тактовых импульсов T1...T4 осуществляется программно-аппаратным способом в зависимости от типа дисплея и режима его работы. Микропрограмма ГП всегда обрабатывается с максимальной частотой.

При работе с дисплеем на запоминающей ЭЛТ 31ПН^{18/} устанавливаются следующие частоты: обработка микропрограммы - 8 МГц;

построение линии или символа в режиме регенерации - 2 МГц;
построение линии или символа в запоминающем режиме - 200 кГц.

5.4. Генераторы линий и символов

Построение линий производится цифровым способом на основе метода, изложенного в работе^{19/}. Линия генерируется точка за точкой, причем во время ее построения луч постоянно открыт, что позволяет получить на экране непрерывную линию. Инициализация и запуск генератора линий осуществляется микропрограммой.

При генерировании линии ПС под управлением МПУ считывает из памяти все параметры линии /начальные и конечные координаты, атрибуты/, вычисляет длину линии, а также октант, в котором она находится. После этого код октанта и длина линии заносятся в генератор линий, а в регистры ГП записывается начальное значение для вычисления критерия выбора элементарных перемещений по осям X, Y. Затем запускается генератор линий. Последний приостанавливает работу МПУ и принимает на себя управление процессором ПС. Генератор выполняет в каждом тактовом цикле одно элементарное перемещение, учитывая заранее вычисленный код октанта. Одновременно уменьшается на "1" содержимое счетчика длины линии. Какое из элементарных перемещений должен выполнить генератор линий, в каждом цикле вычисляет процессор ПС. По сигналу от счетчика длины линии процесс генерации прекращается, и МПУ продолжает свою работу.

Для построения символов используется метод кусочно-линейной аппроксимации. Ядром генератора символов является штифт емкостью 2Кх8 бит, в котором закодирована форма символов в виде последовательности коротких отрезков /векторов/. Код каждого вектора содержит информацию о длине, направлении и подсвете данного отрезка. Код символа загружается в генератор через GP-шину, после чего начинается его построение. Отдельные отрезки символа строятся генератором линий. С помощью атрибутов задаются размер символа /16 градаций/ и его ориентация /символ расположен вертикально или повернут на 90° против часовой стрелки/.

5.5. Управление подсветом луча и режимами работы дисплея

Интенсивность луча ЭЛТ выбирается в зависимости от установленных атрибутов линий и символов. Сигналы подсвета луча от генераторов линий и символов логически объединяются с выходами блоков управления мерцанием и типом линии. Сформированный таким образом сигнал задерживается относительно сигналов отклонения V_x и V_y для того, чтобы устранить влияние инерционности усилителей отклонения луча в дисплее. Задержанный сигнал подсвета преобразуется Z-ЦАП, выход которого подключен к модулятору луча. Величина напряжения V_z зависит от заданного атрибута яркости.

Сигналы установки режима работы дисплея /регенеративный, запоминающий или комбинированный/, цвета изображения и стирания экрана формируются соответствующим блоком управления по командам от МПУ. Этот блок осуществляет также управление регенерацией изображения по сигналам от внешнего источника синхронизации.

5.6. Характеристики графического процессора

Возможности и параметры графического процессора иллюстрируются приведенными ниже данными:

Тип дисплея - векторный /на обычной или запоминающей ЭЛТ/
Режимы работы дисплея - регенеративный, запоминающий или комбинированный.

Количество адресуемых точек - 4096x4096 /в прототипе используются 10-разрядные ЦАП, что позволяет адресовать только 1024x1024 точек/.

Сигналы отклонения и подсвета луча V_x, V_y, V_z - $0 \div +5В$,
Управляющие сигналы - 8 шин TTL /2 - управление режимом, 3 - цвет, 1 - стирание изображения, 1 - синхронизация регенерации, 1 - готовность дисплея/.

Скорость построения графических примитивов /приведенные ниже значения даны с учетом времени загрузки координат линии или кода символа/:

длинные линии /1024 точки/ - макс. 7700 линий/с
короткие линии /до 50 точек/ - макс. 80000 линий/с
символы текста - 200000 симв./с
символы маркера - 180000 симв./с

Характеристика атрибутов:

число типов линий - 6 /сплошная, пунктирная, штриховая - 2, штрихпунктирная - 2/

число уровней яркости - 16

количество цветов - 8

мерцание - вкл./выкл.

количество размеров

символов - 16

число типов

маркеров - 6 (•, +, *, O, x, □)

ориентация символа - вертикальное расположение или под углом 90°

типы символов - латинские строчные и заглавные или латинские и русские заглавные.

Дисплейный модуль размещен на двух платах КАМАК.

Авторы благодарят А.Лайх и А.Д.Полынцева за полезные обсуждения.

ЛИТЕРАТУРА

1. Лайх Х. и др. ОИЯИ, P11-83-7, Дубна, 1983.
2. Березенко А.И. и др. Микропроцессорные комплекты повышенного быстродействия. "Радио и связь", М., 1981.
3. Leich H. JINR, E11-82-791, Dubna, 1982.
4. Leich A., Polyntsev A.D. JINR, E11-82-793, Dubna, 1982.
5. AM9511 Arithmetic processing unit Advanced Micro Devices, Inc., 1978.
6. SN74S482 n-Bit-slice expandable control element. Texas Instruments, Bulletin No DL-S 7612384.
7. Rudalics M. JINR, E11-82-82, Dubna, 1982.
8. Leich H. et al. JINR, E11-81-296, Dubna, 1981.
9. Kamae T. et al. IEEE Trans. on Comp., 1979, vol.C-28, No. 1, p. 728.

Рукопись поступила в издательский отдел
8 июня 1983 года.

НЕТ ЛИ ПРОБЕЛОВ В ВАШЕЙ БИБЛИОТЕКЕ?

Вы можете получить по почте перечисленные ниже книги, если они не были заказаны ранее.

ДЗ-11787	Труды III Международной школы по нейтронной физике. Алушта, 1978.	3 р. 00 к.
Д13-11807	Труды III Международного совещания по пропорциональным и дрейфовым камерам. Дубна, 1978.	6 р. 00 к.
	Труды VI Всесоюзного совещания по ускорителям заряженных частиц. Дубна, 1978 /2 тома/	7 р. 40 к.
Д1,2-12036	Труды V Международного семинара по проблемам физики высоких энергий. Дубна, 1978	5 р. 00 к.
Д1,2-12450	Труды XII Международной школы молодых ученых по физике высоких энергий. Приморско, НРБ, 1978.	3 р. 00 к.
	Труды VII Всесоюзного совещания по ускорителям заряженных частиц, Дубна, 1980 /2 тома/	8 р. 00 к.
Д11-80-13	Труды рабочего совещания по системам и методам аналитических вычислений на ЭВМ и их применению в теоретической физике, Дубна, 1979	3 р. 50 к.
Д4-80-271	Труды Международной конференции по проблемам нескольких тел в ядерной физике. Дубна, 1979.	3 р. 00 к.
Д4-80-385	Труды Международной школы по структуре ядра. Алушта, 1980.	5 р. 00 к.
Д2-81-543	Труды VI Международного совещания по проблемам квантовой теории поля. Алушта, 1981	2 р. 50 к.
Д10,11-81-622	Труды Международного совещания по проблемам математического моделирования в ядерно-физических исследованиях. Дубна, 1980	2 р. 50 к.
Д1,2-81-728	Труды VI Международного семинара по проблемам физики высоких энергий. Дубна, 1981.	3 р. 60 к.
Д17-81-758	Труды II Международного симпозиума по избранным проблемам статистической механики. Дубна, 1981.	5 р. 40 к.
Д1,2-82-27	Труды Международного симпозиума по поляризационным явлениям в физике высоких энергий. Дубна, 1981.	3 р. 20 к.
Р18-82-117	Труды IV совещания по использованию новых ядерно-физических методов для решения научно-технических и народнохозяйственных задач. Дубна, 1981.	3 р. 80 к.
Д2-82-568	Труды совещания по исследованиям в области релятивистской ядерной физики. Дубна, 1982.	1 р. 75 к.
Д9-82-664	Труды совещания по коллективным методам ускорения. Дубна, 1982.	3 р. 30 к.
ДЗ,4-82-704	Труды IV Международной школы по нейтронной физике. Дубна, 1982.	5 р. 00 к.

Заказы на упомянутые книги могут быть направлены по адресу:
101000 Москва, Главпочтамт, п/я 79
Издательский отдел Объединенного института ядерных исследований

Лайх Х., Левчановский Ф.В., Приходько В.И. P11-83-385
Мультимикропроцессорная система управления интеллектуальным графическим терминалом. Техническая реализация

Рассматривается техническая реализация мультимикропроцессорной системы, предназначенной для управления интеллектуальным графическим терминалом. Высокая производительность системы при низких затратах достигается путем построения функциональных модулей на основе универсальных микропроцессоров, микропроцессорных секций и схем с жесткой логикой, связанных в единый комплекс.

Работа выполнена в Лаборатории вычислительной техники и автоматизации ОИЯИ.

Препринт Объединенного института ядерных исследований. Дубна 1983

Leich H., Levchanovsky F.V., Prikhodko V.I. P11-83-385
Multi-Microprocessor System for Control of an Intelligent Graphic Terminal. Technical Realization

Technical realization of a multi-microprocessor system intended for control of an intelligent graphic terminal are described. High system performance paired with low cost is obtained by combining microprocessors, bit-slice-elements and hardware logic in the module building blocks.

The investigation has been performed at the Laboratory of Computing Technique and Automations JINR.

Preprint of the Joint Institute for Nuclear Research. Dubna 1983

Перевод О.С.Виноградовой.