

90-526



сообщения
объединенного
института
ядерных
исследований
дубна

1058/91

P10-90-526

Г.Ганбат, Б.Сэргэлэн

УНИВЕРСАЛЬНЫЙ ИНТЕРФЕЙС
К МИКРОПРОЦЕССОРНОЙ СИСТЕМЕ

1990

Одной из распространенных задач при подключении экспериментальной аппаратуры к периферийным устройствам является разработка стандартных и специальных интерфейсов в зависимости от развития средств для автоматизации. С целью расширения протокола КАМАК и использования этого конструктива в рамках других, более современных протоколов в ЛСВЭ разработана микропроцессорная система МИК /1/, которая позволяет совмещать на магистрали крейта работу по протоколам КАМАК и МУЛЬТИБАС. Такая организация взаимодействия в системе МИК внутри крейта даёт возможность размещать вместе с модулями КАМАК модули, выполненные в механике КАМАК, но поддерживающие на магистрали протокол МУЛЬТИБАС.

В данной работе описывается интерфейс, поддерживающий протокол МУЛЬТИБАС, для подключения этой системы к различным периферийным устройствам, в том числе к ЭЭВМ.

Для наиболее простого соединения периферийного устройства с шиной системы используются порты ввода-вывода. При разработке описываемого интерфейса одним из основных подходов к организации сопряжения узлов системы и устройств является жесткая унификация.

Данный интерфейс снабжен двумя стандартными портами для связи с внешними устройствами - последовательным каналом RS-232C и параллельным каналом Centronix. Как известно, в отличие от последовательной связи, четкие стандарты на параллельную связь отсутствуют. Параллельные передачи выполняются или простым помещением данных в буферный регистр выходных данных интерфейса или восприятием данных из буферного регистра входных данных интерфейса, либо передача управляется сигналами квитирования или синхронизации. В данной работе применен способ асинхронной параллельной передачи, т.е. передача осуществляется с помощью квитующих сигналов. Прием и передача сигналов осуществляется под управлением программных средств /2/.

Применение универсального синхронно-асинхронного программируемого приемопередатчика (УСАПП) в разработке обеспечивает все требования пользователя, касающиеся обмена данными в различных форматах скоростей с помощью программного управления.

Функциональная схема интерфейса показана на рисунке и включает в себя следующие узлы:

- 16-разрядный двунаправленный буфер данных с шины системы,
- селектор и дешифратор портов,
- 16-разрядный входной буфер данных с внешнего устройства (ВУ),
- 16-разрядный выходной регистр и буфер данных в ВУ,
- статусный регистр,
- последовательный интерфейсный БИС (УСАПП),
- преобразователь сопряжения по RS-232C.

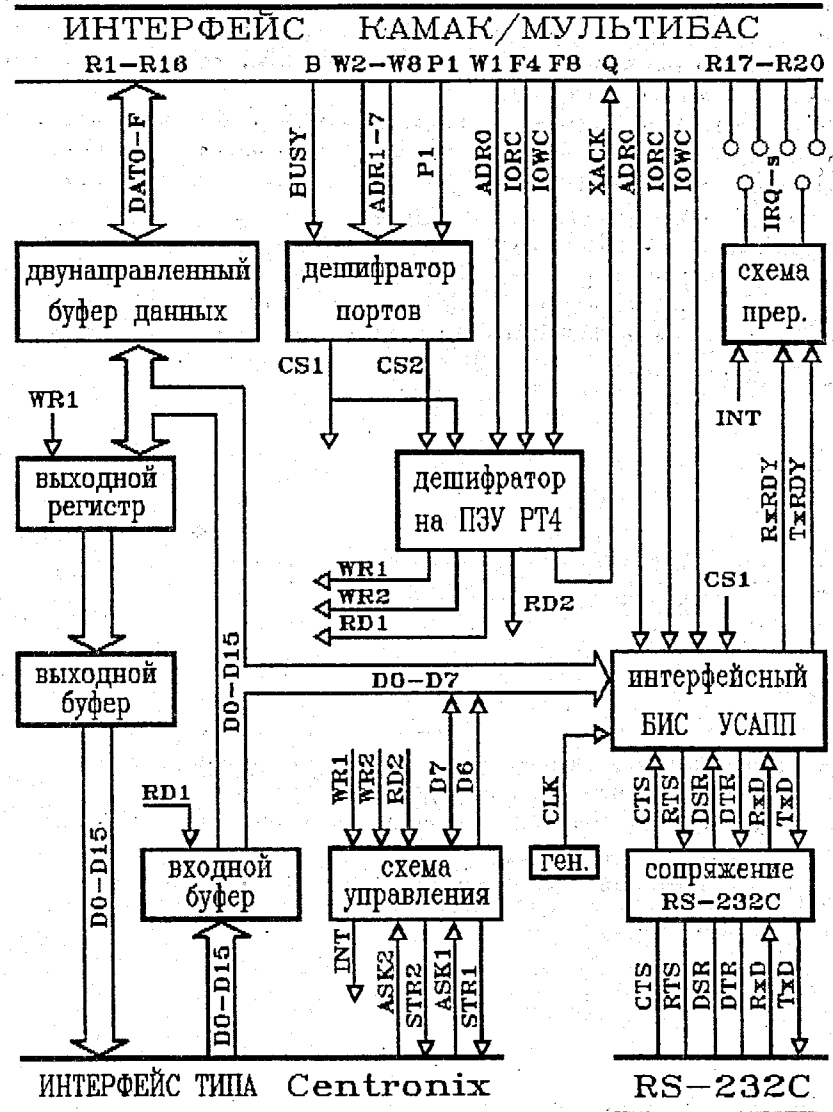
Адресация к портам интерфейса производится по шинам магистрали W1-W8 (ADRO-ADR7). Для передачи данных используются линии магистрали R1-R16 (DATO-DATF) как двунаправленные, сопровождающиеся по шинам F4 и F8 сигналами МУЛЬТИБАС'а IORC и IOWC. Для возможности выбора любых адресов портов в пределах 20H-DEFH имеется компаратор, дешифратор и набор переключек.

В режиме последовательной передачи данных на соответствующие выходы БИС подаются непосредственно следующие сигналы: выбор БИС CS1, младший бит адреса A0, определение ввода-вывода IOWC, IORC и данные D0-D7 /3/.

При организации обмена в параллельном формате на входы дешифратора, реализованного на ПЗУ типа PT4, подаются сигналы выбора элемента CS2, A0, IOWC и IORC. В результате на выходе дешифратора формируются следующие сигналы:

- сигнал записи данных, поступающих через двунаправленный буфер с шин данных системы, в регистр для передачи в ВУ;
- сигнал чтения данных с ВУ, поступающих через входной буфер, на шину данных системы;
- сигнал записи единицы в 8-м разряде данных в регистр разрешения прерывания;
- сигнал опроса седьмого или восьмого разряда о завершении приема данных в ВУ или о присутствии запроса флага передачи данных с ВУ в систему соответственно.

В формировании сигнала подтверждения XACK, с помощью которого микро-ЭВМ контролирует окончания передачи, участвуют сигналы выборов CS1, CS2, передаваемые через схему "ИЛИ" с необходимой задержкой. При обслуживании прерывания центральный процессорный элемент может принимать сигналы прерывания от внешних модулей по шинам магистрали R17-R20 /1/. Предусмотрена возможность формирования сигналов прерывания на шину системы, где такими запросами на прерывание могут быть сигналы TxRDY и KxRDY с УСАПП и сигнал с выхода схемы "И",



Функциональная схема универсального интерфейса

которая пропускает сигнал запроса с ВУ при параллельном обмене данными, когда программно установлен регистр разрешения прерывания. Возможен обмен информацией как в байтовом, так и в двухбайтовом режиме в зависимости от ВУ.

В асинхронном режиме последовательной передачи в зависимости от охростройства внешнего устройства скорость передачи данных может изменяться от 1200 до 4600 бод программным путем и коммутацией переключателей. Сопряжение системы автоматизации с использованием таких стандартных интерфейсов может поддерживаться очень удобными и разнообразными программами (PROCOMM, PC-TALK и т.п.).

Подключение кабеля последовательной и параллельной связи к ВУ производится на передней панели модуля с помощью разъемов типа RP15-9 и RP15-50.

Литература

1. Вендрот Л., Глейбман Э.М., Жучко В.Е., Кудряков А.В. ОИЯИ, Р10-87-109, Дубна, 1987.
2. Ю-Чжен Лю, Гибсон Г. Микропроцессорные семейства 8086/8088, Москва, "Радио и связь", 1987.
3. INTEL MULTIBUS Interfacing, INTEL Corporation, 1977.

Рукопись поступила в издательский отдел
20 ноября 1990 года.