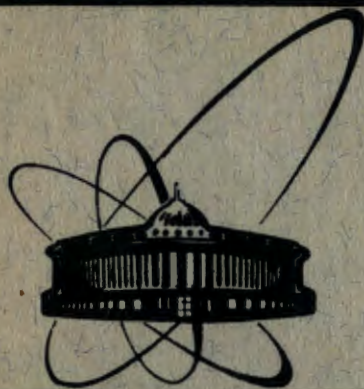


89-751



сообщения
объединенного
института
ядерных
исследований
дубна

Б 724

P10-89-751 E+

В.Ф.Бобраков, А.Б.Тулаев

МОДУЛЬ ВВОДА-ВЫВОДА
АНАЛОГОВОЙ И ЦИФРОВОЙ ИНФОРМАЦИИ
ДЛЯ ПК ТИПА IBM PC/XT/AT

1989

При создании на базе ПК типа IBM PC XT/AT систем автоматизации, в которых число измеряемых параметров и управляемых объектов невелико, целесообразно применять функциональные модули, устанавливаемые непосредственно в ПК¹⁻³.

В данной работе описывается один из таких функциональных модулей, содержащий схемы измерительного АЦП, ЦАП, программируемого таймера-счетчика и параллельного интерфейса.

Модуль имеет следующие технические характеристики.

Аналого-цифровой преобразователь

Число входных каналов	— 8,
Режимы выбора входного канала	— выбор фиксированного канала, — сканирование N каналов;
Разрядность АЦП	— 10;
Режимы работы АЦП	— униполярный (0 — 10 В), — биполярный (-5 — +5 В);
Время преобразования АЦП	— менее 30 мкс;
Погрешность преобразования АЦП	— 0,25%;
Режимы запуска	— внутренний, — внешний;
Режимы считывания	— по программному каналу, — по каналу DMA;
Задающий сигнал таймера (с возможностью деления на 2, 4, 8, 16)	— OSC или CLOCK системной шины;

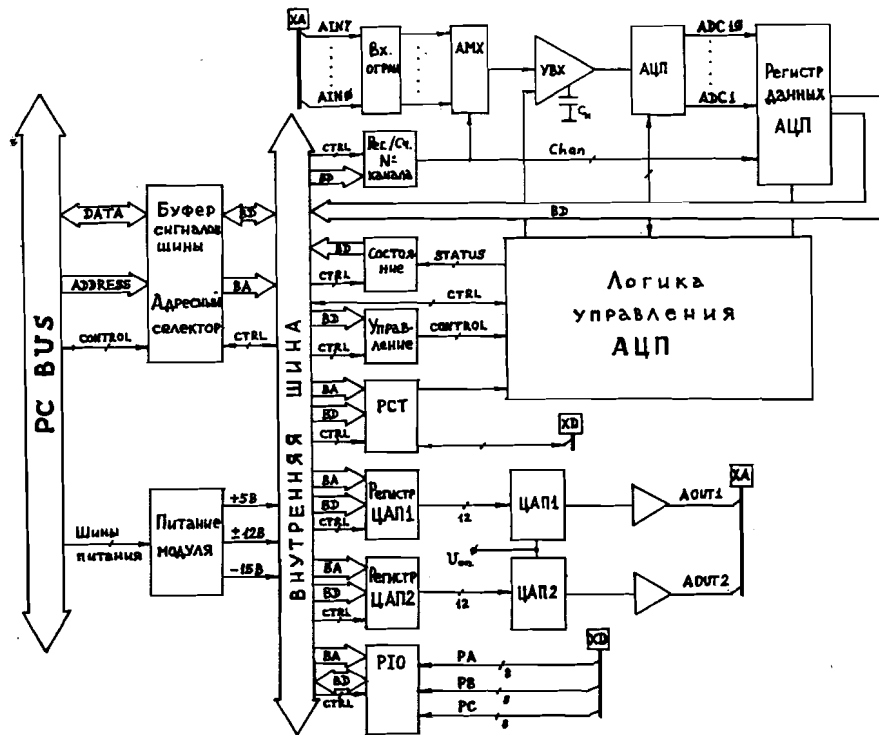
Канал прерывания	— IRQ2 или IRQ3 шины XT;
Канал DMA	— 1 или 3 шины XT.

Цифроаналоговый преобразователь

Число каналов ЦАП	— 2;
Разрядность ЦАП	— 12;
Время преобразования ЦАП	— 3,5 мкс.

Программируемый таймер-счетчик

Число каналов	— 2;
Разрядность	— 16;
Максимальная входная частота	— 2 МГц;
Число режимов работы	— 6;
Интерфейс	— TTL.



Функциональная схема модуля

Программируемый параллельный интерфейс

Число линий ввода-вывода — 24;
Интерфейс — TTL.

Функциональная схема модуля представлена на рисунке. На схеме можно выделить следующие функциональные узлы: логику взаимодействия с шиной ПК, регистры состояния и управления, программируемый таймер-счетчик, три независимых тракта данных (аналого-цифрового преобразования, цифроаналогового преобразования — 2 канала, и параллельного интерфейса ввода-вывода) и формирователи питающих напряжений аналоговых схем.

Необходимые для функционирования модуля сигналы системной шины ПК буферизуются, адресный селектор выделяет область рабочих адресов в свободном пространстве ввода-вывода:

Регистр состояния	220	Чтение
Регистр управления	220	Запись
Регистр данных АЦП	224	Чтение
Регистр-счетчик номера канала	224	Запись

Программный сброс	228	Чтение
Сброс запроса прерывания	228	Запись
Программируемый таймер-счетчик	230-233	Чтение/запись
Регистр ЦАП-1	240-24F	Запись
Регистр ЦАП-2	250-25F	Запись
Программируемый параллельный интерфейс	260-263	Чтение-запись

Адресный селектор выполнен на базе ПЗУ, благодаря чему область рабочих адресов легко перемещается.

Буферизованные сигналы данных, адреса и управления составляют внутреннюю шину модуля.

4-разрядный регистр состояния содержит информацию о текущем состоянии модуля. Назначения разрядов регистра следующие:

- 3 — Timer_02: выход 2 канала таймера-счетчика;
- 2 — Timer_01: выход 1 канала таймера-счетчика;
- 1 — IntRq: флаг запроса прерывания;
- 0 — Busy: "регистр данных АЦП занят".

8-разрядный регистр управления определяет режимы работы модуля. Назначения разрядов регистра следующие:

- 7 — резерв;
- 6 — Timer_G2: разрешающий вход 2 канала таймера-счетчика;
- 5 — Timer_G1: разрешающий вход 1 канала таймера-счетчика;
- 4 — Uni/-Bi: выбор режима работы АЦП;
- 3 — IntEnb: разрешение прерывания;
- 2 — DmaEnb: разрешение работы по каналу прямого доступа;
- 1 — ScanEnb: разрешение режима сканирования каналов;
- 0 — ADCEnb: разрешение работы АЦП.

Тракт аналого-цифрового преобразования содержит блок диодных ограничителей входного сигнала, 8-канальный аналоговый мультиплексор КР590КН6, устройство выборки-хранения аналогового сигнала КР1100СК2, однокристалльный АЦП К1113ПВ1, 16-разрядный выходной регистр данных, регистр-счетчик номера канала, программируемый таймер временных интервалов (канал 0 БИС КР580ВИ53) и логические схемы управления преобразованием и считыванием.

Перед началом преобразования необходимо записью соответствующих разрядов в регистр управления выбрать:

- режим работы АЦП (униполярный или биполярный);
- режим выбора канала (фиксированный или сканирования);
- режим считывания данных (по программному каналу или по каналу DMA),

а также разрешить или запретить прерывание.

Номер выбранного входного канала (или номер старшего канала для режима сканирования) записывается в регистр-счетчик номера канала.

При работе в режиме прямого доступа к памяти соответствующий канал DMA должен быть предварительно программно инициализирован¹⁴.

Для получения запускающих импульсов с требуемым периодом канал таймера 0 также должен быть предварительно программно инициализирован¹⁷.

Цикл аналого-цифрового преобразования запускается либо по сигналу таймера, либо внешним стробом при наличии разрешающего разряда управления ADCEnb.

Окончание цикла преобразования вызывает установку в состояние логической единицы разряда Busy регистра состояния. При работе по программному каналу разряд IntRq регистра состояния также устанавливается в состояние логической единицы и при наличии разрешения IntEnb происходит прерывание. Младший и старший байты регистра данных АЦП считываются двумя последовательными обращениями к этому регистру, причем программисту следует позаботиться о том, чтобы успеть считать оба байта данных раньше, чем завершится следующий цикл преобразования.

При работе по каналу DMA окончание цикла преобразования устанавливает запрос шины DRQ и оба байта данных из регистра аппаратно считываются в два последовательных байта в выбранной буферной области памяти ПК, происходит автоматический инкремент адреса памяти и сброс запроса DRQ. Заполнение DMA-буфера индицируется сигналом системной шины T/C, который вызывает установку в состояние логической единицы разряда IntRq регистра состояния, и при наличии разрешения IntEnb — прерывание.

Содержимое разрядов байтов данных интерпретируется следующим образом:

Младший байт (считывается первым)	Старший байт (считывается вторым)
7 — разряд данных АЦП 8;	7 — не используется;
6 — разряд данных АЦП 7;	6 — номер вх.канала разряд 2;
5 — разряд данных АЦП 6;	5 — номер вх.канала разряд 3;
4 — разряд данных АЦП 5;	4 — номер вх.канала разряд 0;
3 — разряд данных АЦП 4;	3 — не используется;
2 — разряд данных АЦП 3;	2 — не используется;
1 — разряд данных АЦП 2;	1 — знаковый разряд АЦП 10;
0 — разряд данных АЦП 1;	0 — разряд данных АЦП 9.

В режиме автоматического сканирования входных каналов окончание каждого цикла преобразования вызывает декремент счетчика

каналов; таким образом, если в регистр-счетчик было записано число N, то номера каналов будут перебираться в следующей последовательности: N, N — 1, ..., 1, 0, N, N — 1, ... Данный режим может быть полезен для "квазисовременной" регистрации нескольких параметров при исследовании медленно текущих процессов.

Два идентичных канала цифроаналогового преобразования инициализируются записью 12-разрядного слова в регистр соответствующего ЦАП, причем младшие 8 бит передаются по шинам данных BDO-BD7, а старшие 4 бита данных — по шинам адреса ВАО-ВАЗ.

Приведенный ниже пример иллюстрирует запись шестнадцатеричного числа 0123H в регистр ЦАП-1 на языке Turbo Pascal:
Port[\$2C0 + \$01] := \$23.

Частным случаем работы ЦАП является работа с пониженной точностью в байтовом режиме. При этом 8-разрядное слово данных записывается по базовому адресу соответствующего регистра ЦАП.

Оба ЦАП сбрасываются в 0 сигналом системной шины ResetDrv и командой программного сброса.

Все входные и выходные аналоговые сигналы выводятся на разъем ХА, расположенный на задней панели модуля.

Программируемый таймер-счетчик построен на основе БИС КР580ВИ53 и имеет 3 независимых 16-разрядных декрементных счетных канала, функционирующих в одном из 6 режимов¹⁷. Нулевой канал используется для таймирования АЦП, каналы 1 и 2 предоставляются в распоряжение пользователя и могут быть полезны при счете внешних событий, таймирования, генерирования последовательностей импульсов, измерения интенсивности и частоты.

Входы и выходы каналов 1 и 2 таймера-счетчика при помощи переключек на плате могут быть скоммутированы либо на контакты выходного разъема, либо следующим образом:

тактовые входы	— на один из выходов делителя задающей частоты системной шины;
разрешающие входы	— на разряды 5 и 6 регистра управления;
выходы	— на разряды 2 и 3 регистра состояния.

Входы и выходы счетчика-таймера TTL-совместимы.

Программируемый параллельный интерфейс ввода-вывода построен на основе БИС КР580ВВ55, имеющей 24 входные-выходные индивидуально программируемые TTL-совместимые линии¹⁷.

Все входные и выходные цифровые сигналы выводятся на разъем XD, расположенный на задней панели модуля.

На языке Turbo Pascal написан набор базовых процедур, позволяющих использовать модуль без подробного знания его внутренней структуры.

Описанный модуль может быть использован для организации систем сбора и обработки аналоговых сигналов, контроля параметров и управления аналоговыми процессами, построения автономных анализаторов на базе ПК, а также управления исполнительными механизмами и внешними устройствами при помощи цифрового параллельного интерфейса. В частности, на базе данного модуля была построена система анализа вибраций подвижного отражателя реактора ИБР-2.

В заключение авторы выражают благодарность Ж.Г.Ни и В.Г.Купцову за большую помощь при создании модуля, Й.Молнару за ряд полезных консультаций, Г.П.Жукову и В.И.Луцикову за постоянный интерес к работе.

ЛИТЕРАТУРА

1. Грос Т. и др. — ОИЯИ, Р3-88-313, Дубна, 1988.
2. Александров А.Л. и др. — В мире персональных компьютеров. 1989, вып.2, с.138.
3. PC-LabCard Series catalog. НУЕХ, Wien, 1988.
4. Кулинич П.А. и др. — ОИЯИ, Р10-87-876, Дубна, 1987.
5. Алексенко А.Г. и др. — Применение прецизионных аналоговых микросхем. М. Радио и связь, 1985.
6. Data acquisition products catalog. — Analog Devices Inc., 1978.
7. Component Data Catalog. — Intel Corp., 1982.

Рукопись поступила в издательский отдел
3 ноября 1989 года.

НЕТ ЛИ ПРОБЕЛОВ В ВАШЕЙ БИБЛИОТЕКЕ?

Вы можете получить по почте перечисленные ниже книги, если они не были заказаны ранее.

Д13-84-63	Труды XI Международного симпозиума по ядерной электронике. Братислава, Чехословакия, 1983.	4 р. 50 к.
Д2-84-366	Труды 7 Международного совещания по проблемам квантовой теории поля. Алушта, 1984.	4 р. 30 к.
Д1,2-84-599	Труды VII Международного семинара по проблемам физики высоких энергий. Дубна, 1984.	5 р. 50 к.
Д17-84-850	Труды III Международного симпозиума по избранным проблемам статистической механики. Дубна, 1984. (2 тома)	7 р. 75 к.
Д11-85-791	Труды Международного совещания по аналитическим вычислениям на ЭВМ и их применению в теоретической физике. Дубна, 1985.	4 р. 00 к.
Д13-85-793	Труды XII Международного симпозиума по ядерной электронике. Дубна, 1985.	4 р. 80 к.
Д4-85-851	Труды Международной школы по структуре ядра. Алушта, 1985.	3 р. 75 к.
Д3,4,17-86-747	Труды V Международной школы по нейтронной физике Алушта, 1986.	4 р. 50 к.
—	Труды IX Всесоюзного совещания по ускорителям заряженных частиц. Дубна, 1984. (2 тома)	13 р. 50 к.
Д1,2-86-668	Труды VIII Международного семинара по проблемам физики высоких энергий. Дубна, 1986. (2 тома)	7 р. 35 к.
Д9-87-106	Труды X Всесоюзного совещания по ускорителям заряженных частиц. Дубна, 1986. (2 тома)	13 р. 45 к.
Д7-87-68	Труды Международной школы-семинара по физике тяжелых ионов. Дубна, 1986.	7 р. 10 к.
Д2-87-123	Труды Совещания "Ренормгруппа - 86". Дубна, 1986.	4 р. 45 к.
Д4-87-692	Труды Международного совещания по теории малочастичных и кварк-адронных систем. Дубна, 1987.	4 р. 30 к.
Д2-87-798	Труды VIII Международного совещания по проблемам квантовой теории поля. Алушта, 1987.	3 р. 55 к.
Д14-87-799	Труды II Международного симпозиума по проблемам взаимодействия мюонов и пионов с веществом. Дубна, 1987.	4 р. 20 к.
Д17-88-95	Труды IV Международного симпозиума по избранным проблемам статистической механики. Дубна, 1987.	5 р. 20 к.

Д14-88-833	Труды рабочего совещания "Современные направления в активационном анализе ОИЯИ". Дубна, 1988	2 р. 40 к.
Д13-88-938	Труды XIII Международного симпозиума по ядерной электронике. Варна, 1988	4 р. 30 к.
Д10-89-70	Труды Международной школы по вопросам применения ЭВМ в физических исследованиях. Дубна, 1988.	2 р. 60 к.
Р2-89-138	Труды семинара "Гравитационная энергия и гравитационные волны". Дубна, 1988	1 р. 10 к.
Д19-89-143	Труды рабочего совещания по генетическому действию корпускулярных излучений. Дубна, 1988	4 р. 30 к.
Д4-89-221	Труды рабочего совещания по разработке и созданию излучателя и детектора гравитационных волн. Дубна, 1988	1 р. 60 к.

Заказы на упомянутые книги могут быть направлены по адресу: 101000 Москва, Главпочтамт, п/я 79. Издательский отдел Объединенного института ядерных исследований.

Бобраков В.Ф., Тулаев А.Б.

P10-89-751

Модуль ввода-вывода аналоговой и цифровой информации для ПК типа IBM PC/XT/AT

Описывается модуль ввода-вывода аналоговой и цифровой информации для ПК типа IBM PC/XT/AT, содержащий 8-канальный 10-разрядный аналого-цифровой преобразователь, два 12-разрядных цифроаналоговых преобразователей, программируемый счетчик-таймер и программируемый 24-разрядный параллельный интерфейс. Модуль представляет собой плату в стандарте электроники ПК и устанавливается в один из разъемов системного блока. Модуль предназначен для использования в автоматизированных системах реального времени на базе ПК типа IBM PC/XT/AT.

Работа выполнена в Лаборатории нейтронной физики ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1989

Перевод авторов

Bobrakov V.F., Tulaev A.B.

P10-89-751

Analog and Digital Input-Output Unit for IBM PC/XT/AT

Digital and analog input-output unit for IBM PC/XT/AT and compatibles which contains 8-channel 10-bit A/D converter, two 12-bit D/A converters, programmable counter-timer and programmable 24-bit parallel interface is described. Unit is a single plug-in card in a standart of IBM PC electronics. Unit is intended for broad applications in PC-based real time data acquisition and control systems.

The investigation has been performed at the Laboratory of Neutron Physics, JINR.

Communication of the Joint Institute for Nuclear Research. Dubna 1989