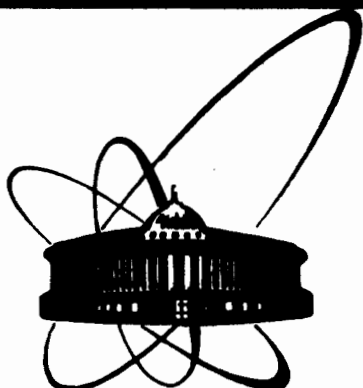


87-109



**СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА**

P10-87-109

Л. Вендрот, Э. М. Глейбман, В. Е. Жучко,
А. В. Кудряков

**МНОГОПРОЦЕССОРНАЯ СИСТЕМА МИК
С СОВМЕЩЕННЫМ ПРОТОКОЛОМ
КАМАК/МУЛЬТИБАС**

1987

Развивая направление по применению микропроцессоров в системе КАМАК и использованию этой аппаратуры для автоматизации физических установок и экспериментов, мы пришли к необходимости организации внутри крейта многопроцессорной работы за счет совмещения стандартного протокола КАМАК /EUR-4100/ с протоколом МУЛЬТИБАС^{1,2/}. Такая организация взаимодействия внутри крейта кроме возможностей распараллеливания вычислительного процесса позволяет легко использовать стандартные БИС и представляет значительно большие возможности пользователям /по сравнению с ранними разработками/ за счет адаптации широко распространенных операционных систем.

В связи с этим в период с 1983 по 1986 год нами разработан и передан в Опытное производство ОИЯИ новый набор электронных модулей, составивший аппаратное ядро такой системы, которую мы назвали МИК /МУЛЬТИБАС и КАМАК/.

В системе МИК вместе с модулями стандарта КАМАК могут быть размещены и работать модули, выполненные в механике КАМАК, но реализующие на магистрали протокол МУЛЬТИБАС. Эта возможность достигается благодаря совмещению шин магистрали крейта для использования их в циклах КАМАК и МУЛЬТИБАС /рис.1/. Две резервные линии магистрали P1 и P2 мы задействовали для поддержания протокола МУЛЬТИБАС, подав на них соответственно признак МУЛЬТИБАС/КАМАК и сигнал ВСЛК. Первый из сигналов необходим для того, чтобы модули, реализующие протокол МУЛЬТИБАС, не реагировали на сигналы интерфейса при выполнении цикла КАМАК, второй используется для синхронизации операций МУЛЬТИБАСа.

Такая организация позволила нам совместить преимущества системы КАМАК /в первую очередь ее популярность и большую задел по номенклатуре/ с возможностями многопроцессорной работы, которую предоставляет использование протокола МУЛЬТИБАС.

Рис.1. Назначение линий магистрали крейта, ОК - открытый коллектор, 3S - три состояния.

EUR-4100	МУЛЬТИБАС	КАМАК-40 СИГНАЛ
P1	ВСЛК	ОК
P2	КАМАК/МУЛЬТИБАС	ОК
B	BUSY	ОК
Q	XACK	ОК
Z	INIT	ОК
X	X	ОК
F1	MRDC	3S
F2	INTA	ОК
F4	IORC	3S
F8	IOWC	3S
F16	MWTC	3S
A1	PAR1	3S
A2	PAR2	3S
A4	INH2	3S
A8	INH1	3S
W1	ADR00	3S
W20	ADR19	
W21	DNEN	ОК
W23	CBRO	ОК
P1	DDO	3S
R16	R13	ОК
R17	INTO	
R24	INT7	

В настоящее время разработанный набор пополнился новыми модулями. В данной публикации будут кратко рассмотрены четыре электронных модуля: микроЭВМ /МИК-1/, контроллер интерфейса КАМАК /КИК/, модуль оперативной и постоянной памяти /ОЗУ/ППЗУ/, контроллер интерфейса к гибким магнитным дискам /ИФД/.

МИКРОЭВМ /МИК-1/

Реализована на основе стандартного микропроцессорного набора серии КР580 /рис.2/. По терминологии, принятой в МУЛЬТИБАСе, МИК-1 является задатчиком и может устанавливаться на любое место в крейте, кроме контрольного.

МИК-1 имеет двухшинную архитектуру. Для всех внутренних операций с памятью или вводом/выводом используется внутренняя /локальная/ магистраль, а для операций с внешней памятью или периферийными модулями - внешняя /системная/ шина. Вследствие такой организации локальные /внутренние/ операции не требуют обращения к системной шине, что позволяет достичь параллельной обработки в многопроцессорной системе.

Управление работой внутренней шины производится контроллером локальной шины /КЛШ, ИС КР580ВГ28/, который организует синхро-

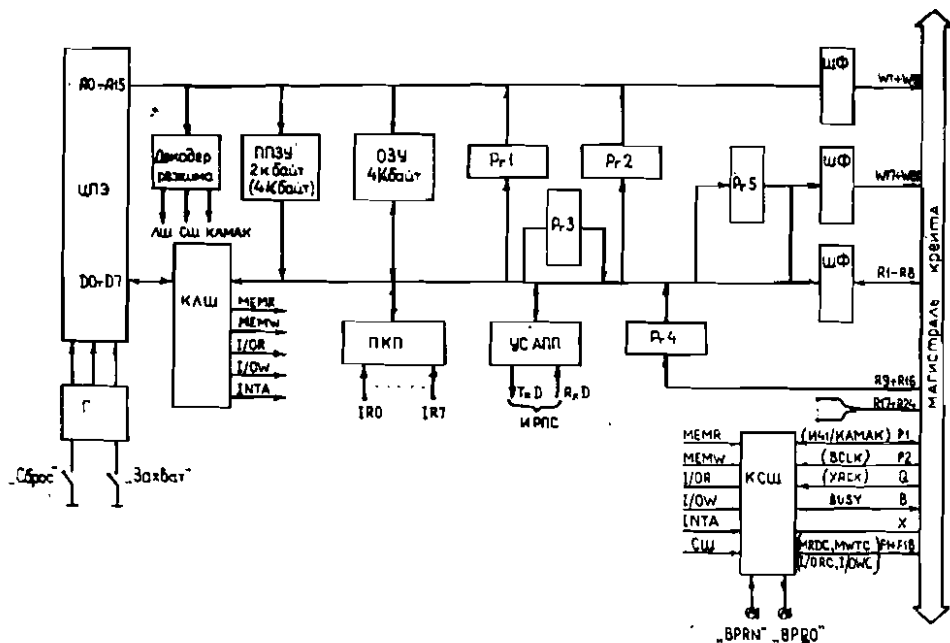


Рис.2. Блок-схема микроЭВМ МИК-1.

низацию приема/передачи данных между микропроцессором /ЦПЭ, ИС КР580ИК80А/ и устройствами, связанными с этой шиной.

К локальной шине микропроцессора подключены ОЗУ объемом 4Кбайт /ИС типа КР537РУ2/, ППЗУ объемом 2/4/Кбайта /ИС типа КР573РФ2 /12732//, универсальный синхронно-асинхронный приемопередатчик /УСАПП, ИС КР580ВВ51А/, программируемый контроллер прерываний /ПКП, ИС КР580ВН59/ и вспомогательные регистры /R1÷R5, ИС типа КР580ИР82/83/.

В ППЗУ микроЭВМ размещается мониторная система и некоторые драйверы стандартной периферии, ОЗУ используется как свободно-адресуемая память, 256 ячеек которой занимает стек монитора.

Установленный на плате микроЭВМ УСАПП реализует последовательную связь с внешними устройствами, совместимыми с интерфейсом ИРПС /токовая петля/. УСАПП может быть запрограммирован на работу с различными форматами синхронно и асинхронно передаваемыми последовательностями данных. В процессе приема/передачи в УСАПП проверяется наличие ошибок четности, переполнения и формата.

В асинхронном режиме в зависимости от быстродействия внешнего устройства скорость передачи данных может изменяться от 300 до 9600 бод программным путем и коммутацией переключателей. Подключение кабеля последовательной связи к внешним устройствам /терминал, центральная ЭВМ и т.п./ производится с помощью разъема /типа РР15-9/ на передней панели модуля.

В соответствии с протоколом МУЛЬТИБАС при обслуживании прерывания центральный процессорный элемент /ЦПЭ/ может принимать как внутренний вектор прерывания /ВВ/, так и магистральный вектор прерывания /МВ/. ВВ генерируется программируемым контроллером прерывания /ПКП/ на плате МИК-1 при поступлении запроса на один из его входов. Такими запросами могут быть сигналы TxRDY и RxRDY с УСАПП, сигналы с четырех высокочастотных разъемов, кнопки на передней панели модуля и т.п. Необходимость и порядок подключения запросов прерывания определяется пользователем и задается переключками. При использовании внешних ПКП, подчиненных внутреннему /ведущему/ ПКП, структура прерываний расширяется для приема запросов максимум от 64 источников. В этом случае вектор прерывания генерируется внешним /ведомым/ ПКП.

Приоритетность обслуживания прерываний определяется режимом программирования ПКП. В зависимости от этого можно установить фиксированный, циклический или избирательный приоритет либо обслуживать запрос программным путем. Прерывания от внешних модулей передаются по шинам R17÷R24 магистрали и поступают на входы ПКП /они также задаются переключками/ через специальный входной регистр. Поскольку при выполнении операции КАМАК

"Чтение" запросы прерывания снимаются с шин R17÷R24, то, чтобы не было их потери, они "захлопываются" в регистре, выходы которого связаны со входами ПКП.

Системная шина предназначена для организации взаимодействия микроЭВМ с модулями памяти и периферией /исполнителями/. Модули, реализующие на системной шине протокол МУЛЬТИБАС, для передачи данных используют линии магистрали крейта R1÷R16 как двунаправленные, разряды адреса передаются по линиям W1÷W20. Поскольку в соответствии с протоколом МУЛЬТИБАС в крейте допускается работа нескольких задатчиков, то выходом на магистраль и арбитражем захвата этой магистрали управляет контроллер системной шины /КСШ, ИС КР580ВГ18/.

Приоритетность арбитража при захвате магистрали крейта /в случае с несколькими задатчиками/ устанавливается соответствующими коммутациями сигналов BPRN и BPRO по передним панелям задатчиков.

КСШ посредством анализа сигнала BPRN определяет состояние магистрали /свободна или занята/ и при наличии низкого уровня на входе BPRN и требования на захват магистрали /сигнал СШ/ с декодера режима производит установку соответствующей команды МУЛЬТИБАСа /MRDC, MWTC, IOPC, IOWC/ и управление шинными формирователями.

При взаимодействии с модулями КАМАК МИК-1 может работать в двух режимах обмена: 16-разрядными и 24-разрядными словами. В режиме обмена 16-разрядными словами четыре восьмиразрядных регистра /Рг 1÷Рг 4/ служат буферами для передачи данных. Регистры Рг 1 и Рг 2 используются в операциях КАМАК "Запись". Выходы этих регистров через шинные формирователи /ШФ/ подключаются к линиям W1÷W16 магистрали крейта. Регистры Рг 3 и Рг 4, связанные входами с линиями R1÷R16, используются в операциях КАМАК "Чтение".

Инициализация выполнения операции КАМАК производится путем генерации микропроцессором команды записи в память. В адресной части такой команды содержится информация о номере /N/ станции и субадресе /А/ адресуемого модуля /младшие разряды/, в старших семи разрядах должны находиться нули, что является признаком обращения к модулю КАМАК. Код функции передается по разрядам данных.

Декодер режима /две ИС КР556РТ4/ детектирует признак обращения к модулю КАМАК выработкой сигнала "КАМАК", который затем передается на линию Р1 магистрали крейта. В ответ на это контроллер интерфейса /КАМАК, модуль КИК/ "перехватывает" магистраль /рис.3/ и генерирует цикл КАМАК.

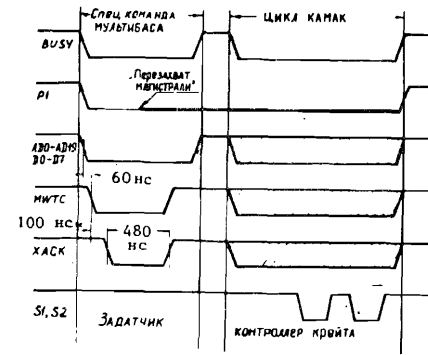


Рис.3. Временной цикл на магистрали при выполнении операции КАМАК.

Перед выполнением операции КАМАК "Запись" регистры Рг 1 и Рг 2 загружаются соответствующими командами OUT микропроцессора. После выполнения операции КАМАК "Чтение" данные попадают в регистры Рг 3 и Рг 4, откуда могут быть приняты в микропроцессор соответствующими командами IN. Статусные сигналы X и Q модулей КАМАК фиксируются после выполнения операции в регистре Рг 5, откуда могут быть приняты в микропроцессор.

Четыре младших разряда регистра Рг 5 используются для расширения адресуемого поля памяти до 1 Мбайта. По существу эта часть Рг 5 является регистром номера страницы. В начальном состоянии, после включения питания или нажатия кнопки "Сброс", регистр обнуляется и выполнение программы производится с нулевой страницы. В дальнейшем в этот регистр может быть записан любой номер от 0 до 15.

В режиме работы с 24-разрядными словами обмен данными с модулями КАМАК производится через буфер модуля КИК.

КОНТРОЛЛЕР ИНТЕРФЕЙСА КАМАК /КИК/

КИК - двухплатный модуль, занимающий в крейте места 23 и 24 станций /рис.4/. На плате, устанавливаемой в 24 станцию, расположены схемы формирования цикла КАМАК, генератор серии импульсов BCLK для протокола МУЛЬТИБАС, дешифратор номера станции, формирователи команд КАМАК и субадресов.

Сигналы прерываний /INT0÷INT2/ с этих контроллеров выходят на шины R18÷R20 в отсутствие цикла КАМАК. В цикле КАМАК низким уровнем сигнала Р1 их выход на магистраль запрещается. Для того чтобы не было потери сигналов прерываний от внешних источников, в каждом задатчике устанавливается специальный регистр, фиксирующий состояние шин R18÷R20 до установки низкого уровня сигнала Р1.

На этой же плате расположены схемы управления шинными формирователями, схемы выбора регистров и блоков памяти, формиро-

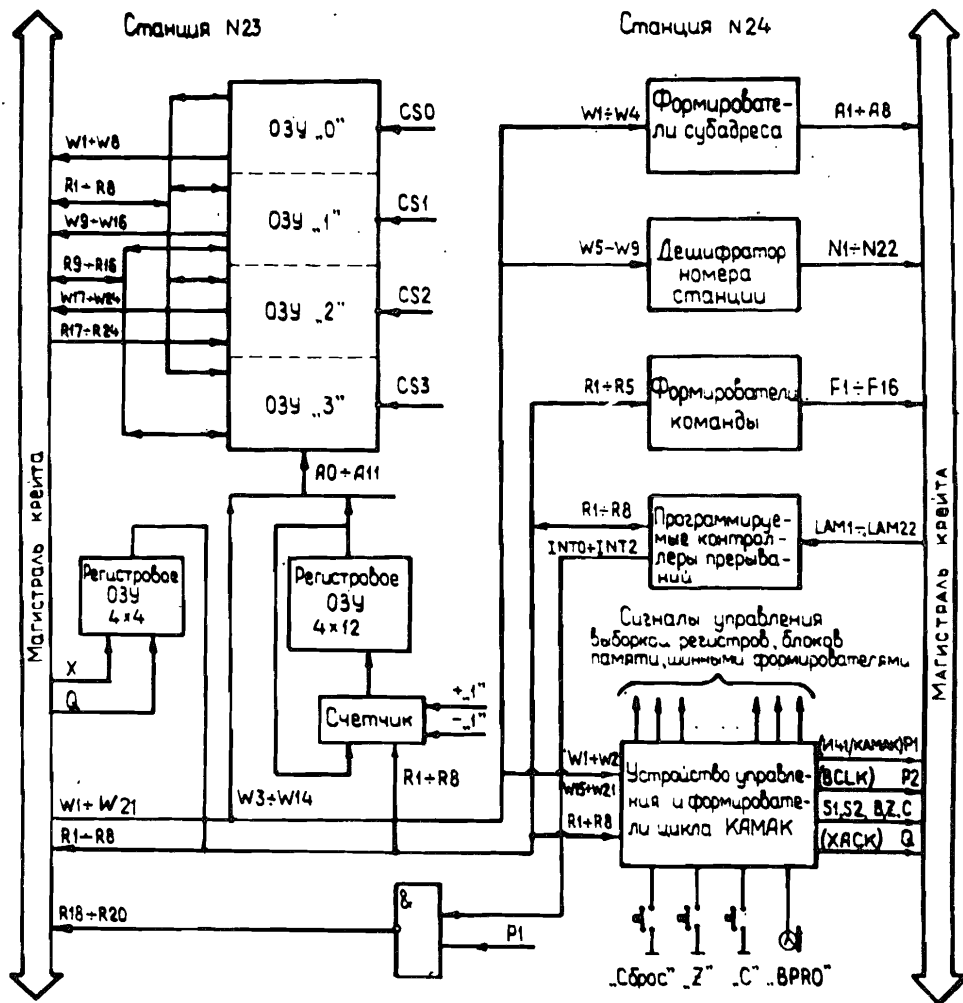


Рис. 4. Блок-схема модуля КИК.

ватели сигнала BPRO. Эта часть схемы управления реализована на программируемых логических матрицах типа КР556РТ1. На второй плате модуля /станция 23/ реализовано оперативное запоминающее устройство, состоящее из четырех блоков по 4Кбайта каждый /ОЗУ "0"÷ОЗУ "3"/. В режиме стандартной адресации от микроЭВМ эта память представляет собой ОЗУ с произвольной выборкой объемом 16Кбайт, физически организованное так, что выбор ячеек памяти с последовательными номерами производится не из

одного блока, а из соседних, то есть ячейки памяти с абсолютными адресами XXX0, XXX1, XXX2, XXX3 расположены соответственно в блоках ОЗУ "0", ОЗУ "1", ОЗУ "2" и ОЗУ "3". При работе с модулями КАМАК в режиме обмена 3-байтными словами эта память используется как буферная, в которую записываются данные при выполнении операции КАМАК "Чтение" либо считываются при операции КАМАК "Запись".

В этом режиме возможно использование трех ячеек памяти как некоего фиксированного регистра, через который происходит обмен 24-разрядными словами /адрес ячеек пользователь может задать произвольно в пределах адресуемой области памяти КИК/.

Возможно также использование ОЗУ как четырех независимых стеков данных каждый по 1024 24-разрядных слова с автоматическим инкрементированием /декрементированием/ указателя стека в зависимости от выполняемой операции КАМАК "Запись"/"Чтение". Такое применение памяти значительно сокращает время выполнения операций КАМАК с трехбайтными словами, что особенно существенно в режиме блочного обмена данными. Организация четырех независимых стеков данных нам представляется целесообразной при работе в крейте нескольких задатчиков.

Значения указателей стеков заносятся в специальное регистровое ОЗУ /4x12/ командами "OUT" микроЭВМ перед выполнением трехбайтных операций КАМАК /инициализация стеков/. Эти значения могут быть произвольны /в пределах адресной области КИК/, а области стеков могут перекрываться, единственное условие - значение указателя стека должно быть кратно четырем. Переполнение одного из стеков приводит к выдаче сигнала прерывания.

Признак работы с трехбайтными словами выдается микроЭВМ в разрядах данных команды, инициирующей цикл КАМАК. В этом же слове выдается двоичный номер стека и функция КАМАК. При наличии такой команды /низкий уровень по шине P1/ устройство управления /станция № 24/ анализирует состояние разрядов данных для определения типа применяемой операции КАМАК, и если используется трехбайтный обмен, то по номеру стека выбирается соответствующий указатель из регистрового ОЗУ, открываются шинные формирователи, связывающие стековое ОЗУ с магистралью крейта, генерируется цикл КАМАК.

В зависимости от типа операций КАМАК производится инкремент или декремент указателя стека, и его модифицированное значение снова заносится в регистровое ОЗУ. Для операций КАМАК "Запись"/"Чтение" стек имеет организацию типа LIFO. При выполнении циклов КАМАК устройством управления производится контроль сигналов "X" и "Q" путем их записи в регистровое ОЗУ 4x4. При отсутствии в цикле КАМАК сигнала "X" с адре-

суемого модуля может возникнуть сигнал прерывания. Сигнал прерывания возникает также, если в течение 10 мкс после обращения к модулю-исполнителю МУЛЬТИБАСа не будет выставлен ответ по шине X.

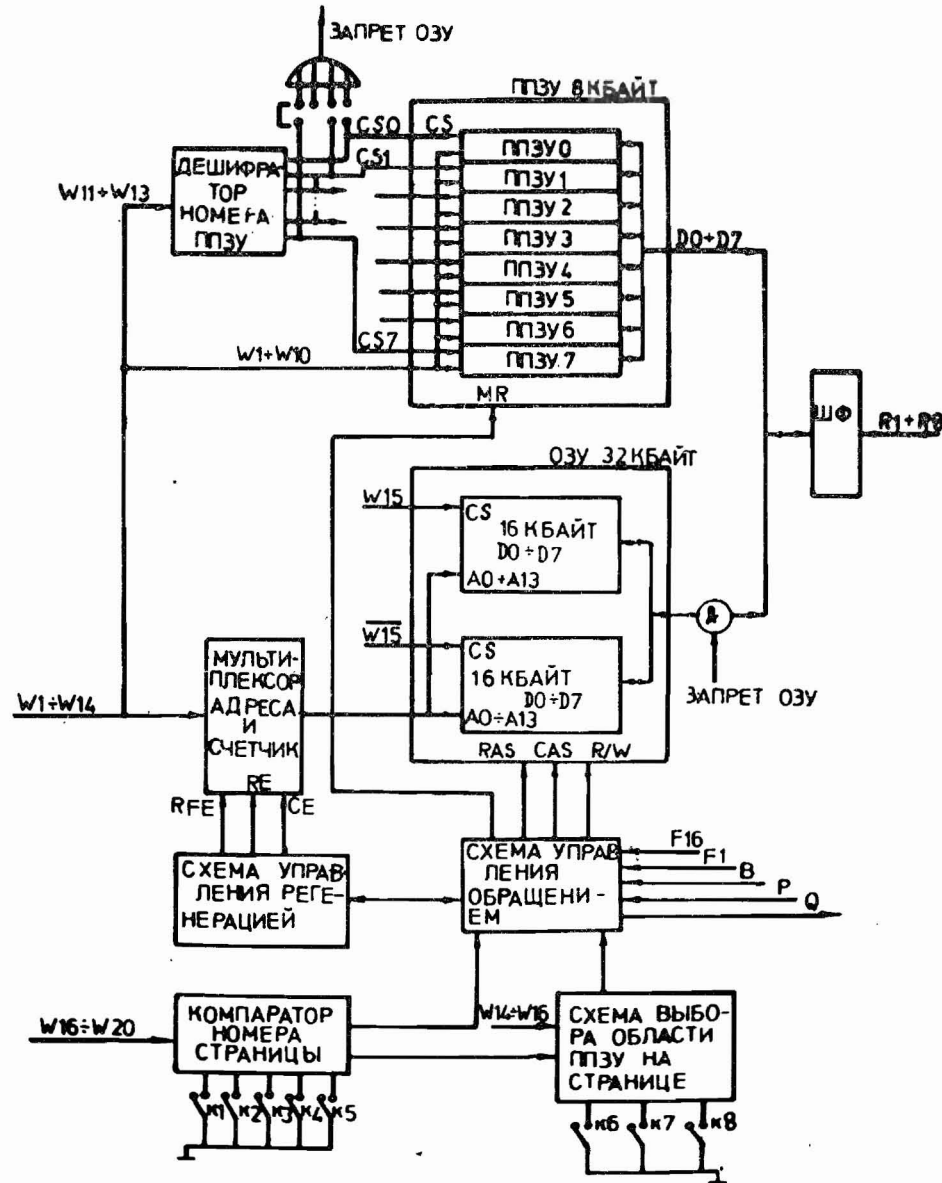


Рис. 5. Блок-схема модуля ОЗУ/ППЗУ.

Описанное ОЗУ реализовано на ИС типа КР537РУ2 и имеет начальный адрес 4000Н на нулевой странице. В качестве регистров указателей стеков используются ИС регистрового ОЗУ типа К155РП1.

МОДУЛЬ ОПЕРАТИВНОЙ И ПОСТОЯННОЙ ПАМЯТИ (ОЗУ/ППЗУ)

Модуль одинарной ширины реализован для работы по протоколу МУЛЬТИБАС /рис.5/. В нем располагается оперативное запоминающее устройство объемом 32Кбайта /ИС типа К565РУ3/ и восемь соединительных розеток для установки ИС ПЗУ типа КР573РФ1 /общий объем 8Кбайт/.

Адресация к ячейкам памяти производится по шинам магистрали крейта $W1 \div W20$. Для передачи данных используются шины $R1 \div R8$. По шинам F16, F1 передаются команды МУЛЬТИБАСа "MWTС" и "MRDC". При наличии цикла КАМАК низкий уровень сигнала по шине P1 исключает ложное срабатывание схемы управления обращением.

Для возможности работы в режиме страничной адресации в модуле имеется компаратор номера страницы и набор ключей /K2 ÷ K5/, с помощью которых пользователь может установить номер страницы. Переключателем K1 устанавливается начальный адрес ОЗУ на странице: с 0000Н либо с 8000Н.

Область адресации ПЗУ в пределах страницы устанавливается переключателями K6 ÷ K8. Возможен режим адресации памяти при перекрытии областей ОЗУ и ПЗУ. При этом в случае совпадения адресации ОЗУ и ПЗУ шины данных ОЗУ отключаются сигналом "Запрет ОЗУ", который вырабатывается, если пользователем установлены переключки, соединяющие соответствующий сигнал CS ПЗУ с входом схемы "ИЛИ". Регенерация динамического ОЗУ обеспечивается выработкой сигнала чтения /через каждые 2 мс/ последовательно по всем столбцам ОЗУ. Счетчик регенерации и адресный мультиплексор реализованы на БИС типа 13242.

ИНТЕРФЕЙС К НАКОПИТЕЛЯМ НА ГИБКИХ МАГНИТНЫХ ДИСКАХ /ИФД/

ИФД реализован как модуль МУЛЬТИБАСа /рис.6/, обеспечивающий сопряжение до 4 одновременно работающих накопителей с магистралью крейта. В качестве накопителей могут использоваться 5-дюймовые /мини-флоппи/ или 8-дюймовые диски. Такая возможность достигается путем коммутации переключек на плате модуля.

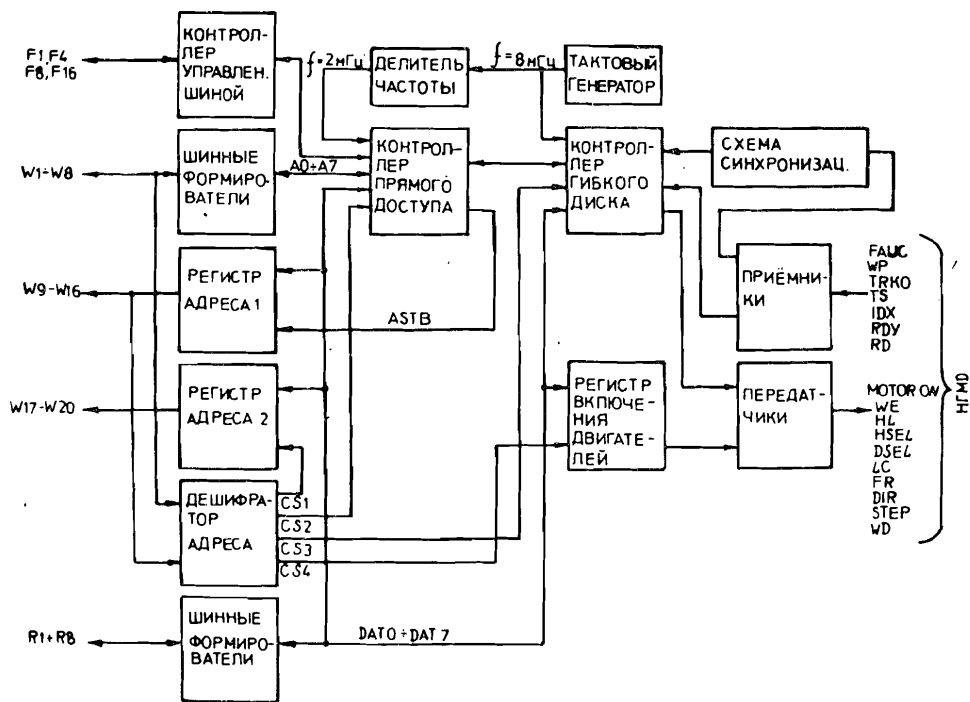


Рис. 6. Блок-схема модуля ИФД.

Модуль выполнен на основе БИС контроллера интерфейса к гибким дискам типа 18272А и реализует все задействованные в нем режимы. Передача данных между памятью и накопителями осуществляется с использованием контроллера прямого доступа к памяти /ИС типа КР580ИК57/.

В соответствии с протоколом МУЛЬТИБАС модуль работает в двух режимах: как исполнитель и как задатчик. В первом режиме задающая микроЭВМ устанавливает режим работы контроллера гибкого диска и производит инициализацию канала прямого доступа к памяти. При этом микроЭВМ обращается к отдельным компонентам модуля как к устройствам ввода/вывода, которые выбираются сигналами "CS1"÷"CS4" с дешифратора адреса, а информация в них записывается по шинам R1÷R8 магистрали крейта. При задании адреса массива данных в ОЗУ четыре старших разряда адреса /номер страницы/ записываются в регистр адреса 2.

После передачи управления контроллеру гибкого диска модуль переходит в режим задатчика. В этом режиме контроллер прямого доступа к памяти через посредство схемы управления шиной

/ИС КР580ВГ18/ захватывает магистраль и автономно, без участия микроЭВМ, осуществляет передачу данных между ОЗУ и накопителем. Окончание передачи данных сообщается по линии прерывания в микроЭВМ. Для связи с накопителями на передней панели блока имеются два разъема типа РР15-50.

ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ

Монитор микроЭВМ МИК-1 сохранил основные команды монитора МИКАМ-2^{3/}. Для ускорения отладки программ модифицирована команда GO, которая позволяет теперь устанавливать программные точки прерываний в отлаживаемой программе и облегчает трассировку программ. Добавлена также команда P, позволяющая читать и записывать информацию в порты ввода/вывода. Для загрузки дисковой операционной системы служит команда L. Система загружается с первых дорожек диска и служит для работы с именованными файлами. Она имеет ряд стандартных команд, позволяющих создавать и уничтожать именованные файлы на дискете, формировать дискеты в любом формате, распечатывать каталог диска и т.п. Основное достоинство этой системы - полная реализация мультисекторных режимов работы БИС 18272А. Чтение или запись файла объемом 30Кбайт требует около 1 с. Вызов программ с диска осуществляется простым набором имени файла, содержащего программу. Таким образом вызывается транслятор с языка Ассемблер, который в основном аналогичен транслятору из^{5/}, кроме возможности работы с дисковыми файлами. Для редактирования текстов служит экраный редактор, вызываемый командой KED. Система команд редактора почти полностью совпадает с известным редактором K52 для мини-ЭВМ ряда РDP-11, а имеющаяся команда .HELP позволяет легко обучиться работе с редактором. В составе системы также имеются интерпретатор языка BASIC, дизассемблер и т.п. Следует отметить, что операционная система легко перестраивается на работу с дисками одинарной /FM/ или двойной /MFM/ плотностью.

В настоящее время закончены работы по адаптации операционных систем CP/M-80 V2.2 и микроDOS^{4/} в системе МИК-1.

ЗАКЛЮЧЕНИЕ

Описанная система более года эксплуатируется в ОНМУ и ЛЯР ОИЯИ, имеются реализации, в которых работают несколько микроЭВМ в крейте. Возможности совмещения микроЭВМ и периферии, реализующих протокол МУЛЬТИБАС /гибкие диски, блоки памяти

и т.п./, с аппаратурой стандарта КАМАК и использование при этом операционных систем, широко распространенных на персональных ЭВМ, позволяют рассматривать систему МИК как профессиональную ПЭВМ, которая легко может быть адаптирована в организациях, использующих стандарт КАМАК.

Авторы выражают благодарность Н.А.Малахову и Н.В.Пиляру за помощь в наладке блоков, И.В.Пастуховой и В.В.Бариннову за разработку печатных плат.

Приложение

КАРТА ПАМЯТИ И КОМАНДЫ ОБРАЩЕНИЯ К ПОРТАМ ВВОДА/ВЫВОДА МИКРОЭВМ МИК-1

Внутренняя память МИК-1 используется при работе с любым номером страницы и имеет следующую адресацию:

ППЗУ - 0000H÷07FFH /монитор МИК-1/, /0000÷0FFF для 12732/
ОЗУ - 1000H÷1FFFH /стек монитора /1000H÷10FFH/, свободно адресуемая область/

Номера портов ввода/вывода:

- 00H - прием/выдача данных УСАПП
- 01H - прием/выдача статуса/команды УСАПП
- 02H - прием/выдача данных ПКП
- 03H - прием/выдача статуса/команды ПКП
- 08H - прием/выдача первого байта 16-разрядного слова КАМАК (R1÷R8/W1÷W8)
- 09H - прием/выдача второго байта 16-разрядного слова КАМАК (R9÷R16/W9÷W16)
- 0AH - прием/выдача содержимого номера регистра страницы памяти (D00÷D03). При чтении этого регистра в разрядах D07, D06 считываются сигналы "Q" и "X", если этому предшествовала операция КАМАК.

Формат команды обращения к модулям КАМАК, шина адреса /нулевая страница/:

A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
0	0	0	0	0	0	0	N16	N8	N4	N2	N1	A3	A4	A2	A1
Шина данных:															
07	06	05	04	03	02	01	00								
X	X	X	F16	F8	F4	F2	F1								

- [D07] = 0 - режим двухбайтного обмена
- [D07] = 1 - режим трехбайтного обмена
- [D06,D05] - номер стека в режиме трехбайтного обмена /00 - I стек,... 11 - IV стек/.

Карта памяти и команды обращения к портам ввода/вывода контроллера интерфейса КАМАК /модуль КИК/:
ОЗУ - 04000H÷07FFFH - свободноадресуемая область, буфер данных КАМАК.

Формат указателя стека в ОЗУ модуля КИК:

A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
0	1	X	X	X	X	X	X	X	X	X	X	X	X	0	0

A13÷A10 - старшая часть кода указателя стека

A9÷A2 - младшая часть кода указателя стека

Загрузка указателей стеков производится двумя командами микроЭВМ с соответствующими номерами портов для каждого стека. По первой команде загружается младшая часть кода указателя стека /вводится по шинам данных D00÷D07/. По второй передается признак работы со стеком D07 и код старшей части указателя стека /передается по шинам D00÷D03/.

Содержимое указателей стеков может быть считано в микроЭВМ по командам IN с соответствующим номером порта. Так же, как и при загрузке, первой командой принимается младшая часть кода указателя стека, а второй командой - старшая часть. Кроме того, при чтении старшей части кода указателя стека по шинам данных D05, D04 передается состояние сигналов "X" и "Q" модуля, к которому было последнее обращение.

Номера портов указателей стеков для приема и выдачи кода указателя:

I стек - 0F8H, 0FCH

II стек - 0F9H, 0FDH

III стек - 0FAH, 0FEH

IV стек - 0FBH, 0FFH

Для приема данных и управления тремя программируемыми контроллерами прерываний /ПКП/, которые обслуживают LAM-запросы, задействованы следующие номера портов:

ПКП1 (LAM1÷LAM8)

0F2H - прием/выдача данных

0F3H - прием/выдача статуса/команды

ПКП2 (LAM9÷LAM16)

OF4H - прием/выдача данных
 OF5H - прием/выдача статуса/команды
 ПКПЗ (LAM17:LAM23)
 OF6H - прием/выдача данных
 OF7H - прием/выдача статуса/команды

Номера портов модуля ИФД:

0A0H - статусный регистр 18272A
 0A1H - регистр данных 18272A
 90H - регистр адреса памяти в контроллере прямого доступа
 KP580ИК57
 91H - счетчик числа байтов в KP580ИК57

ЛИТЕРАТУРА

1. Глейбман Э.М. - В сб.: XI Международный симпозиум по ядерной электронике. ОИЯИ, Д13-85-793, Дубна, 1985, с.189.
2. INTEL MULTIBUS Interfacing, Application Note AP-28, Intel Corporation, 1977.
3. Гласнек К.-П, Глейбман Э.М. ОИЯИ, P10-12700, Дубна, 1979.
4. МикроDOS мобильная операционная система для микроЭВМ. Описание применения. М.: МЦНТИ/МНИИПУ, 1985.
5. Глейбман Э.М. и др. ОИЯИ, 10-84-90, Дубна, 1984.

Рукопись поступила в издательский отдел
 19 февраля 1987 года.

НЕТ ЛИ ПРОБЕЛОВ В ВАШЕЙ БИБЛИОТЕКЕ?

Вы можете получить по почте перечисленные ниже книги,
 если они не были заказаны ранее.

Д9-82-664	Труды совещания по коллективным методам ускорения. Дубна, 1982.	3 р. 30 к.
Д3,4-82-704	Труды IV Международной школы по нейтронной физике. Дубна, 1982.	5 р. 00 к.
Д11-83-511	Труды совещания по системам и методам аналитических вычислений на ЭВМ и их применению в теоретической физике. Дубна, 1982.	2 р. 50 к.
Д7-83-644	Труды Международной школы-семинара по физике тяжелых ионов. Алушта, 1983.	6 р. 55 к.
Д2,13-83-689	Труды рабочего совещания по проблемам излучения и детектирования гравитационных волн. Дубна, 1983.	2 р. 00 к.
Д13-84-63	Труды XI Международного симпозиума по ядерной электронике. Братислава, Чехословакия, 1983.	4 р. 50 к.
Д2-84-366	Труды 7 Международного совещания по проблемам квантовой теории поля. Алушта, 1984.	4 р. 30 к.
Д1,2-84-599	Труды VII Международного семинара по проблемам физики высоких энергий. Дубна, 1984.	5 р. 50 к.
Д17-84-850	Труды III Международного симпозиума по избранным проблемам статистической механики. Дубна, 1984. /2 тома/	7 р. 75 к.
Д10,11-84-818	Труды V Международного совещания по проблемам математического моделирования, программированию и математическим методам решения физических задач. Дубна, 1983	3 р. 50 к.
	Труды IX Всесоюзного совещания по ускорителям заряженных частиц. Дубна, 1984 /2 тома/	13 р. 50 к.
Д4-85-851	Труды Международной школы по структуре ядра, Алушта, 1985.	3 р. 75 к.
Д11-85-791	Труды Международного совещания по аналитическим вычислениям на ЭВМ и их применению в теоретической физике. Дубна, 1985.	4 р.
Д13-85-793	Труды XI Международного симпозиума по ядерной электронике. Дубна 1985.	4 р. 80 к.
Д3,4,17-86-747	Труды У Международной школы по нейтронной физике. Алушта, 1986.	4 р. 50 к.

Заказы на упомянутые книги могут быть направлены по адресу:
 101000 Москва, Главпочтамт, п/я 79
 Издательский отдел Объединенного института ядерных исследований

**ТЕМАТИЧЕСКИЕ КАТЕГОРИИ ПУБЛИКАЦИЙ
ОБЪЕДИНЕННОГО ИНСТИТУТА ЯДЕРНЫХ
ИССЛЕДОВАНИЙ**

Индекс	Тематика
1.	Экспериментальная физика высоких энергий
2.	Теоретическая физика высоких энергий
3.	Экспериментальная нейтронная физика
4.	Теоретическая физика низких энергий
5.	Математика
6.	Ядерная спектроскопия и радиохимия
7.	Физика тяжелых ионов
8.	Криогеника
9.	Ускорители
10.	Автоматизация обработки экспериментальных данных
11.	Вычислительная математика и техника
12.	Химия
13.	Техника физического эксперимента
14.	Исследования твердых тел и жидкостей ядерными методами
15.	Экспериментальная физика ядерных реакций при низких энергиях
16.	Дозиметрия и физика защиты
17.	Теория конденсированного состояния
18.	Использование результатов и методов фундаментальных физических исследований в смежных областях науки и техники
19.	Биофизика

Вендрот Л. и др.
Многопроцессорная система МИК с совмещенным протоколом КАМАК/МУЛЬТИБАС

P10-87-109

Разработана электронная система, использующая совмещенный протокол КАМАК/МУЛЬТИБАС. В системе возможно одновременное использование в крейте модулей стандарта КАМАК и аппаратуры, поддерживающей протокол МУЛЬТИБАС. Такая реализация позволяет организовать многопроцессорную работу в крейте, использовать широко распространенные операционные системы, например CP/M.

Работа выполнена в Отделе новых методов ускорения ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1987

Перевод О.С.Виноградовой

Wendroth L. et al.
MIK Multiprocessor System with
CAMAC/MULTIBUS Combined Protocol

P10-87-109

An electronic system using matched CAMAC/MULTIBUS protocol is developed. A simultaneous use in a crate of CAMAC modules and apparatus of supporting MULTIBUS protocol is possible in this system. Such realization permits to have a multiprocessing in one crate, simply using a widely employed operational systems, for example CP/M.

The investigation has been performed at the Department of New Acceleration Methods, JINR.

Communication of the Joint Institute for Nuclear Research. Dubna 1987