

ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА

P10-86-73

Н.М.Никитюк

МЕТОД РЕГИСТРАЦИИ МНОЖЕСТВЕННОСТИ
В ГОДОСКОПИЧЕСКИХ СИСТЕМАХ
С БОЛЬШИМ ЧИСЛОМ КАНАЛОВ РЕГИСТРАЦИИ

Направлено в журнал "Приборы и техника
эксперимента"

1986

Число частиц, прошедших через годоскопическую плоскость, является одним из основных критериев, по которому вырабатывается быстродействующий запускающий установку импульс в экспериментах физики высоких и средних энергий.

Для этих целей, как известно, применяются мажоритарные схемы совпадений и параллельные счетчики с аналоговыми и цифровыми логическими схемами /1-5/. Техника многоканальных детекторов непрерывно развивается. Современные спектрометры физики высоких энергий характеризуются прежде всего тем, что в них объединяются множество различных типов детекторов, которые содержат огромное количество каналов регистрации (десятки тысяч и более).

Как известно, в многоканальных системах регистрации нашли применение два способа суммирования сигналов: аналоговый и цифровой. Первый способ весьма экономичен. Однако в силу известных причин число входов аналоговых сумматоров ограничено. Метод суммирования цифровых сигналов является более гибким, так как такое устройство можно построить на большое число входов, используя параллельные счетчики и сумматоры. Однако при большом числе каналов регистрации (несколько десятков и более) резко возрастает величина задержки сигналов и количество полных сумматоров. Потому быстрые схемы с цифровым отбором как правило создаются с числом входов на более чем 32 /2/. Применяя быстродействующие аналоговые компараторы с цифровыми выходами, можно создать параллельный счетчик с временем задержки ~ 10 нс. Однако из-за нестабильности характеристик аналоговых элементов и разброса параметров входных сигналов, число входов такого счетчика (теоретически) не превышает 64 /5/. Используя сочетание аналоговых и цифровых счетчиков, а также тот факт, что из физических соображений на всех входах счетчика не могут одновременно появиться сигналы от детекторов, можно построить устройство отбора с числом входов 64-127 и с задержкой ~ 35 нс /4/. Определенный интерес представляет также метод компрессии, который применяется в вычислительной технике для построения быстродействующих схем умножения /6/. Большинство методов суммирования сигналов, применяемых в ядерной электронике, заимствовано из вычислительной техники, и поэтому не учитываются особенности регистрации и обработки информации, которые имеют место в экспериментах физики высоких и средних энергий. В связи с бурным развитием таких спектрометров, в которых число каналов регистрации составляют десятки тысяч, возникает проблема нахождения эффективных методов, с помощью которых можно было бы создавать быстрые и экономичные устройства отбора при относительно небольшой множественности. Ниже рассматривается один из таких алгоритмов, который базируется на методе сжатия данных и идее блочного кодирования.

Объединенный институт
ядерных исследований
БИБЛИОТЕКА

1. Тривиальный случай

Если заведомо известно, что через голоскопическую плоскость детектора проходит одна и только одна частица ($t = 1$), то наиболее простым устройством для принятия решения является схема "быстрое ИЛИ", на выходе которой вырабатывается сигнал $t \geq 1$. Если же число таких частиц может быть произвольным, то с помощью такого сигнала регистрируется множественность типа ≥ 1 .

Теперь рассмотрим другую, более сложную параллельную схему, которая используется для проверки на четность числа единиц в двоичном слове. В качестве элементной базы выбраны микросхемы 500-й серии. С целью упрощения рисунков, на принципиальных схемах здесь и далее не приводятся обозначения контактов микросхем, а также не показаны нагрузочные резисторы на их выходах. Известно, что микросхема типа К500ИЕ160 имеет 12 входов. Сигнал высокого уровня ($\sim 0,8$ В) на выходе такой схемы вырабатывается в том случае, если число логических сигналов на входе нечетно (т.е. $t = 1$ или $= 3$ или $= 5$ и т.д.). При четном числе сигналов на входе, включая и нуль, на выходе остается отрицательный уровень напряжения ($\sim 1,6$ В). Если теперь объединить схему быстрого ИЛИ и схему проверки на четность, как это показано на рис. 1, то получим устройство с более широкими функциональными возможностями [7]. Так, если предположить, что величина t по условию эксперимента не превышает двух, то сигналы на выходах такой схемы идентифицируются как $t = 1$ и $t = 2$. В противном случае имеем $t > 1$, и $t = 2$ или $t = 4$, или $t = 6$ и т.д. Сигналы "чет" и "нечет" запоминаются на триггере. Импульсы "строб" вырабатываются с помощью трех последовательно включенных микросхем типа К500ЛМ101. Следует отметить, что с помощью микросхем типа К500ИЕ160 и К500ЛП107 можно легко наращивать число входов схемы проверки на четность. Так, на рис. 2 приведена схема на 24 входа. Если вместо микросхемы К500ЛП107 (сумматор по модулю два) использовать такую же схему, что и на входах, то получим схему проверки на четность на 144 входа, задержка сигналов в которой не превышает 12 нс.

2. Расширение функциональных возможностей

Естественно, что на практике встречаются случаи, когда требуется определить множественность типа $t > 2$, $t > 3$ и т.д. Более того, в ряде экспериментов возникает необходимость в регистрации одной и только одной частицы, двух и только двух и т.д. с минимальной задержкой. Ниже будет показано, как, используя принцип блочного кодирования в сочетании с методом сжатия данных, изложенным в работах [8,9], и современные микросхемы большой и средней степени интеграции, можно построить такое устройство отбора.

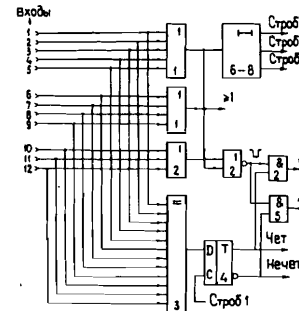


Рис. 1. Принципиальная схема для выработки сигналов $t = 1$, $t = 2$ и $t > 1$ на 12 входов.

Микросхемы: 1-К500ЛМ109;
4-К500ТМ131; 5-К500ЛМ102;
2-К500ЛМ105; 3-К500ИЕ160;
6-8-К500ЛМ101.

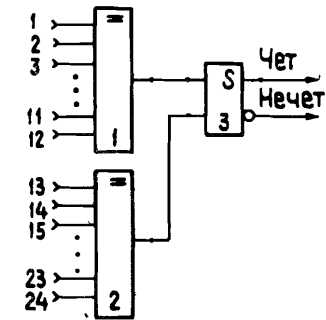


Рис. 2. Принципиальная схема для проверки на четность на 24 входа.

Микросхемы: 1,2-К500ИЕ160;
3-К500ЛП107.

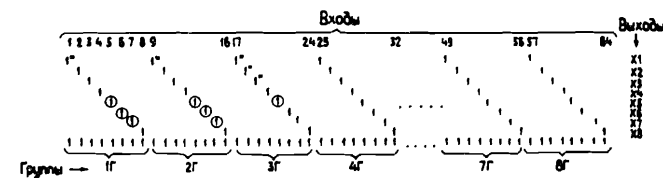


Рис. 3. Кодировочная матрица (матрица связей) для сжатия данных. 1-64 входы; X1-X8 - выходы; 1Г + 8Г - группы входов; Символами x и 0 обозначены два возможных события при $t = 5$ и $t = 7$, которые имеют одинаковые признаки как основные, так и дополнительные.

для простоты изложения допустим, что число входов $n=64$ и зададимся конкретной величиной верхней границы регистрации множественности $t \geq 5$. Разделим входы на 8 равных групп. В соответствии с методикой, изложенной в работах [8,9], выполним кодирование параллельного шифратора в соответствии с матрицей связей, показанной на рис.3, которая содержит 64 столбца и 9 строк. Рассмотрим распределение весов в словах (число единиц в слове), которое получается при суммировании по правилам булевой суммы столбцов матрицы, исключая последнюю строку, состоящую из единиц. Очевидно, что один столбец имеет вес $W=1$, и, если импульс на входы устройства отбора поступил от одной частицы, то на выходах $X1+X8$ будут формироваться 8-разрядные слова, содержащие одну и только одну единицу.

При суммировании столбцов матрицы по два спектр весов равен: $W=1$ и $W=2$. Если же взять сумму по три, то получим $W=1$ или $W=2$, или $W=3$ и т.д. В результате получим следующую таблицу:

Таблица I

Распределение весов

№	t	Весы суммированных слов							
1	1	1							
2	2	1	2						
3	3	1	2	3					
4	4	1	2	3	4				
5	5	1	2	3	4	5			
6	6	1	2	3	4	5	6		
7	7	1	2	3	4	5	6	7	
8	8	1	2	3	4	5	6	7	8

На рис.4 приведена принципиальная схема шифратора, с помощью которого вырабатываются признаки $W1+W8$ и сигналы "быстрое ИЛИ". Сигнал $X1$ равен булевой сумме сигналов, поступающих на входы 1,9,17,25,33,41,49 и 57, так как на этих позициях находятся единицы в первой строке. Аналогично с помощью кодирующей матрицы формируются остальные сигналы $X2+X8$. Микросхемы 10 и 11 представляют собой постоянно программируемые запоминающие устройства (ППЗУ), которые имеют по 8 адресных и по 4 информационных выхода. Их содержимое программируется таким образом, чтобы при поступлении на входы слов одинакового веса выходной сигнал формировался бы только на одном выходном контакте ППЗУ. С помощью микросхем 12+13 выполняется инвертирование сигналов $W1+W8$. Использование как прямых, так и инвертированных сигналов будет рассмотрено ниже.

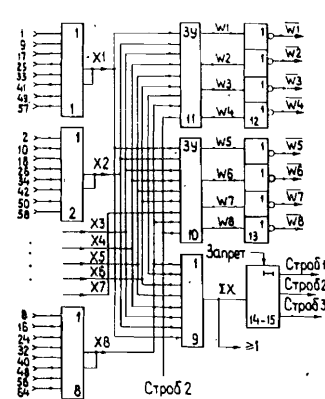


Рис. 4. Принципиальная схема для выработки признаков $W1+W8$.

$\sum X$ -булева сумма сигналов $X1+X8$.
Микросхемы: 1+8 - К500ЛМ109; 9+11 - К500РЕ149; 12+15 - К500ЛМ101.

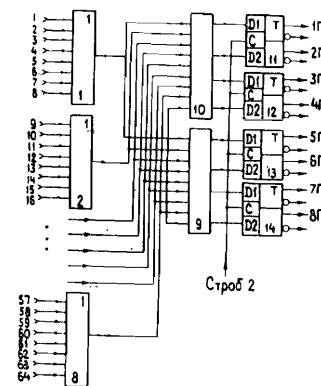


Рис. 6. Принципиальная схема для выработки признаков $V1+V4$.

Микросхемы: 1+8 - К500РЕ149; 9+10 - К500ТМ131.

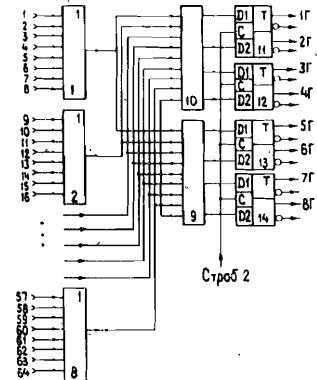


Рис. 5. Принципиальная схема для выработки признаков $IГ+8Г$.

Микросхемы: 1+8 - К500ЛМ109; 9+10 - К500РЕ149; 11+14 - К500ТМ131.

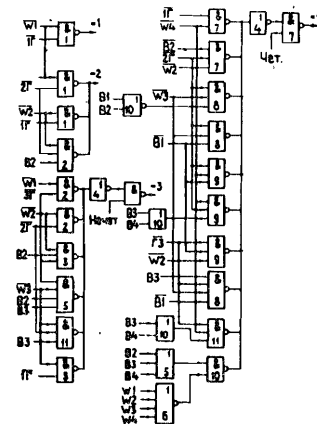


Рис. 7. Принципиальные схемы для выработки сигналов $=1; =2; =3$ и $=4$.

Таблица 2

Объединяя сигналы XI+X8, получаем сигнал "быстрое ИЛИ", который после задержки используется для стробирования триггеров и выработки сигнала $t \gg 1$.

Введем еще два признака: количество групп Г, на которые поступают сигналы после регистрации события в детекторе ПГ+8Г, и вес слова в группе В, т.е. число сигналов, поступивших на данную группу ($B=I+8$). На рис.5 и 6 приведены принципиальные схемы для формирования признаков Г и В. Схема для формирования таких признаков, как В5+В8, аналогична схеме, изображенной на рис.8, и разница заключается лишь в содержимом соответствующих ШЗУ. Кроме того, с целью экономии модулей ШЗУ их соответствующие выходы объединены. Поэтому наличие сигнала, например В2, будем интерпретировать, как наличие хотя бы двух сигналов в какой-либо группе. Например, при $t = 4$, два сигнала могут попасть в 2 группы, однако с помощью схемы, представленной на рис. 9, можно узнать, что было по крайней мере два сигнала в какой-либо группе.

Признаки Г и В запоминаются на триггерах, что позволяет избежать прохождения ложных импульсов на выходах схем совпадений. Такие признаки, как "чет", "нечет" Г и W, будем называть основными, а признаки В1+В8 - дополнительными.

Теперь рассмотрим, каким образом, используя введенные признаки и представленные схемы, можно применять для построения устройства для отбора частиц на 64 входа. Для этого рассмотрим табл.2+5. В табл.2,3 и 4 приведены всевозможные значения признаков, которые получаются при нечетных t ($t = 1, 3, 5$ и 7) и четных t ($t = 2, 4$ и 6). Причем с целью упрощения и наглядности значения признаков Г и даны в абсолютных цифрах, а значения признаков В1+В8 приведены в виде логических величин. Те дополнительные признаки, которые безотносительны, не обозначены. Рассмотрим алгоритмы для получения сигналов $t = 1$, $t \gg 2$ и $t \gg 3$. Так, при $t = 1$, $W = I$ и есть безотносительный признак В1. Совпадение признаков W I и Г1 дает при всех случаях $t = 1$.

Если же $t = 2$, то сигналы от таких событий могут поступить в одну или две группы (см. табл.4). При больших значениях t число различных комбинаций признаков увеличивается. Нетрудно заметить, что отсутствие сигнала $t = 1$ и наличие таких сигналов, как "чет" и "быстрое ИЛИ", дает нам решение $t \gg 2$. Если же есть общий сигнал "нечет", $t \gg 3$. Для получения строгих равенств, а также неравенств, таких, как $t = 4$, $t = 5$ и $t \gg 4$ и $t \gg 5$, необходимо воспользоваться дополнительными признаками. Например, при $t = 2$ и $t = 4$ ос-

Значение признаков для четного числа событий $t = 2, 4$ и 6

№	t	Г	W	В1	В2	В3	В4	В5	№	t	Г	W	В1	В2	В3	В4	В5
I	2	I	2		I				30	6	3	5		I			
2	2	2	2	I					31	6	3	6		I			
3	2	2	2	I	0				32	6	3	3	I	I	I		
4	4	I	4				I		33	6	3	4	I	I	I		
5	4	2	2		I				34	6	3	5	I	I	I		
6	4	2	3		4				35	6	3	6	I	I	I		
7	4	2	4		I		0		36	6	3	4	I			I	
8	4	2	3	I		I			37	6	3	5	I			I	
9	4	2	4	I		I	0		38	6	3	6	I			I	
10	4	3	2	I	I				39	6	4	2	I	I			
11	4	3	3	I	I	0			40	6	4	3	I	I			
12	4	3	4	I	I	0	0		41	6	4	4	I	I			
13	4	4	I	I					42	6	4	5	I	I			
14	4	4	2	I	0				43	6	4	6	I	I			
15	4	4	3	I	0	0			44	6	4	3	I		I		
16	4	4	4	I	0	0			45	6	4	4	I		I		
17	6	I	6	I					46	6	4	5	I		I		
18	6	2	5	I				I	47	6	4	6	I		I		
19	6	2	6	2				I	48	6	5	2	I	I			
20	6	2	4	I	I		I	I	49	6	5	3	I	I			
21	6	2	5	I	I		I	I	50	6	5	4	I	I			
22	6	2	6	I	I		I	I	51	6	5	5	I	I			
23	6	2	3	I		I		I	52	6	5	6	I	I			
24	6	2	4			I			53	6	6	I	I				
25	6	22	5			I			54	6	6	2	I				
26	6	2	6			I			55	6	6	3	I				
27	6	3	2		I				56	6	6	4	I				
28	6		3		I				57	6	6	5	I				
29	6	3	4		I				58	6	6	6	I				

новные признаки на позициях 3 и 5 совпадают (табл.4). Однако при $t = 4$ есть признак В2, поэтому для того, чтобы такие события можно было различать, в позиции 3 на место признака В2 вводим логический ноль. Аналогично с помощью данных, приведенных в табл.5 и 6, вводится наличие или отсутствие тех или иных дополнительных призна-

Таблица 3

Значение признаков для нечетного числа событий $t=1, 2$ и 3

№	t	Г	W	В1	В2	В3	В4	В5	№	t	Г	W	В1	В2	В3	В4	В5
1	1	1	1	1					16	5	3	5	1	0	1		
2	3	1	3			1			17	5	3	2	1	1			
3	3	2	2	1	1	1			18	5	3	3	1	1			
4	3	2	3	1	1	0			19	5	3	3	1	1			
5	3	3	1	1					20	5	3	5	1	1	0	0	0
6	3	3	2	1	0				21	5	4	2	1	1			
7	3	3	3	1	0	0			22	5	4	3	1	1	0		
8	5	1	5						23	5	4	4	1	1		0	
9	5	2	3		1	1			24	5	4	5	1	1		0	
10	5	2	4		1	1	0		25	5	5	1	1				
11	5	2	5		1	1		0	26	5	5	2	1	0			
12	5	2	4	1					27	5	5	3	1	0	0		
13	5	2	5						28	5	5	4		0	0	0	0
14	5	3	3		0				29	5	5	5	1	0	0	0	0
15	5	3	4		0				30								

ков. Причем в этих таблицах приведены лишь такие события, которые имеют одинаковые основные признаки для $t=2+II$. При $t > II$ признаки Г и W не совпадают для событий меньшего порядка.

Используя данные, приведенные в табл. 2+6, можно окончательно построить принципиальные схемы для выработки сигналов $t=1, t=2, t=3$ и $t=4$, которые приведены на рис. 7. Теперь рассмотрим позиции 14 и 45 в табл. 2. Видно, что все признаки для таких событий при $t=5$ и $t=7$ совпадают и поэтому неразличимы. Такие случаи имеют место, когда при $t=5$ в одну группу попадают три сигнала, а в две остальные по одному. При $t=7$ на две группы поступают по три сигнала, а на любую одну - один. Чтобы различать такие события, видимо, необходимо ввести еще дополнительные признаки, однако решение этого вопроса выходит за рамки поставленной нами задачи.

И наконец, отсутствие сигналов $t=1, t=2, t=3$ и $t=4$ (одновременно) и наличие сигнала $t > 1$ дает решение $t > 5$. На основе данного метода нами создано несколько опытных образцов приборов на 20 входов, которые находятся в опытной эксплуатации. При этом отработаны отдельные узлы принципиальных схем и составлены таблицы для программирования ШЗУ. Получены следующие параметры. Задержка сигналов строб 1+3 относительно входного составляет 17, 20 и 30 нс соответственно. Для построения устройства на 64 входа требуется по рядка 65 корпусов микросхем 500-й серии.

Таблица 4

Значение признаков при $t=7$

№	Г	W	В1	В2	В3	В4	В5	В6	В7	№	Г	W	В1	В2	В3	В4	В5
1	1	7							I	31	4	7	1	1			
2	6	1						I		32	4	3	1	1	I		
3	2	7	I					I		33	4	4	1	1	I		
4	3	5		I			I			34	4	5	1	1	I		
5	2	6		I			I			35	4	6	1	1	I		
6	2	7		I			I			36	4	7	1	1	I		
7	2	4			I	I				37	5	3	1		I		
8	2	5			I	I				38	5	4	1		I		
9	2	6			I	I				39	5	5	1		I		
10	2	7			I	I				40	5	6	1		I		
11	3	4	I	I		I				41	5	7	1		I		
12	3	5	I	I		I				42	5	2	1	I			
13	3	6	I	I		I				43	5	2	1	I			
14	3	7	I	I		I				44	5	4	1	I			
15	3	3	I		I					45	5	5	1	I			
16	3	4	I		I					46	5	6	1	I			
17	3	3		I	I					47	5	7	1	I			
18	3	4		I	I					48	6	2	1	I			
19	3	5		I	I					49	6	3	1	I			
20	3	6		I	I					50	6	4	1	I			
21	3	7		I	I					51	6	5	1	I			
22	4	4	I			I				52	6	6	1	I			
23	4	5	I			I				53	6	7	1	I			
24	4	6	I			I				54	3	5	1				I
25	4	7	I			I				55	3	6	1				I
26	4	2	I	I						56	3	7	1				I
27	4	3	I	I						57	3	5	1			I	
28	4	4	I	I						58	3	6	1			I	
29	4	5	I	I						59	3	7	1			I	
30	4	6	I	I													

ЗАКЛЮЧЕНИЕ

Увеличение числа каналов регистрации в современных спектрометрах физики высоких энергий приводит к необходимости поиска таких алгоритмов счета числа частиц, прошедших через годоскопическую плоскость, с помощью которых, учитывая особенности физических экспериментов, можно было бы создавать экономичные и быстродействующие мажоритарные схемы совпадений и параллельные счетчики.

Суть предлагаемого метода заключается в том, что перед анализом на множественность данные предварительно сжимаются, что позволяет использовать для выработки признаков быстродействующие ППЗУ. При большом числе каналов регистрации алгоритм отбора, а также минимизация признаков могут быть выполнены с помощью ЭВМ. Кроме того, если использовать ППЗУ с большим числом адресных входов, то эффективность данного метода существенно повышается, так как имеется возможность увеличивать как число групп, так и количество разрядов в группах.

И наконец, идея группового (блочного) кодирования путем каскадирования может быть использована для построения устройства отбора на число входов, составляющих несколько сот и более. Для этого достаточно, например, устройство отбора на 64 входа рассматривать как один блок со своим признаком, который по существу представляет собой сигнал "быстрое ИЛИ". Если для дешифровки признаков блоков использовать быстродействующие ППЗУ на 8 входов, то без уменьшения быстродействия можно построить устройство отбора, содержащего $64 \times 8 = 512$ входов.

ЛИТЕРАТУРА

1. Базиладзе С.Г., Нгуен, Тхи Ша, Парфенов А.Н. Схемы совпадений наносекундного диапазона. ПТЭ, 1981, № 5, с.92-96.
2. Гуськов Б.Н., Калинин В.А., Крастев В.Р., Максимов А.Н., Никитыч Н.М., Быстродействующий параллельный счетчик. ПТЭ, 1984, № 6, с.91-94.
3. Bialkowski J., Moszynski M., Zagorski. A multiplicity logic unit Nucl. Instrum. and Meth., 1981, No.2 p.433-437, vol. 189.
4. Калинин В.А., Никитыч Н.М. Быстрый аналого-цифровой процессор для отбора событий по разности числа частиц. Препринт ОИЯИ, PI-84-570. Дубна, 1984.
5. Swartzlander E.E. Parallel counters. IEEE. Transaction on Computers, 1973, vol.C-22, No.11, p.1021-1024.
6. Ho I.I., Chen T.C. Multiple addition by residue threshold functions and their representation by array logic. IEEE Transaction on Computers, 1973, vol.C-22, No.8, p.762-767.

Таблица 5

События, имеющие одинаковые основные признаки

№	t	Г	W	В1	В2	В3
1	3	2	3	I	I	
2	5	2	3		I	I
3	3	3	2	I		
4	3	3	3	I		
5	5	3	3	I		I
6	5	3	3	I	I	
7	7	3	3		I	I
8	7	3	3		I	I
9	9	3	3			I
10	5	3	2	I	I	

Таблица 6

События, имеющие одинаковые основные признаки

№	t	Г	W	В1	В2	В3	В4	№	t	Г	W	В1	В2	В3	В4	В5
I	4	2	2		I			18	8	3	3	I	I			
2	2	2	2	I				19	8	3	4	I	I			
3	4	2	3		I			20	8	3	4	I			I	
4	4	2	3	I		I		21	10	3	4			I	I	
5	6	2	33			I		22	3	3	4		I		I	
6	4	2	4		I			23	4	4	2	I				
7	4	2	4	I		I	I	24	4	4	3	I				
8	6	2	4		I		I	25	4	4	4	I				
9	6	2	4			I		26	6	4	2	I				
10	8	2	4				I	27	6	4	3	I	I			
II	4	3	2	I	I			28	6	4	4	I	I			
12	4	3	3	I	I			29	6	4	5	I	I			
13	4	3	4	I	I			30	8	4	5	I				I
14	6	3	2		I			31	8	4	4	I	I	I	I	
15	6	3	3	0	I			32	10	4	4		I		I	
16	6	3	4		I			33	10	4	4	I			I	
17	10	4	4	I		I		34	10	4	3	I		I		

7. Никитюк Н.М. Устройство считывания информации с координатной камеры. Авт.свид. СССР № I0726I8, от 08.10.1983 г. Бюллетень ОИ, № 45, 1984, с.209.
8. Никитюк Н.М. Вопросы оптимального кодирования в годоскопических системах. ПТЭ, 1983, № 3, с.74.
9. Никитюк Н.М. Оптимальное кодирование в спцинтилляционных годоскопах. Препринт ОИЯИ, P10-85-364, Дубна, 1985.

Рукопись поступила в издательский отдел
7 февраля 1986 года.

Никитюк Н.М.

P10-86-73

Метод регистрации множественности в годоскопических системах с большим числом каналов регистрации

Описан новый метод регистрации множественности частиц, прошедших через годоскопическую плоскость с большим числом каналов регистрации (больше ста). Суть метода заключается в том, что перед анализом на множественность t данные предварительно сжимаются, что позволяет использовать для реализации метода быстродействующие ППЗУ. Приводятся принципиальные схемы основных узлов, достаточных для построения устройства на 64 входа, которое позволяет определять такие параметры множественности, как $t = 1$, $t = 2$, $t = 3$, $t = 4$ и $t \geq 5$ с задержкой не более чем 35 нс.

Работа выполнена в Лаборатории высоких энергий ОИЯИ.

Препринт Объединенного института ядерных исследований. Дубна 1986

Перевод О.С.Виноградовой

Nikityuk N.M.

P10-86-73

The Method for Registration of Multiplicity in Hodoscope Systems with Large Number of Registration Channels

The new method for registration of multiplicity of particles having passed through a hodoscopic plane with large number of registration channels (over hundred) is described. The main feature of the method is that before analysis for multiplicity t , the data are preliminary compressed. That permits to use fast PROM. Schematic diagrams of principal units sufficient for determining some parameters of multiplicity for 64 input device construction ($t = 1$, $t = 2$, $t = 3$, $t = 4$ and $t \geq 5$) with delay not more than 35 ns.

The investigation has been performed at the Laboratory of High Energies, JINR.

Preprint of the Joint Institute for Nuclear Research. Dubna 1986