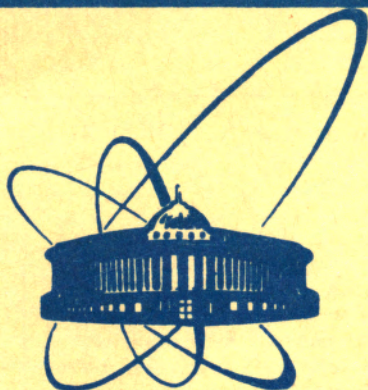


МБА

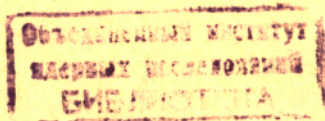


сообщения  
объединенного  
института  
ядерных  
исследований  
дубна

P10-80-312

В.А.Антюхов, Н.И.Журавлев, А.Н.Синаев

АМПЛИТУДНЫЙ АНАЛИЗАТОР  
НА 4096 КАНАЛОВ В СТАНДАРТЕ КАМАК



1980

В последнее время многоканальные анализаторы импульсов стало возможным изготавливать в стандарте КАМАК<sup>1-4</sup>. Этому в первую очередь способствовало появление малогабаритных устройств памяти в виде интегральных схем с большой степенью интеграции, что позволило значительно уменьшить размеры накопительных устройств анализаторов.

В Лаборатории ядерных проблем разработан один из вариантов анализатора на 4096 каналов. Блок-схема анализатора приведена на рис.1. В его состав входят 6 блоков в стандарте КАМАК:

- преобразователь амплитуда-код /АЦП/ КА 007;
- память на 4 К 16-разрядных слов КЛ 012;
- блок инкрементной записи КЛ 009;
- интерфейс графического дисплея КИ 011;
- блок управления режимами анализатора КУ 010;
- контроллер с фиксированными программами КК 001.

Все блоки, кроме контроллера, имеют единичную ширину.

Анализатор имеет следующие режимы работы:

1. Накопление информации, поступающей из АЦП.
2. Наблюдение накопленной информации.
3. Накопление поступающей информации одновременно с наблюдением.
4. Вывод накопленной информации в ЭВМ.

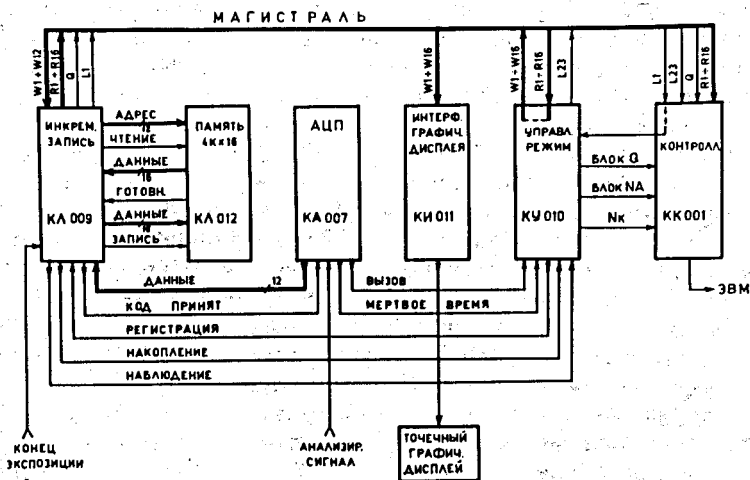


Рис.1. Блок-схема анализатора.

При накоплении данные из АЦП КА 007 через блок инкрементной записи КЛ 009 поступают в память КЛ 012, минуя магистраль каркаса, что позволяет избежать дополнительных потерь времени. Для наблюдения накопленная информация через интерфейс КИ 011 подается на точечный графический дисплей, в качестве которого может использоваться и осциллограф, имеющий входы по осям X и Y. Для обработки накопленная информация через контроллер КК 001 выводится в ЭВМ. Возможен также вывод информации и на другие внешние приборы, например цифropечатающее устройство, для чего требуется поместить в каркас дополнительный блок - интерфейс КИ 009. Контроллер КК 001 предназначен только для односторонней передачи информации в ЭВМ, поэтому при его использовании установка режимов работы анализатора должна осуществляться вручную. Некоторые переходы с одного режима на другой выполняются автоматически.

При создании анализатора специально были разработаны только два блока: блок инкрементной записи КЛ 009 и блок управления режимами КУ 010 /остальные имеют универсальное назначение/.

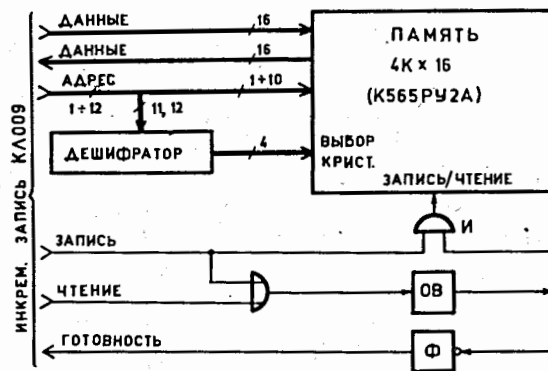
Связи всех блоков с магистралью каркаса и между собой видны из рис.1. Далее приводится описание отдельных блоков, входящих в состав анализатора, в объеме, необходимом для понимания работы всей системы. Некоторые блоки были описаны ранее, например, контроллер КК 001<sup>5,6/</sup>, интерфейс графического дисплея КИ 011<sup>7/</sup> и интерфейс цифropечатающего устройства КИ 009<sup>7/</sup>.

Преобразователь амплитуда-код КА 007 имеет 8192 канала, но в данном анализаторе используется 4096 каналов, поскольку такое число ячеек имеет применяемая память. Частота генератора серии равна 100 МГц, входные сигналы должны находиться в диапазоне 0÷5 В и иметь положительную полярность. Преобразователь может работать в режиме как внутреннего, так и внешнего запуска. Его интегральная нелинейность равна 0,05%, а дифференциальная - 1%.

После поступления в АЦП анализируемого импульса в нем формируется сигнал "Мертвое время", блокирующий вход. По окончании преобразования амплитуды импульса в код образуется сигнал "Вызов". Оба сигнала подаются в блок управления режимами КУ 010. В блок инкрементной записи через разъем на передней панели поступает 12-разрядный код, соответствующий амплитуде преобразованного импульса. При приходе из этого блока сигнала "Код принят" снимаются сигналы "Мертвое время" и "Вызов", после чего АЦП будет готов к приему нового импульса.

Код, образованный в преобразователе, а также от 1 до 3 признаков, устанавливаемых переключателями на задней панели, могут подаваться также на шины R1÷R16 магистрали. После окончания преобразования амплитуды импульса подается сигнал L.

Рис.2. Функциональная схема памяти КЛ 012.



В анализаторе может быть использован АЦП и другого типа, если он выдает и принимает указанные выше сигналы.

Память КЛ 012 является статической. Ее основой служат интегральные схемы K565PY2A, имеющие время доступа 450 нс. Память содержит 4096 16-разрядных слов. Связь с магистралью имеется только по питанию. Ввод и вывод информации производится через разъем на передней панели. Режим работы памяти определяется связанным с ней блоком записи. В зависимости от типа этого блока она может использоваться в инкрементном режиме, в режиме последовательного заполнения или в режиме ОЗУ с произвольным доступом.

Функциональная схема памяти КЛ 012 приведена на рис.2. В режиме записи в нее с блока инкрементной записи /или другого управляющего блока/ подаются адрес ячейки, данные и сигнал "Запись", которым запускается одновибратор 0В. Импульс одновибратора длительностью 450 нс подается на вход "Запись/чтение" схем памяти, образуя строб-импульс записи. По спаду импульса одновибратора формируется сигнал "Готовность" длительностью 150 нс, который сообщает о готовности памяти к выполнению следующей операции.

В режиме чтения в память подаются адрес ячейки и сигнал "Чтение". В этом случае импульс на вход "Запись-чтение" схем памяти не подается. На выходных шинах появляются считываемые данные. По спаду импульса одновибратора вырабатывается сигнал "Готовность".

Поскольку используемые интегральные схемы памяти имеют емкость 1 К, то они разделены на 4 группы и два старших разряда адреса /11 и 12/ используются для выбора соответствующей группы.

Блок инкрементной записи КЛ 009 организует инкрементный режим работы памяти и осуществляет ее связь с магистралью каркаса и другими блоками. Через разъемы на передней панели этот блок связан с АЦП КА 007 и памятью КЛ 012, а через разъемы на задней панели - с блоком управления режимами КУ 010. На передней панели блока КЛ 009 имеются также два переключателя и две

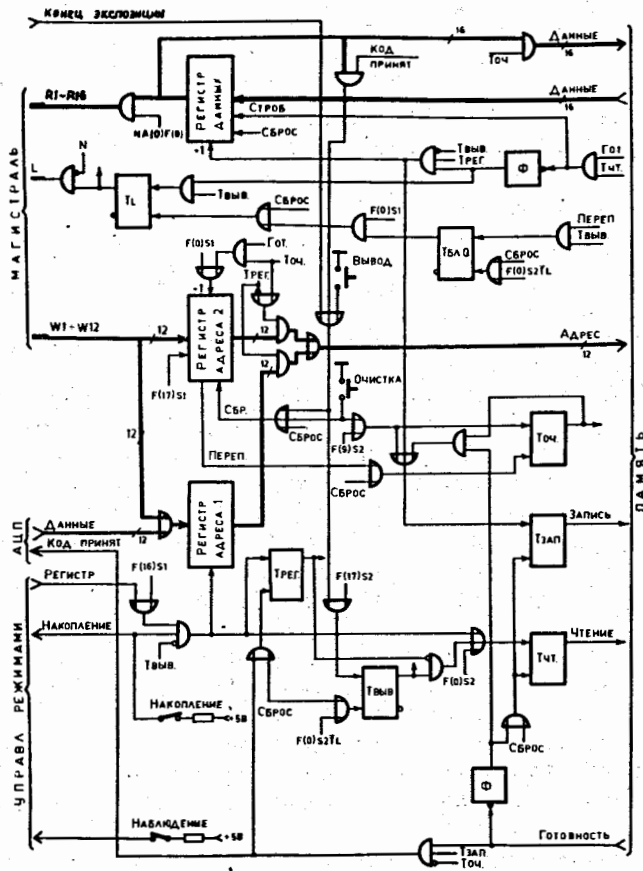


Рис.3. Функциональная схема блока инкрементной записи Кл 009.

кнопки, с помощью которых задаются режимы работы анализатора: накопление, наблюдение, вывод и очистка. Блок может выполнять команду с функцией  $F(0)$ , а при работе с универсальным контроллером также команды с функциями  $F(9)$ ,  $F(11)$ ,  $F(16)$  и  $F(17)$ .

Функциональная схема блока инкрементной записи представлена на рис.3. Блок содержит регистр данных и два регистра адреса, один из которых используется при инкрементной записи данных, а другой - при наблюдении, выводе накопленной информации и очистке памяти; он работает в счетном режиме.

В режиме накопления должен быть включен переключатель "Накопление", потенциал с которого подается в блок управления режимами. При поступлении от этого блока сигнала "Регистрация" данные, подаваемые из АЦП в виде 12-разрядного кода, заносятся в регистр адреса 1, а также устанавливаются в состояние "1" триггеры  $T_{рег.}$  и  $T_{чт.}$ . Первый из них обеспечивает подачу в блок памяти адреса с регистра адреса 1, а второй - подачу в него сигнала "Чтение". После окончания цикла чтения с блока памяти подается сигнал "Готовность", по которому поступающие из памяти данные записываются в регистр данных. По спаду сигнала "Готовность" содержимое регистра данных увеличивается на единицу, триггер  $T_{чт.}$  сбрасывается, а затем триггер  $T_{зап.}$  переводится в состояние "1". Сигнал "Запись", образуемый этим триггером, подается в блок памяти и осуществляет запись в выбранную ячейку нового содержимого регистра данных. Поступающий после цикла записи сигнал "Готовность" является для АЦП сигналом "Код принят". По сигналу "Готовность" сбрасывается триггер  $T_{рег.}$ , а по спаду этого сигнала - триггер  $T_{зап.}$ , после чего блок инкрементной записи готов к приему следующего кода из АЦП.

При работе с универсальным контроллером код в блок инкрементной записи может также подаваться по команде  $NA(0)F(16)$ .

В режиме наблюдения должен быть включен переключатель "Наблюдение", потенциал с которого подается в блок управления режимами. В данном режиме контроллер с частотой, определяемой блоком управления режимами, вырабатывает команды  $NA(0)F(0)$ , которые принимаются блоком инкрементной записи. По этой команде информация, ранее записанная в регистр данных, подается на шины  $R1 \div R16$ , в момент  $S1$  добавляется единица в регистр адреса 2, а в момент  $S2$  переводится в "1" триггер  $T_{чт.}$ , в результате чего в блоке памяти выполняется цикл чтения и в регистр данных заносится новая информация. Адрес ячейки памяти определяется регистром адреса 2, поскольку триггер  $T_{рег.}$  находится в нуле. Следует отметить, что предварительное занесение информации в регистр данных сделано для того, чтобы блок инкрементной записи мог работать не только со статической, но и с динамической памятью. Информация с шин магистрали  $R1 \div R16$  через блок управления режимами подается по шинам  $W1 \div W16$  в интерфейс графического дисплея.

Если одновременно включены оба переключателя, "Накопление" и "Наблюдение", то в анализаторе осуществляется режим накопления поступающей информации одновременно с наблюдением накопленной ранее. Очередность этих процессов регулируется блоком управления режимами. В данном режиме для наблюдения используются интервалы времени, свободные от регистрации поступающих импульсов, причем скорость регистрации практически не уменьшается.

Режим вывода информации может начинаться при нажатии кнопки "Вывод", при поступлении внешнего сигнала "Конец экспозиции" или при наличии в какой-либо ячейке памяти единиц во всех 16 разрядах. В последнем случае сигнал "Код принят" проходит на выход 16-кратной схемы совпадений. В начале режима вывода регистр адреса 2 устанавливается в "0", а триггер  $T_{ВЫВ.}$  переходит в состояние "1", в результате чего запрещается поступление сигналов "Регистрация" и запускается цикл чтения из памяти. После окончания этого цикла в магистраль подается сигнал L. Вывод данных осуществляется по команде  $NA(0)F(0)$  на шины R1-R16. При использовании универсального контроллера вывод может начинаться при подаче команды, содержащей функцию F(17), причем по этой же команде может быть установлен любой начальный адрес. Дальнейшая работа блока инкрементной записи в режиме вывода аналогична его работе в режиме наблюдения за исключением того, что время поступления очередной команды определяется скоростью передачи информации в ЭВМ или внешнее устройство. После передачи информации из последней ячейки памяти сигналом переполнения с регистра адреса 2 производится блокировка сигнала Q, что означает конец передачи массива в режиме многократного обращения по одному адресу ULS.

Очистка памяти производится при нажатии кнопки "Очистка", в результате чего регистр адреса 2 сбрасывается в "0", триггер  $T_{ОЧ.}$  устанавливается в состояние "1" и запускается цикл записи. Эти циклы будут повторяться до тех пор, пока триггер  $T_{ОЧ.}$  остается в состоянии "1", т.е. до переполнения регистра адреса 2, в который добавляется 1 после каждого цикла записи по сигналу "Готовность". В каждом таком цикле в соответствующую ячейку памяти подается нулевое слово. При работе с универсальным контроллером режим "Очистка" может устанавливаться также командой, содержащей функцию F(9).

По сигналам Z и C, а при работе с универсальным контроллером и по команде с функцией F(11) производится установка в "0" всех регистров и триггеров блока.

Интерфейс графического дисплея КИ 011<sup>7/7</sup> используется в режиме "Наблюдение" для изображения на экране электронно-лучевой трубки информации, содержащейся в памяти. В интерфейс внесено небольшое изменение, благодаря которому данные в него с шин записи заносятся по сигналу Q51 / вместо команды  $NA(0)F(16)S1$  /, что необходимо для работы системы. Интерфейс позволяет выводить по оси X число каналов, равное 256, 512, 1024 и 4096. В последнем случае выводится каждый четвертый канал. Имеется возможность задания любого начального канала с шагом 128, начиная с нулевого. По оси Y можно вывести любые 8 соседних разрядов из 16, причем если

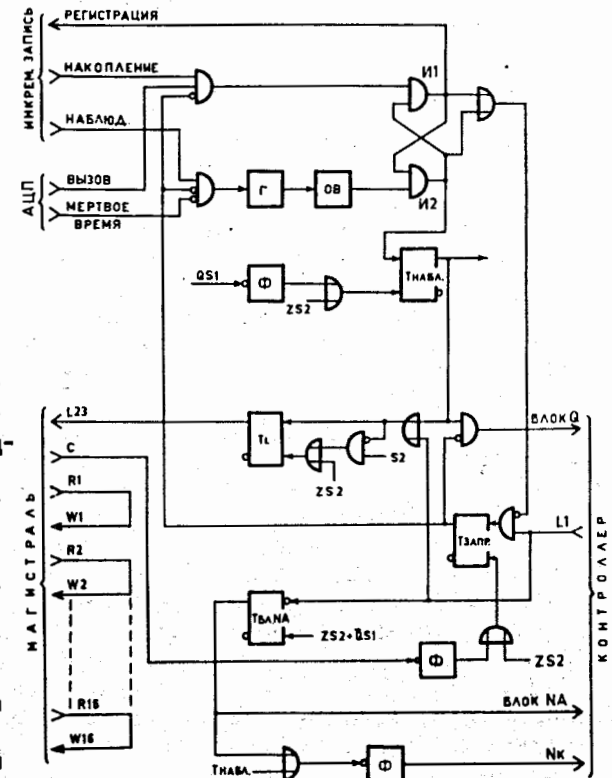
Рис. 4. Функциональная схема блока управления режимами КУ 010.

хотя бы один из отбрасываемых старших разрядов содержит 1, то выводится число, равное 255.

Контроллер с фиксированными программами КК 001<sup>7/5,8/</sup> предназначен для чтения информации с использованием функции F(0) со всех блоков картера в режиме последовательного сканирования адресов /ACA/ и передачи данных в ЭВМ. Работа контроллера начинается при поступлении сигнала L23. Рас-

ширение функций контроллера обеспечивается сигналами "Блок Q", "Блок NA" и  $N_k$ . При наличии первого из них передача поступающих данных в ЭВМ не производится. При наличии сигнала "Блок.NA" осуществляется многократное обращение по одному адресу в режиме ULS, так как этот сигнал запрещает изменение состояния счетчиков номера станции и подадреса. После подачи сигнала  $N_k$  работа контроллера прекращается и он устанавливается в исходное состояние.

Блок управления режимами КУ 010 должен занимать станцию N23. Действуя совместно с контроллером КК 001, он организует работу анализатора и выполняет некоторые функции грейдера сигналов L. Функциональная схема блока КУ 010 изображена на рис. 4. На его вход с блока инкрементной записи подаются потенциалы "Накопление" и "Наблюдение", а с АЦП - сигналы "Вызов" и "Мертвое время". В режиме "Накопление" после прихода сигнала "Вызов" на выход блока подается сигнал "Регистрация", поступающий в блок инкрементной записи.



В режиме "Наблюдение" включается генератор Г, работающий с частотой 125 кГц, что позволяет опрашивать состояние каждой из 4096 ячеек памяти около 30 раз в секунду. Импульс с генератора запускает одновибратор ОВ, вырабатывающий импульс длительностью 7 мкс. Фронт этого импульса переводит триггер  $T_{\text{набл}}$  в состояние "1", благодаря чему в магистраль поступает сигнал L23, а в контроллере блокируется сигнал Q. По сигналу L23 контроллер начинает работу. Он подает команду  $NA(0)F(0)$  в станцию N(1), где должен располагаться блок инкрементной записи. По этой команде данные поступают на шины  $R1 \div R16$  и при помощи блока управления режимами передаются на шины  $W1 \div W16$ , с которых воспринимаются интерфейсом графического дисплея. Поскольку сигнал Q в контроллере блокируется, передачи данных в ЭВМ не будет. В момент окончания сигнала S1 триггер  $T_{\text{набл}}$  возвращается в "0", в результате чего сигнал L23 снимается и образуется сигнал  $N_k$ , который возвращает контроллер в начальное состояние. При поступлении следующего импульса от одновибратора цикл повторяется.

Порядок работы анализатора при одновременной подаче потенциалов "Накопление" и "Наблюдение" определяется узлом блока КУ 010, включающим схемы И1 и И2. Этот узел пропускает на выход тот из сигналов, "Вызов" или от ОВ, который пришел первым, а сигнал, пришедший вторым, ждет своей очереди до окончания первого. Создание приоритета для регистрации поступающих импульсов перед режимом "Наблюдение" обеспечивается блокировкой генератора Г сигналом "Мертвое время", подаваемым из АЦП. Поступающий затем сигнал "Вызов" сможет проходить на выход схемы И1 и образовывать сигнал "Регистрация" сразу после окончания ранее начатого цикла наблюдения, т.е. не более чем через 7 мкс после прихода сигнала "Мертвое время". В большинстве случаев интервал времени между поступлением сигналов "Мертвое время" и "Вызов" превышает эту величину, следовательно, увеличения среднего времени регистрации импульса из-за режима "Наблюдение" происходить не будет.

В режиме вывода информации в блок управления режимами через контроллер подается сигнал L1 от блока инкрементной записи. Этим сигналом переводится в состояние "1" триггер  $T_{\text{запр}}$ , в результате чего блокируются поступление сигналов "Вызов" и работа генератора Г, а также снимается блокировка сигнала Q в контроллере. При подаче в блок сигнала L1 в контроллер поступает сигнал L23. Работа контроллера в режиме многократного обращения по одному адресу ULS обеспечивается благодаря тому, что при обращении к станции N1 сигнал L1 снимается, после чего триггер  $T_{\text{бл.на}}$  переходит в состояние "1" и в контроллер подается сигнал "Блок. NA". После окончания передачи

массива сигнал Q из блока инкрементной записи в магистраль не поступает, благодаря чему триггер  $T_{\text{бл.на}}$  возвращается в "0" и формируется сигнал  $N_k$ , который устанавливает контроллер в начальное состояние.

В заключение авторы выражают благодарность В.Г.Зинову, В.Т.Сидорову и Ц.Вылову за полезные советы и помощь в работе.

#### ЛИТЕРАТУРА

1. Kumahara T. et al. IEEE Transactions on Nuclear Science, 1979, vol.NS-26, p.746.
2. Diary of Developments, Nuclear Enterprises Limited, England, November, 1979, p.10.
3. Нгуен Хак Тхи и др. ОИЯИ, 13-12782, Дубна, 1979.
4. Глейбман Э.М. и др. ОИЯИ, P10-12635, Дубна, 1979.
5. Журавлев Н.И., Синаев А.Н. ОИЯИ, 10-7334, Дубна, 1973.
6. Журавлев Н.И. и др. ОИЯИ, 10-7332, Дубна, 1973.
7. Антюхов В.А. и др. ОИЯИ, 10-10576, Дубна, 1977.
8. Blocktransfers in CAMAC-Systems. Supplement to EUR 4100. ESONE Committees, 1977.

Рукопись поступила в издательский отдел  
22 апреля 1980 года.