

СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА



Б-24

20/v - 74

P10 - 7822

2102/2-74

И.П.Барабаш, В.Д.Шибяев

КОММУТАТОР СЛУЧАЙНЫХ СИГНАЛОВ

1974

ЛАБОРАТОРИЯ НЕЙТРОННОЙ ФИЗИКИ

P10 - 7822

И.П.Барабаш, В.Д.Шибяев

КОММУТАТОР СЛУЧАЙНЫХ СИГНАЛОВ

Объединенный институт
ядерных исследований
БИБЛИОТЕКА

В ядерно-физических экспериментах часто возникает необходимость коммутации случайных сигналов. В простейшем случае это коммутация случайно распределенных во времени сигналов на выходе детекторной аппаратуры между двумя регистраторами /счетчиками/, работающими поочередно. При совпадении во времени детекторных и коммутирующих импульсов из-за конечной длительности детекторного импульса возникает возможность неоднозначности отсчета, когда один и тот же детекторный импульс регистрируется обоими счетчиками. Среднюю скорость появления таких событий m можно определить по формуле

$$m = n f \tau,$$

где n - средняя скорость поступления детекторных импульсов; f - частота коммутирующих импульсов, τ - длительность детекторных импульсов.

В предлагаемом коммутаторе для устранения неоднозначности отсчета вводится дополнительный триггер типа D. Схема коммутатора приведена на рис. 1. Детекторные импульсы /1/ поступают на входы клапанов /2/ и /3/. Коммутирующие импульсы /4/ подаются на счетный вход основного триггера /5/, а также через инвертор /6/, схему ИЛИ /7/ и инвертор /8/ на счетный вход дополнительного триггера /9/, D - вход которого соединен с выходом Q основного триггера. Основной триггер /5/ срабатывает по переднему фронту каждого коммутирующего импульса. Дополнительный триггер /9/ срабатывает по заднему фронту каждого коммутирующего

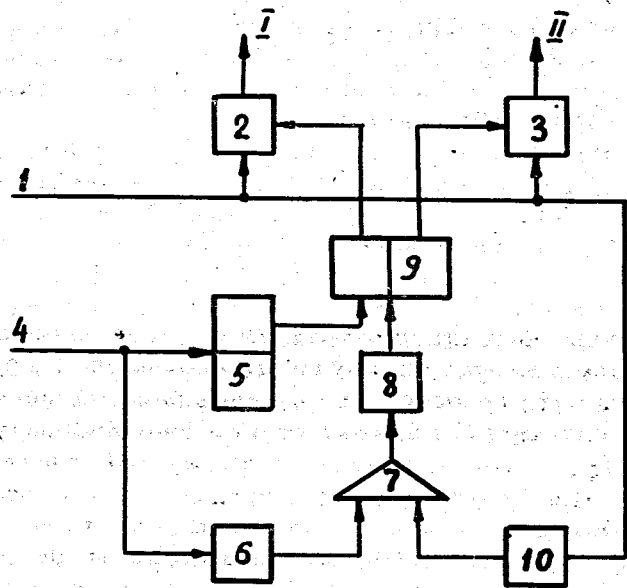


Рис. 1. Принципиальная схема коммутатора. 1 - детекторные импульсы; 2,3 - коммутируемые клапаны; 4 - коммутирующие импульсы; 5 - основной триггер; 6,8,10 - инверторы; 7 - схема ИЛИ; 9 - дополнительный триггер; I, II - выходы клапанов.

импульса только в том случае, если в этот момент на входе /1/ отсутствует детекторный импульс. Если же произошло совпадение детекторного импульса с задним фронтом коммутирующего, переключение дополнительного триггера /9/ произойдет по заднему фронту детекторного импульса, который через инвертор /10/, схему ИЛИ /7/ и инвертор /8/ поступает на его счетный вход. Таким образом, процесс коммутации разбивается на два этапа: 1/ подготовка переключения /срабатывает основной триггер/ и 2/ переключение /срабатывает дополнительный триггер/. На рис. 2 приведена временная диаграмма работы коммутатора.

Коммутацию детекторных импульсов на большее число регистраторов можно осуществить, используя счетчик с дешифратором. При этом дополнительный триггер будет первым триггером этого счетчика.

Интерес представляет использование описанной схемы коммутатора во временных кодировщиках, где для устранения неоднозначности счета, возникающей при совпадении детекторных импульсов с моментом переключения каналов кодировщика, обычно используют фазирование детекторных импульсов специальной серией фазирющих импульсов, период которых определяет быстродействие временного кодировщика. Поэтому схема фазировки является дополнительным источником просчетов. На рис. 3 приведена схема снятия временного адреса в виде парал-

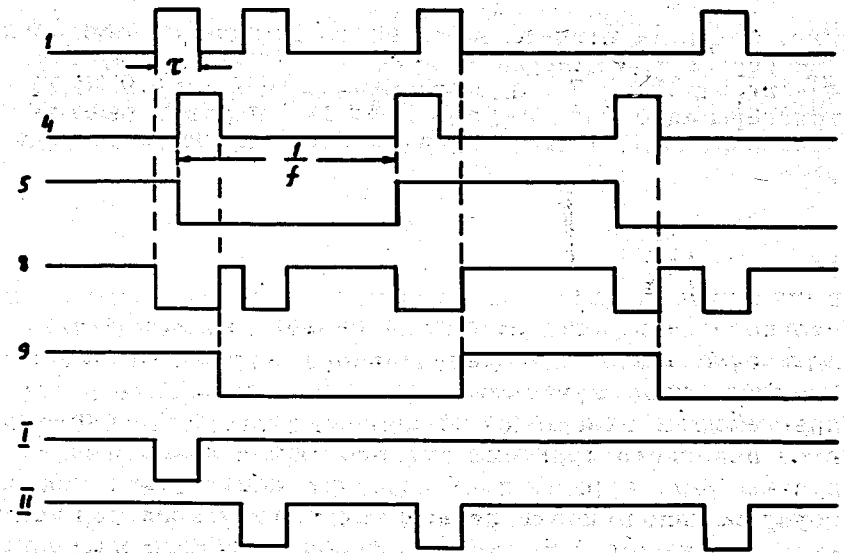


Рис. 2. Временная диаграмма работы коммутатора. 1 - детекторные импульсы; 2 - коммутирующие импульсы; 5 - основной триггер; 9 - дополнительный триггер, I - выход 1 клапана; II - выход 2 клапана.

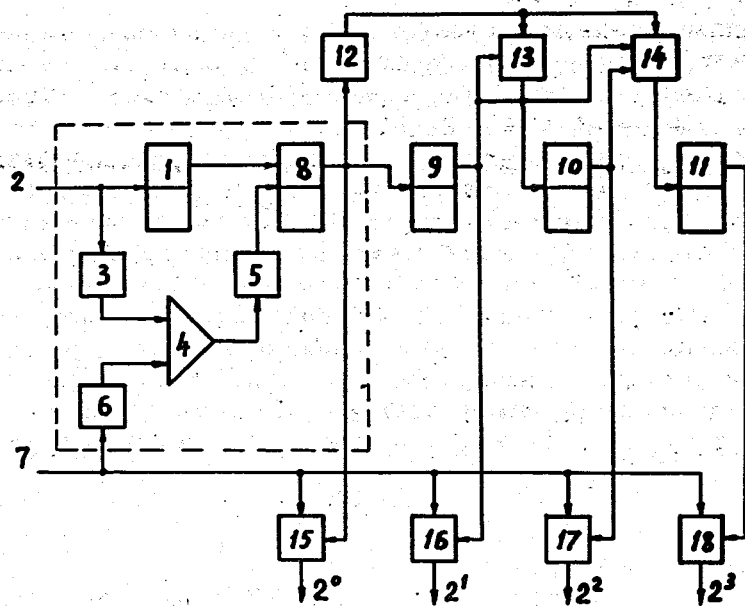


Рис. 3. Схема отсчета временного адреса. 1 - основной триггер; 2 - каналные импульсы; 3, 5, 6, 12 - инверторы; 4 - схема ИЛИ; 7 - детекторные импульсы; 8, 9, 10, 11 - триггеры адресного счетчика; 13, 14 - клапаны быстрого переноса; 16, 15, 17, 18 - клапаны отсчета временного адреса.

льного четырехразрядного двоичного кода, позволяющая отказаться от использования схемы фазировки. Неоднозначность отсчета временного кода устраняется применением описанного выше коммутатора. На счетный вход основного триггера /1/ поступают каналные импульсы /2/, определяющие ширину канала временного кодировщика. Дополнительный триггер /8/ является первым триггером адресного счетчика, в состав которого входят триггеры /9, 10, 11/, а также обеспечивающие быстрый перенос схемы /12, 13, 14/. Адресный код снимается с помощью клапанов /15, 16, 17, 18/, на вход которых поступают детекторные импульсы /7/, а также

выходные сигналы соответствующих триггеров адресного счетчика. При совпадении детекторных импульсов с моментом переключения временных каналов состояние триггеров адресного счетчика изменится только по заднему фронту детекторного импульса. Это можно назвать фазированием каналных импульсов детекторными импульсами, но этот процесс в отличие от обычного фазирования детекторных импульсов специальной серией фазировющих импульсов не дает дополнительных просчетов, вносимых устройством фазировки.

Литература

1. В.И. Гольданский, А.В. Куценко, М.И. Подгорецкий. Статистика отсчетов при регистрации ядерных частиц. Физматгиз, Москва, 1959.

Рукопись поступила в издательский отдел
22 марта 1974 года.