

БАРАБАШ, И.П.
Б1-10-8690.

+

С 344.36

Б- 24



ОБЪЕДИНЕННЫЙ ИНСТИТУТ ЯДЕРНЫХ ИССЛЕДОВАНИЙ

1635/75

Б1-10-8690

ДЕПОНИРОВАННАЯ ПУБЛИКАЦИЯ

Дубна 19 75

ОБЪЕДИНЕННЫЙ ИНСТИТУТ ЯДЕРНЫХ ИССЛЕДОВАНИЙ

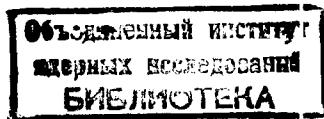
Лаборатория нейтронной физики

И.П.Барабаш, В.Д.Шибаев

Б1-10-8690

ВРЕМЕННОЙ КОДИРОВЩИК ВК-5

Рукопись поступила
в Институт ядерных
исследований
18 03 1975



Дубна, 1974г.

Назначение

Временной кодировщик ВК-5 предназначен для преобразования временных интервалов микросекундного диапазона в цифровой код.

Технические данные

I. Частота задающего кварце-

вого генератора - $16 \cdot 10^6$ Гц
2. Число каналов - 256, 512, 1024, 2048, 4096
3. Ширина канала - $(1,2, \dots, 64, 128) T$, где T -
минимальная ширина канала, зна-
чение которой устанавливается
перед началом измерений и может
быть равно или 0,5 мксек или
8 мксек.

4. Максимальная задержка-

$4096 \cdot 128T$

5. Шаг задержки -

$(8, 16, \dots, 64, 128)T$

6. Входные сигналы:

полярность - отрицательная,
амплитуда - $(2 \div 6)$ вольт,
длительность - $(0,3 \div 2)$ мксек,
вид входа - ёмкостной

7. Измеряемый временной интервал может быть разбит на 8 равных по числу каналов групп с независимой установкой ширины канала в каждой группе.

8. Питание стабилизированное

+6в , 0,8а

9. В кодировщике используются микросхемы 155 серии.

Функциональная схема (рис. I)

Приходящие на вход "СИ" стартовые сигналы формируются импульсным формирователем ИФ1 и вводят триггер Т1, который открывает клапан И17, пропуская сигналы с кварцевого генератора (кг) частотой 16мГц на первый триггер Т2 первого делителя частоты ($T_2 = T_6$). Выходы первого и последнего триггеров этого делителя выведены на тумблер В1, который определяет "Т" минимальную ширину канала кодировщика (0,5мксек или 8мксек) и минимальный шаг задержки (4мксек или 64мксек). С тумблера В1 сигналы поступают на второй делитель частоты ($T_7 = T_{15}$), который представляет 9-разрядный двоичный счетчик со схемами быстрого переноса (на функциональной схеме не показаны). Выходы триггеров $T_8 = T_{15}$ второго делителя поданы на коммутатор ширины каналов, а выходы триггеров $T_{11} = T_{15}$ на переключатель шага задержки (В2). На коммутаторе вручную, с помощью штеккеров производится установка необходимой ширины канала для каждой из восьми групп каналов. С помощью В2 задается шаг задержки, т.е. минимальная задержка, которая может быть получена в данном измерении. Сигналы из коммутатора поступают на клапаны ширины каналов, которые управляются трехразрядным двоичным счетчиком групп ($T_{29} = T_{31}$) через дешифратор номера группы. Выходы этих клапанов объединяются схемой ИЛИ1, сигнал с выхода которой подан на вход клапана И2.

В кодировщике ВК-5 один и тот же адресный счетчик служит как для отсчета временных каналов, так и для отсчета задержки. Коммутация входных сигналов адресного счетчика производится триггером Т28 с помощью клапанов И1 и И2. Через один из них (И1) и схему ИЛИ2 на адресный счетчик поступают с переключателя В2 импульсы отсчета задержки. Через другой (И2) и ту же схему ИЛИ2 - импульсы канальной серии.

Адресный счетчик состоит из I2 триггеров ($T16-T27$) и схем быстрого переноса (на функциональной схеме не показаны). Задержка начала измерения набирается в двоичном коде на тумблерах ($B4-B15$), расположенных на передней панели кодировщика. После окончания отсчета каналов опрашиваются эти тумблера и соответствующий обратный код заносится на триггера адресного счетчика. Отсчет задержки производится по методу до-счета, и импульс переполнения адресного счетчика, поступающий с триггера $T27$ на формирователь ИФ3, служит сигналом окончания отсчета задержки и началом счета каналов. Выходной сигнал ИФ3 сбрасывает триггера $T12-T15$ второго делителя, а также вводит триггер $T28$, закрывая клапан И1 и открывая клапан И2.

Выходы триггеров $T23-T27$ выведены на переключатель ВЗа "Число каналов", сигнал с выхода которого сбрасывает все триггера кодировщика. Сбрасывается и триггер $T1$, закрывая клапан И17 и прекращая поступление I6-ти мегагерцовых сигналов на первый делитель частоты.

Выходы триггеров $T20-T24$ выведены на переключатель ВЗб, сигналы с которого поступают на счетчик групп ($T29-T31$). Переключатели ВЗа и ВЗб спаяны таким образом, что сигналу с переключателя ВЗа предшествует семь сигналов с переключателя ВЗб, т.е. каждому числу каналов кодировщика соответствует определенное число каналов в группах. Например, при выбранном числе каналов 4096 в каждой группе будет по 5I2 каналов, при 2048 - по 256 канало, при 1024 - по 128 каналов и т.д.

Выходы переключателей ВЗа и ВЗб поданы на клапаны И3 и И4, управляемые триггером $T28$ и открывающиеся только при отсчете числа каналов.

Исследуемые детекторные импульсы, поступающие на вход "ДИ", формируются импульсным формирователем ИФ2 и подаются на фазирующее устройство (ФУ), где происходит фазирование их импульсами двухмегагерцовой серии. ФУ также управляется триггером $T28$ икрыто только при отсчете временных каналов. Выходным сигналом ФУ опрашивается адресный счетчик, и на выходах клапанов И5-И16 появляется двоичный код, соответствующий моменту появления детекторного импульса.

