

Ц 841.8

Н-626

ОБЪЕДИНЕННЫЙ  
ИНСТИТУТ  
ЯДЕРНЫХ  
ИССЛЕДОВАНИЙ

Дубна

2501



ЛАБОРАТОРИЯ ВЫСОКИХ ЭНЕРГИЙ

Н.М. Никитюк

БЫСТРОДЕЙСТВУЮЩИЕ ОДНОТАКТНЫЕ  
ФЕРРОТРАНЗИСТОРНЫЕ РЕГИСТРЫ

1965

2501

Н.М. НИКИТЮК

БЫСТРОДЕЙСТВУЮЩИЕ ОДНОТАКТНЫЕ  
ФЕРРОТРАНЗИСТОРНЫЕ РЕГИСТРЫ

Общественный институт  
информационных технологий  
БИБЛИОТЕКА

3932/3 up

При создании современных приборов ядерной электроники часто появляется необходимость в построении быстродействующих специализированных запоминающих устройств (З.У.). От оперативных З.У. с произвольной выборкой З.У. специального назначения отличаются тем, что как запись, так и считывание чисел происходит в порядке следования адресов. Кроме того, в большинстве случаев отпадает необходимость в регенерации считанной информации. Основное требование к З.У. такого типа состоит в максимальном быстродействии.

Для построения быстродействующих З.У. в последнее время используют схемы с линейной выборкой чисел (типа  $Z$ ), в которых выборка необходимого координатного трансформатора (и соответственно числа) происходит при совпадении 2-х полутоков в координатах  $X$  и  $Y$ . Поэтому для управления выборкой и записью чисел необходимо иметь два кольцевых счетчика с одной "бегающей" единицей. Более предпочтительными являются кольцевые счетчики, построенные на ферротранзисторных элементах, которые содержат гораздо меньше как активных, так и пассивных компонентов, чем схемы, построенные на статических триггерах.

Для того чтобы кольцевой счетчик мог служить в качестве адресного устройства в З.У. необходимы два условия:

- 1) Количество ячеек регистра  $a$  по координате  $x$  не должно быть равно числу ячеек  $b$  по координате  $y$ .
- 2) Числа  $a$  и  $b$  должны быть взаимнопростыми.

При выполнении этих условий наибольшее количество неповторяющихся совпадений полутоков в течение цикла работы кольцевых счетчиков и соответственно емкость З.У. будут равны  $z = ab$ .

Очевидно, что наиболее экономичный вариант схемы коммутатора получается, когда

$$a - b = 1.$$

Известно, что в переключаящих устройствах сердечники работают по циклам, близким к предельным. Для случая, когда  $N \gg N_c$ , можно написать соотношение <sup>/8/</sup>

$$T \cdot I_w = S_w \cdot 2\pi r_0, \quad (1)$$

где  $I$  - намагничивающий ток;  $T$  - время намагничивания ферритового кольца;  $r_0$  - средний радиус ферритового кольца;  $w$  - количество витков намагничивающей обмотки;  $H$  - напряженность намагничивающего поля;  $H_c$  - коэрцитивная сила;  $S_w$  - коэффициент переключения.

Для построения схем регистров была выбрана основная ферротранзисторная схема с положительной обратной связью на транзисторе 1Т308А и ферритовом кольце марки 0,16ВТ с размерами 2x1,4x1 мм.

Вопросы расчета ферротранзисторных схем достаточно подробно рассмотрены в литературе <sup>/1,8/</sup>, однако пользуясь равенством (1), можно сделать прикидочный расчет для определения величины амплитуды импульса намагничивающего тока. Для феррита марки 0,16 ВТ коэффициент переключения  $S_w = 0,85$  мк/см. Допустим, что нужно получить время переключения феррита в ячейке 300 нсек, тогда из (2) имеем  $I_w = 0,84$  а. По справочным данным транзистор типа 1Т308 может переключать импульсы тока порядка 120 ма при длительности 5 мксек. Эксперименты показывают, что при длительности импульса 0,2-0,3 мксек и частоте 500 кгц ток переключения может достигать 0,2-0,3 а.

В литературе по магнитным регистрам описываются, в основном устройства, в которых для каскадного соединения ячеек применяются четырехполюсники связи, состоящие из цепочек емкостей, индуктивностей и диодов, назначение которых состоит в том, чтобы передавать информацию только в заданном направлении, а также создавать задержку, необходимую для устойчивой работы регистра. Однако наличие этих цепочек снижает быстродействие схем.

Данные эксперимента показывают, что можно создавать надежные и быстродействующие одитактные кольцевые пересчетные схемы без четырех полюсников связи. На рис. 1 изображена одна из таких схем. "Единица", предварительно записанная в первую ячейку регистра, сдвигается в каждом такте тактовыми импульсами, которые формируются на транзисторе  $T_1$ . Для надежной работы схемы, кроме увеличения числа витков коллекторных обмоток (III) по сравнению с тактовыми (II), необходимо, чтобы длительность импульсов тока в коллекторных обмотках была больше длительности тактовых импульсов. С этой целью применена ячейка без положительной обратной связи. Степень насыщения транзисторов можно регулировать изменением числа витков базовых обмоток (IV). Обмотки для получения промежуточных выходов на рисунке не показаны. После соответствующего усиления импульсы с промежуточных выходов можно подавать в матрицу координатных трансформаторов, если схема используется в качестве адресного устройства ЗУ.

Параметры схемы: частота тактовых импульсов  $f = 850$  кгц; длительность  $t_{\mu} = 300$  нсек, величина тока в импульсе  $I = 250$  ма. При этих данных длительность импульса тока коллектора составляет  $t_k = 0,5$  мксек.

Данные обмоток: I, II - 4 витка, III - 8 витков; IV - 2 витка, провод ПЭВ 0,1.

Схема работает устойчиво в режиме кольцевого делителя частоты при изменении напряжения питания на  $\pm 0,7$  в от номинального.

Данная схема имеет тот недостаток, что тактовый импульс по времени совпадает с импульсом переноса, что снижает к.п.д. схемы и надежность.

На рис. 2 показана схема, в которой в качестве задержки между ячейками использовано ферритовое кольцо с подмагничиванием постоянным током <sup>/3/</sup>. Работает схема следующим образом. В исходном состоянии все разряды регистра, кроме первого, находятся в положении "0". Тактовый импульс считывает сигнал единицы с первого разряда, который после усиления подается на схему задержки. Обмотки возбуждения VI и подмагничивания VII включены так, что в результате взаимодействия наводимых в кольцо этими обмотками потоков в выходной обмотке VIII наводится двупольный импульс, первая половина которого совпадает во времени с импульсом такта и практически не оказывает влияния на следующий разряд, а вторая половина импульса записывает единицу во вторую ячейку и т.д. Данная схема работает надежно при частоте тактовых импульсов 400-500 кгц и длительности 0,3 - 0,4 мксек.

Для получения еще большего быстродействия и увеличения надежности можно предложить еще схему с дополнительным усилителем между ячейками (рис. 3). Наличие дополнительного транзистора позволяет создать форсированный режим намагничивания ферритов и сократить время переключения до 150-200 нсек. Частота переключения в этих схемах ограничена допустимой мощностью рассеяния транзисторов и составляет 400-500 кгц.

Данные обмоток: для схемы (рис. 2); I, III, IV, X - 5 витков; VI - 15 витков; II, V - 2 витка, VII, VIII, IX - 8 витков; для схемы (рис. 3); I, III, IV, V - 5 витков; II, V - 2 витка; VII - 4 витка; провод ПЭВ 0,1.

Входы тактовых обмоток включены непосредственно в коллекторные цепи генераторов тока на одном транзисторе, как показано на рис. 1. Для настройки ферротранзисторных регистров очень удобной является схема генератора пачек импульсов, которая изображена на рис. 4. Схема состоит из трех мультивибраторов I, II, III.

I мультивибратор работает в автоколебательном режиме и задает частоту повторения пачек импульсов; II - одновибратор запускается от I и определяет длительность

ность одной пачки, а III мультивибратор работает в ждущем режиме и задает количество импульсов в пачке. Все три параметра генератора можно изменять, меняя соответствующие величины емкостей и сопротивлений. В промежутке времени между пачками импульсов на цепочке С.Р. выделяется одиночный импульс для сброса схем в исходное состояние. Импульсы с выходов генератора формируются блокинг-генераторами (рис. 5). Длительность импульсов блокинг-генератора регулируется количеством витков в трансформаторе  $Tr_1$ . Для получения длительности импульса 0,3 мксек  $w_1=9$  витков;  $w_2=14$  витков,  $w_3=w_4=12$  витков; сердечники трансформаторов состоят из 2-х колец ОКС-800  $7 \times 3,5 \times 2$  мм.

### З а к л ю ч е н и е

Применяя высокочастотные импульсные транзисторы типа 1Т308 и малогабаритные ферритовые кольца типа 0,16 ВТ  $2 \times 1,41$  мм, можно создавать быстродействующие ферротранзисторные кольцевые пересчетные схемы с временем переключения 200–300 нсек, которые благодаря высокой надежности и экономичности могут найти широкое применение в качестве коммутаторов запоминающих устройств, делителей частоты, регистров сдвига и т.д.

При этом, если данные схемы используются в качестве регистров сдвига, частота импульсов сдвига может составлять 400–500 кГц.

Если же эти схемы использовать в устройстве коммутатора "с бегающей единицей", то тактовая частота может составлять 1 мГц.

### Л и т е р а т у р а

1. Магнитные цифровые элементы. Изд-во "Наука" 1965г. Москва.
2. А.П.Цитович. Ядерная электроника, часть 1, изд-во МИФИ, Москва, 1964.
3. В.А.Леоконе. "Управляющая схема" авт. св. № 123349, класс 42 п, 14. Бюллетень изобретений, № 20, Москва 1959 г.
4. В.В.Кобелев, Ю.И.Визун. "Магнитное запоминающее устройство с программным управлением". Сборник "Магнитные элементы". Изд-во ИТМ, Москва, 1980.
5. Б.Шебештьен. Кольцевая дифференциальная пересчетная схема на транзисторах для управления промежуточным запоминающим устройством. Препринт ОИЯИ 1483, Дубна 1963.
6. Е.И.Гуревич, Л.Б.Шукин. "Ферротранзисторные элементы и их применение в цифровых автоматических устройствах". Госэнергоиздат, Москва, 1963.
7. Б.Шебештьен. "Промежуточное запоминающее устройство устройство на ферритах и транзисторах для автоматической обработки информации с группы детекторов. Препринт ОИЯИ № 1412, Дубна 1963.

8. R.Shahbender et al. Microaperture High-Speed Ferrit Memory, RCA Review, v. XXII, no. 4, dec. 1962, p. 539.

Рукопись поступила в издательский отдел  
20 декабря 1965 г.

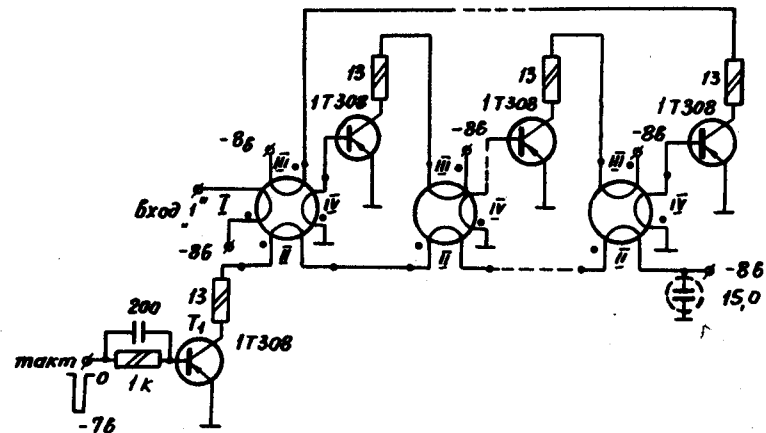


Рис. 1. Однотактная кольцевая пересчетная схема с непосредственной связью.

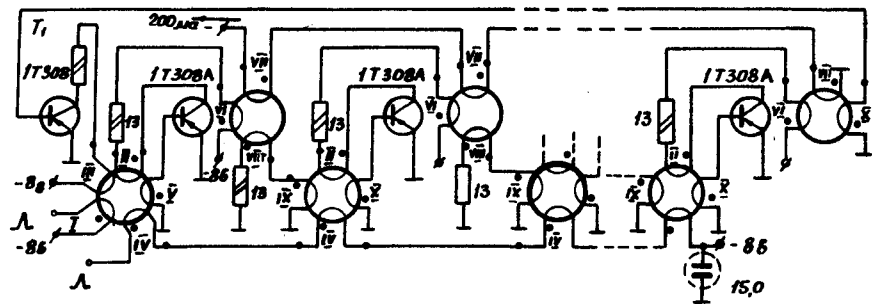


Рис. 2. Однотактная кольцевая пересчетная схема на ферритовом кольце с подмагничиванием в качестве задержки.

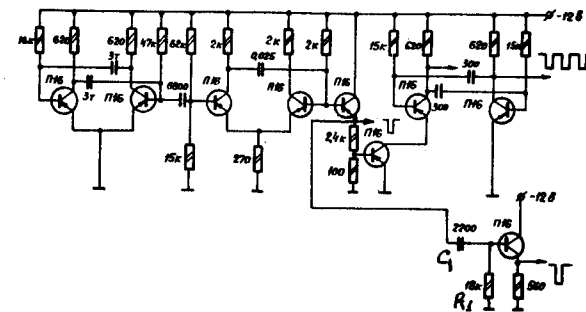


Рис. 4. Генератор пачек импульсов.

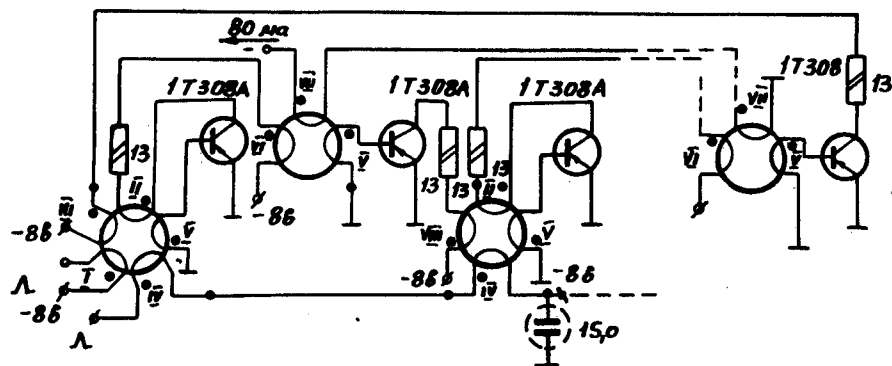


Рис. 3. Однотактная кольцевая пересчетная схема с ферритовым кольцом с подмагничиванием в качестве задержки и дополнительным усилителем между ячейками.

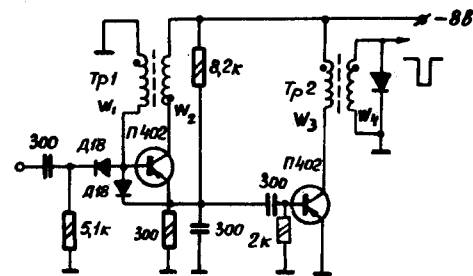


Рис. 5. Блокинг-генератор.