

З-265

4/vi-65

ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ

Дубна

2084



ЛАБОРАТОРИЯ НЕЙТРОННОЙ ФИЗИКИ

В.Н. Замрий

УСКОРЕННАЯ ОБРАБОТКА ЦИФР
В УСТРОЙСТВАХ ДЛЯ ПРЕОБРАЗОВАНИЯ
ДВОИЧНЫХ ЧИСЕЛ В ДЕСЯТИЧНЫЕ
И ДЕСЯТИЧНЫХ В ДВОИЧНЫЕ

1965

3232/2 нр.

В.Н. Замряй

УСКОРЕННАЯ ОБРАБОТКА ЦИФР
В УСТРОЙСТВАХ ДЛЯ ПРЕОБРАЗОВАНИЯ
ДВОИЧНЫХ ЧИСЕЛ В ДЕСЯТИЧНЫЕ
И ДЕСЯТИЧНЫХ В ДВОИЧНЫЕ

Направлено в журнал "Автоматика и
телемеханика"



В автоматических системах сбора и обработки информации последние нередко представляются и обрабатываются в форме двоичных кодов. Для оценки или дальнейшего использования результатов применяется вывод их на цифровое табло, цифропечать и т.д. в форме десятичных чисел. Преобразование двоичных кодов непосредственно в десятичные не экономично, поэтому чаще используется промежуточное преобразование двоичного кода в двоично-десятичный. В других случаях, например, при вводе данных в цифровые информационные системы, нередко требуется обратное преобразование - преобразование десятичных чисел в двоичные. При этом преобразуемые числа, как правило, также предварительно представлены в форме двоично-десятичного кода.

В универсальных вычислительных машинах такие преобразования осуществляются по одному из алгоритмов в блоках, выполняющих арифметические операции^{/1/}. Ввиду сложности этих блоков использование их не представляется возможным или целесообразным в ряде специализированных вычислительных устройств и автоматических информационных систем, например, таких, как цифровые измерительные или регистрирующие системы физического эксперимента, телеметрии, телеуправления и т.д. К применяемым в таких системах специализированным устройствам преобразования предъявляются повышенные требования экономичного состава оборудования, надежности работы и, нередко, сравнительно небольшого времени преобразования большого объема информации. Сравнение основных характеристик известных методов преобразования, реализуемых в специализированных устройствах, позволяет^{/2/} отнести к числу наиболее перспективных методы последовательного преобразования кодов, связанные с обработкой цифр по одной за такт - методы "логической обработки" кода.

При последовательном преобразовании двоично-десятичный код (код "8,4,2,1") из двоичного может быть образован посредством последовательного удвоения каждой тетрады двоичных цифр с учетом возникающих десятичных переносов. При обратном преобразовании двоичный код может быть образован из двоично-десятичного в результате последовательного деления на 2 с формированием корректирующего кода в тетраде при возникновении остатка от деления. Очевидно, что для такой обработки преобразуемых кодов могут быть использованы сумматоры, однако, применение методов минимизации позволяет создавать значительно более экономичные и, как показано ниже, весьма быстродействующие специализированные устройства.

Быстродействие устройства преобразования последовательного типа определяется минимальным временем такта, необходимым для обработки двоичной цифры, и существенно зависит от реализуемого способа обработки, определяющего число операций,

переключений, выполняемых в каждом такте. Так, применение чередующегося со сдвигом корректирующего прибавления (или при обратном преобразовании - корректирующего вычитания) кода "шести" приводит к необходимости учитывать единицы переноса (заема), распространяющиеся между разрядами тетрады и между тетрадами. Последнее не требуется при другом способе обработки, связанном с корректирующим прибавлением кода "трех" не после, а перед сдвигом, если исходный код в тетраде равен или больше "пяти" (в случае обратного преобразования - при вычитании кода "трех" не перед, а после сдвига, если код принимает значение "восьми" или более). В ряде устройств для такой коррекции используется серия из трех импульсов, подаваемая в интервале между тактовыми (сдвигowymi) импульсами, на счетный вход каждой группы из четырех пересчетных ячеек сдвигающего регистра. Тот же результат может быть получен при инвертировании состояния отдельных ячеек такой группы. При этом время выполнения коррекции может быть меньше, так как не требуется учитывать единицы переноса (заема) между разрядами тетрады. С этой целью в устройствах преобразования ^{1/3/} инвертирование состояния определенных ячеек осуществлялось с помощью импульса, подаваемого на их счетный вход.

Известное повышение быстродействия (и надежности работы) подобных устройств может быть достигнуто, если инвертирование состояния бистабильной ячейки осуществляется установкой требуемого состояния, для чего соответствующий сигнал заносится на один из раздельных входов такой ячейки. Последнее позволяет лучше использовать быстродействие применяемой в устройстве преобразования ячейки, более эффективно применять новые бистабильные компоненты и схемы с раздельными входами для установки, такие, как туннельные диоды, пленочные схемы и др., отличающиеся высокой скоростью переключения, надежностью и т.п. Реализация этих полезных свойств связана с разработкой определенной логики работы и схемы для устройства преобразования. Отмеченные выше положения явились исходными при разработке описываемых ниже двух способов и реализующих их устройств для преобразования двоичных чисел в десятичные и - десятичных чисел в двоичные ^{x/}.

Каждый из рассматриваемых способов обработки кода связан с определенным алгоритмом последовательного преобразования двоичного числа в десятичное и - десятичного в двоичное. В процессе обработки с каждым тактом рассматривается значение исходных кодов в разрядах тетрады и выявляются условия, при которых с целью сдвига или коррекции кода необходима установка, или занесение определенной инвертированной двоичной цифры. Очевидно, что при выполнении такой операции достаточно учитывать, записывать только устанавливаемые цифры. Для раздельной установки

^{x/} Признаки их предложены автором в 1962 году (заявка № 801299/26-24 класс 42 м, 14₀₃G0f) и - в 1963 году (заявка № 868819/26-24, класс 42 м, 14₀₃G0d).

каждой двоичной цифры в каком-либо разряде, в отличие от ранее описанного способа /3/, оказывается необходимым раздельное выявление соответствующих условий в тетраде, что связано с несколько более громоздкой логической схемой коррекции. Для описываемых устройств преобразования число переключений в каждом такте определяется числом установок, которое может быть уменьшено до минимально необходимого. Дальнейшее увеличение быстродействия подобных устройств достигается совмещением операций коррекции и сдвига (второй способ). В результате этого, как показано ниже, число установок в тетраде и время обработки кодов уменьшается вдвое. Очевидно, что при втором способе, в отличие от первого, условия для корректирующих установок требуются выявлять с учетом сдвига кода на 1 разряд. В последующих разделах описаны специализированные устройства, для которых число переключений и состав оборудования минимизированы. Логические схемы построены с применением сдвигающего регистра, на основе бистабильной ячейки с раздельными входами, и сравнительно несложных схем коррекции кодов. Приведены сравнительные характеристики и примеры практической реализации. Рассмотрим эти способы.

Преобразование двоичного кода. Рассмотрим возможные значения кода в тетраде и условия, при которых в разрядах соответствующего удвоенного кода необходимы установки каждой инвертированной цифры. В таблице 1 выписаны исходные коды, установки в двоичных разрядах, необходимые при каждом из двух описываемых способов обработки, и результат обработки - удвоенный код. Двоичный разряд тетрады обозначен буквой A с индексом, указывающим эквивалент (или "вес") этого разряда, причем для десятичных цифр N справедливо следующее: $N = A_8 2^3 + A_4 2^2 + A_2 2^1 + A_1 2^0$. Для младшего разряда соседней старшей тетрады (старшего десятичного разряда) принято обозначение C_1 . Из анализа данных этой таблицы можно установить ряд закономерностей, присущих каждому способу обработки. При этом наибольший интерес представляют закономерности установок, выполняемых с целью коррекции кода, так как операция сдвига на 1 разряд логически (и схемно) реализуется сравнительно несложно. Такие закономерности далее представлены в виде ряда логических уравнений. В каждом уравнении буква B с индексом указывает установку в соответствующем индексу разряде. В правой части уравнения выписаны условия установки в их исходной, а затем минимизированной форме записи. При этом учитывается, что в тетраде отсутствуют исходные коды, превышающие "девять". Буквы с чертой наверху приняты для "0", а без черты - для "1" кода.

Уравнения установок при коррекции "+3" (по 1 способу) имеют вид:

$$1) B_8 = A_4 A_2 \bar{A}_1 + A_4 A_1 = A_4 (A_2 \bar{A}_1 + A_1)$$

$$2) B_4 = A_8 A_1 \qquad \bar{B}_4 = A_4 (A_2 \bar{A}_1 + A_1)$$

N	Исходный код				I способ				2 способ				Результат удвоения		
	A ₈	A ₄	A ₂	A ₁	Коррекция		Сдвиг		Коррекция		Сдвиг		C ₁	A ₈ A ₄ A ₂ A ₁	
					A ₈	A ₄	A ₂	A ₁	A ₈	A ₄	A ₂	A ₁			
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1	0	0	0	0	0	0	1
2	0	0	1	0	0	0	0	1	0	0	0	0	0	0	1
3	0	0	1	1	0	0	0	1	1	0	0	0	0	0	1
4	0	0	1	0	0	0	0	1	0	0	0	0	0	0	1
5	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0
6	0	1	0	1	0	0	0	1	0	0	0	0	0	0	1
7	0	1	1	0	0	0	0	1	0	0	0	0	0	0	1
8	0	1	0	0	0	0	0	1	1	0	0	0	0	0	1
9	0	1	0	1	0	0	0	1	1	0	0	0	0	0	1

$$\begin{aligned}
 3) \quad B_2 &= A_8 \bar{A}_1 & \bar{B}_2 &= A_4 A_2 \bar{A}_1 \\
 4) \quad B_1 &= A_8 \bar{A}_1 + A_4 A_2 \bar{A}_1 = \bar{A}_1 (A_8 + A_4 A_2) & \bar{B}_1 &= A_8 A_1 + A_4 A_1 = A_1 (A_8 + A_4) \dots \\
 & & & \dots \quad (1)
 \end{aligned}$$

При сдвиге скорректированного кода цифра "1" сдвигается из старшего разряда в разряд C₁. В тетраде при коррекции кодов всего необходимо выполнить 14 установок. За один такт выполняется среднее число установок (в среднем на один из десяти исходных кодов) - 3,8.

При втором способе, в отличие от первого, коррекция выполняется с учетом последующего сдвига цифр на 1 разряд. Это позволяет непосредственно образовать сдвинутый код "с избытком шесть" и при этом передать (сдвинуть) цифру "1" в разряд C₁. Из таблицы следует, что в каждом такте значение младшего разряда определяется характером операции в предшествующей (младшей) тетраде: при выполнении коррекции передается цифра "1", а при сдвиге - цифра "0". Установка при сдвиге кодов менее "пяти" одинаковы для обоих способов обработки. Однако при втором способе они выполняются, когда отсутствуют условия коррекции

$$K = A_8 + A_4 A_2 A_1 + A_4 A_2 \bar{A}_1 + A_4 \bar{A}_2 A_1 = A_8 + A_4 (A_2 + \bar{A}_2 A_1).$$

Тогда уравнения установок при сдвиге имеют вид:

$$\begin{aligned}
 1) \quad B_8 &= \bar{K} A_4 & \bar{B}_4 &= \bar{K} A_4 \bar{A}_2 \\
 2) \quad B_4 &= \bar{K} A_2 & \bar{B}_2 &= \bar{K} A_2 \bar{A}_1 \\
 3) \quad B_2 &= \bar{K} \bar{A}_2 A_1
 \end{aligned}$$

а при коррекции:

$$\begin{aligned}
 1) \quad & \bar{B}_8 = A_8 \bar{A}_1 \\
 2) \quad B_4 &= A_8 \bar{A}_1 & \bar{B}_4 &= A_4 A_2 \bar{A}_1 + A_4 \bar{A}_2 A_1 = A_4 (A_2 \bar{A}_1 + \bar{A}_2 A_1) \\
 3) \quad B_2 &= A_8 \bar{A}_1 & \bar{B}_2 &= A_4 A_2 A_1, \dots \quad (2)
 \end{aligned}$$

При этом в каждом такте значение K определяет значение цифры, передаваемой в разряд C₁. Цифра любого разряда тетрады в каждом такте изменяется не более одного раза. При выполнении коррекции в тетраде устанавливается всего 8 цифр. Среднее число установок, по сравнению с предыдущим способом, примерно вдвое меньше и составляет не более $2,2^{x/}$.

x/ Практически меньше, так как не все цифры, передаваемые в разряд C₁, приводят к установке новой. И принимая, что в среднем только половина из них, приводит к такой установке, можно внести поправку на 0,5.

Итак, при последовательном введении в тетраду цифры очередного двоичного разряда, с каждым тактом код в тетраде либо сдвигается на 1 разряд влево при исходном значении меньше "пяти", либо преобразуется в сдвинутый код "с избытком шесть" посредством раздельной установки каждой инвертированной цифры. Преобразование кода в тетраде сопровождается передачей (установкой) цифры "1" в младший разряд соседней старшей тетрады.

Двоичный код можно преобразовать в эквивалентный двоично-десятичный, последовательно распространяя способы обработки на все тетрады. Пример преобразования двоичного кода приведен в таблице 2. С каждым тактом удвоения в младшую тетраду ("10⁰") вводятся разряды двоичного кода. В тактах 4,5,7 и 10 выполнена коррекция согласно таблице 1. Образовавшиеся в последнем (десятом) такте коды в тетрадах представляют десятичные цифры числа 978. Необходимое количество тетрад определяется разрядностью десятичного числа, а количество тактов обработки (при втором способе - и операций) равно разрядности двоичного кода. Связи между преобразуемыми в тетрадах кодами не создают каких-либо затруднений для увеличения разрядности преобразуемых чисел.

Преобразование двоичного-десятичного кода. Рассмотрим условия для исходного кода в тетраде, при которых необходимы установки каждой инвертированной цифры в разрядах кода, полученного после деления на 2. В таблице 3 выписаны исходные коды, установки, необходимые при каждом из двух способов обработки, и результат обработки. Используемые обозначения соответствуют ранее принятым. Из анализа данных таблицы можно установить ряд закономерностей. По аналогии с предыдущим, ниже приведены логические уравнения, описывающие установки в разрядах тетрады.

При корректирующем вычитании "трех" уравнения установок (1 способ) имеют вид:

- 1)
$$\bar{B}_8 = A_8 \bar{A}_4 \bar{A}_1 + A_8 \bar{A}_2 A_1 = A_8 \bar{A}_4 (\bar{A}_2 A_1 + \bar{A}_1)$$
- 2)
$$B_4 = A_8 \bar{A}_4 (\bar{A}_2 A_1 + \bar{A}_1) \quad \bar{B}_4 = A_8 A_4$$
- 3)
$$B_2 = A_8 \bar{A}_2 A_1 \quad \bar{B}_2 = A_8 A_2 A_1$$
- 4)
$$B_1 = A_8 A_4 + A_8 \bar{A}_4 \bar{A}_1 = A_8 \bar{A}_1 \quad \bar{B}_1 = A_8 A_2 A_1 + A_8 \bar{A}_2 A_1 = A_8 A_1, \dots \quad (3)$$

При такой коррекции после сдвига в разрядах тетрады устанавливается 14 цифр.

Среднее число установок в одном такте составляет 3,9^{x/}.

x/ Среднее число установок можно уменьшить на 0,5, если цифру "1" в старший разряд из предыдущей тетрады не сдвигать, что эквивалентно вычитанию кода "восемь" а корректирующее вычитание заменить прибавлением кода "пяти". При раздельном выполнении операций этот способ неудобен для реализации, так как связан с запоминанием признака коррекции на время операции сдвига. При совмещении этих операций такой способ совпадает с описываемым.

Таблица 2

Такты удвоения	Двоичный код										Такты деления		
	2 ³	2 ²	2 ¹	2 ⁰	2 ³	2 ²	2 ¹	2 ⁰	2 ³	2 ²		2 ¹	2 ⁰
0													10
1													9
2													8
3													7
4													6
5													5
6													4
7													3
8													2
9													1
10													0

Таблица 3

Исходный код	I способ			2 способ			Результат деления		N
	Сдвиг			Коррекция			Коррекция		
	C ₁	A ₈ A ₄ A ₂ A ₁	A ₈ A ₄ A ₂ A ₁	C ₁	A ₈ A ₄ A ₂ A ₁	A ₈ A ₄ A ₂ A ₁	A ₈ A ₄ A ₂ A ₁	A ₈ A ₄ A ₂ A ₁	
C ₁	0	0	0	0	0	0	0	0	0
A ₈	0	0	0	0	0	0	0	0	1
A ₄	0	0	0	0	0	0	0	0	2
A ₂	0	0	0	0	0	0	0	0	3
A ₁	0	0	0	0	0	0	0	0	4
C ₁	0	0	0	0	0	0	0	0	5
A ₈	0	0	0	0	0	0	0	0	6
A ₄	0	0	0	0	0	0	0	0	7
A ₂	0	0	0	0	0	0	0	0	8
A ₁	0	0	0	0	0	0	0	0	9

Продолжая аналогию, рассмотрим способ обработки с совмещением операций. Из таблицы следует, что характер операции в тетраде определяется значением цифры младшего разряда старшей тетрады. В отличие от предыдущего, признаком для сдвига является цифра "0", а для коррекции - цифра "1" в разряде C₁. Тогда, при сдвиге уравнения установок имеют вид:

$$\begin{aligned}
 1) \quad & \bar{B}_8 = \bar{C}_1 A_8 \\
 2) \quad & B_4 = \bar{C}_1 A_8 \\
 3) \quad & B_2 = \bar{C}_1 A_4 \bar{A}_2 \\
 4) \quad & B_1 = \bar{C}_1 A_2
 \end{aligned}
 \quad
 \begin{aligned}
 \bar{B}_8 &= \bar{C}_1 A_8 \\
 \bar{B}_4 &= \bar{C}_1 \bar{A}_8 A_4 \\
 \bar{B}_2 &= \bar{C}_1 \bar{A}_4 A_2 \\
 \bar{B}_1 &= \bar{C}_1 \bar{A}_2
 \end{aligned}$$

а при коррекции:

$$\begin{aligned}
 1) \quad & B_8 = C_1 A_4 A_2 \\
 2) \quad & B_4 = C_1 \bar{A}_8 \bar{A}_4 \bar{A}_2 + C_1 \bar{A}_4 A_2 = C_1 \bar{A}_8 \bar{A}_4 \quad \bar{B}_4 = C_1 A_4 A_2 \\
 3) \quad & B_2 = C_1 A_4 \bar{A}_2 \quad \bar{B}_2 = C_1 A_4 A_2 \\
 4) \quad & B_1 = C_1 A_8 + C_1 \bar{A}_8 \bar{A}_4 \bar{A}_2 + C_1 A_4 \bar{A}_2 = C_1 \bar{A}_2 \quad \bar{B}_1 = C_1 A_4 A_2 + C_1 \bar{A}_4 A_2 = C_1 A_2, \dots
 \end{aligned}$$

...(4)

В результате такой коррекции непосредственно образуется деленный на 2 код "с недостатком шесть". Для коррекции кодов достаточно выполнить 11 установок. Среднее число установок - не более $2,2^x$.

Таким образом, записанный в тетраде код с каждым тактом либо сдвигается на 1 разряд вправо, при сдвиге из соседней старшей тетрады цифры "0", либо преобразуется в сдвинутый код "с недостатком шесть" посредством отдельной установки каждой инвертированной цифры в определенных разрядах тетрады. Сдвиг кода и коррекция с учетом сдвига сопровождаются передачей (установкой) цифр в младший разряд тетрады.

Двоично-десятичный код можно преобразовать в двоичный, распространив правила обработки на все тетрады исходного кода. Последовательность операций можно проследить на примере, приведенном в таблице 2, если изменить порядок отсчета тактов. С каждым тактом деления из младшего разряда младшей тетрады сдвигаются разряды

x/ Практически меньше, так как не все цифры, передаваемые в разряд A₁, приводят к установке.

двоичного кода, начиная с младшего. В тактах 1,4,6 и 7 выполнено преобразование согласно таблице 3. Связи между преобразуемыми в тетрадах кодами не создают каких-либо затруднений для увеличения разрядности чисел.

Две схемы устройства для преобразования двоичного кода реализуют закономерности рассмотренных выше способов обработки. На рис. 1А приведена схема для преобразования тетрады двоичных цифр по 1 способу, а на рис. 1Б - по 2 способу. Устройство построено на основе бистабильной ячейки с раздельными входами установки и парафазными потенциальными выходами. Такие ячейки объединены в группы по 4 (на рисунках они обозначены номерами 1,2,3 и 4) и включены по схеме "регистра для сдвига влево". Коррекция кода тетрады осуществляется с помощью отдельной логической схемы каждой группы. Число таких групп определяется разрядностью десятичного кода. Для ввода и сдвига разрядов преобразуемого кода входные шины группы и выходные шины бистабильных ячеек опрашиваются с помощью импульсно-потенциальных вентилях сдвига - "И", на первой схеме эти вентили обозначены номерами 12-19, а на второй - 10-17. При поступлении тактового импульса "ТИ" на импульсный вход открытого вентиля его выходной сигнал поступает (с некоторой задержкой) на один из входов установки. При этом переключаются только ячейки разрядов, цифры в которых инвертируются. Состояние ячеек, соответствующее введенному коду, контролируется с помощью дешифрирующих вентилях (с потенциальными входами), в первой схеме 29-32, а во второй 25-28. Выходное напряжение дешифрирующих вентилях управляет состоянием импульсно-потенциальных вентилях коррекции, в первой схеме 20-25, а во второй 18-20. На импульсный вход этих вентилях подается - в первой схеме - корректирующий импульс "КИ", опережающий соответствующий тактовый импульс, а во второй схеме - тактовый импульс. Выходы вентилях коррекции связаны со входами установки ячеек, через схемы объединения - "ИЛИ", в первой схеме 5-11, а во второй 5-9.

Работа первой схемы происходит в соответствии с правилами 1 способа обработки. Если состояние ячеек соответствует коду меньше "пяти", с поступлением тактового импульса происходит сдвиг исходного состояния в направлении ячейки 4. При этом состояние "0" с выхода последней ячейки передается в последующую (старшую) группу. Если состояние ячеек соответствует одному из кодов от "пяти" до "девяти", напряжение сигнала подается с выхода дешифрирующего вентиля на управляющий вход вентилях коррекции. Логика работы схемы коррекции описывается с помощью уравнений (1) в их исходной форме записи. Такое построение схемы позволяет уменьшить количество управляющих сигналов и вентилях дешифратора.

Во второй схеме, с целью уменьшения числа переключений, вход тактовых импульсов подключен к шине сдвига через импульсно-потенциальный вентиль 21, управляющий вход которого связан с дешифрирующими вентилями через схему объединения 24

и инвертирующий каскад "Н", на схеме - 22. Если состояние ячеек соответствует коду меньше "пяти", вентиль 21 открыт, а напряжение на выходных шинах группы (выходы 22 и 24) соответствует передаче состояния "0". Если состояние ячеек соответствует одному из кодов от "пяти" до "девяти", на выходных шинах группы устанавливается напряжение, соответствующее передаче состояния "1", при этом вентиль 21 закрывается. Напряжение сигнала подается на управляющий вход вентиля коррекции при состояниях ячеек от "пяти" до "восьми". Логика работы схемы описывается с помощью уравнений (2). С поступлением тактового импульса состояние ячеек корректируется, а состояние, соответствующее цифре "1", передается в последующую группу.

Следует заметить, что приводимые схемы могут быть применены и для преобразования двоичного кода, представленного в параллельной форме. С этой целью параллельный двоичный код предварительно заносится в старшие группы ячеек, например, при 16-разрядном коде в 4 старшие группы, и затем, в процессе преобразования, сдвигается с выхода старшей на вход младшей группы. На время освобождения этих групп от двоичного кода (на соответствующее число тактов для второй, третьей и четвертой групп) коррекция кода запрещается в первой схеме - отключением корректирующих импульсов или блокировкой дешифрирующих вентилях, а во второй схеме - блокировкой этих вентилях и деблокировкой вентиля 21. Результат преобразования может быть сдвинут, также с запрещением коррекции, с помощью соответствующего числа тактовых импульсов и получен в форме последовательного кода.

Две схемы устройства для преобразования двоично-десятичного кода, реализующие рассмотренные способы, показаны на рис. 2А и 2Б. В этом устройстве, в отличие от предыдущего, использована схема "регистра для сдвига вправо". Код десятичных цифр преобразуемого числа предварительно заносится в группы ячеек, соответствующих разряду каждой такой цифры (цепи занесения исходного кода на схемах не показаны). Входные шины группы и выходные шины ячеек опрашиваются с помощью импульсно-потенциальных вентилях, на первой схеме вентиля 12-18, а на второй - 11-18. Состояние ячеек контролируется с помощью дешифрирующих вентилях, на первой схеме 29-32, а на второй 24-28. Выходы этих вентилях связаны с управляющими входами импульсно-потенциальных вентилях коррекции, в первой схеме 20-25, а во второй 19-23. На второй вход этих вентилях подается - в первой схеме - корректирующий импульс "КИ", задержанный относительно соответствующего тактового, а во второй схеме - тактовый импульс "ТИ". Выходы этих вентилях связаны со входами установки ячеек, через схемы объединения, на первой схеме 5-11, а на второй 5-10.

В первой схеме с поступлением каждого тактового импульса происходит сдвиг состояния старших ячеек в направлении младшей ячейки 4. Одновременно в ячейку 1 сдвигается состояние младшей ячейки предыдущей группы. После сдвига, если состояние ячеек соответствует одному из кодов от "восьми" до "двенадцати", выполняется коррекция. Логика работы схемы коррекции описывается с помощью уравнений (3).

Во второй схеме, в отличие от первой, с целью уменьшения числа переключений, вход тактовых импульсов подключен к шине сдвига через импульсно-потенциальный вентиль 17, управляемый входным напряжением. Этот вентиль открыт, если входное напряжение соответствует передаче "0" состояния. С поступлением очередного тактового импульса происходит сдвиг состояния ячеек и, одновременно, сдвиг "0" состояния в старшую ячейку. Если входное напряжение соответствует "1", последний вентиль закрыт, и очередной тактовый импульс не поступит на шину сдвига. Этот импульс пройдет на вход вентилей коррекции через управляемый входным напряжением открытый вентиль 18. Применение последнего вентиля (вентиль признака коррекции) позволило уменьшить число входов и вентилях дешифратора. Логика работы схемы описывается с помощью уравнений (4) в минимизированной форме записи.

Последние две схемы могут быть применены и для преобразования исходного кода, представленного в последовательной форме. В режиме последовательного ввода разрядов кода в первой схеме достаточно отключить вход корректирующих импульсов или блокировать работу дешифрирующих вентилях, а во второй – переключить шину сдвига к входу тактовых импульсов и выход вентиля 18 – к входу установки состояния "1" ячейки 1. Результат преобразования может быть введен в ячейки регистра с запрещением коррекции на необходимое число тактов в соответствующих группах.

Для всех приведенных схем характерным является минимальное число переключений (установок), выполняемых с каждым тактом. Схемы с отдельным выполнением операций сдвига и коррекции наиболее просто могут быть использованы для приема и выдачи кодов как в последовательной, так и параллельной форме. В схемах с совмещенным выполнением операций число переключений уменьшено практически в 2 раза, при этом быстродействие увеличено не менее, чем в 2 раза. Относительный состав оборудования всех этих схем изменяется незначительно. (В каждой схеме сравнивается число логических (функциональных) элементов равной или приведенной сложности, например, элементы типа "И", "ИЛИ" на 2 входа и т.д.). Приняв относительный состав оборудования первой схемы за 1, для остальных схем его можно оценить коэффициентами 0,9; 1,0 и 0,8. Для последней схемы коэффициент дополнительно уменьшен примерно на 10% благодаря построению ее на основе минимизированных уравнений и применения вентиля признака коррекции. Аналогичный прием, будучи примененным к предпоследней схеме, дает уменьшение соответствующего коэффициента менее, чем на 10%. Применение минимизированных уравнений с целью построения многоступенчатых дешифраторов позволяет получить экономию оборудования не более 5-10%, но в ряде случаев приводит к дополнительным затруднениям в согласовании работы элементов схемы при практической реализации. Синтез и применение описанных схем имеют дополнительное удобство, связанное с возможностью построения каждой схемы на основе типового сдвигающего регистра и сравнительно несложной (по составу оборудования – менее 30%) схемы коррекции.

Примеры практической реализации схем. Пример построения принципиальной схемы быстродействующего устройства для преобразования двоичных кодов в десятичные (с обработкой по 2 способу) представлен на рис. 3. Сдвигающий регистр выполнен на основе триггера с отдельными входами и динодно-трансформаторных вентилей в цепях установки. Вентили сдвига построены с использованием обмоток I, а вентили коррекции - с использованием обмоток II входных трансформаторов Т1-Т8. Применение трансформатора с двумя входными обмотками позволило дополнительно реализовать и функции объединения. Передаваемый через такой вентиль тактовый импульс в цепи трансформатора дифференцируется (в цепи первичной обмотки предусмотрено сопротивление порядка 100 ом), а снимаемый с выходной обмотки импульс заднего фронта пропускается для установки триггера с определенной задержкой^{14/}, превышающей время опроса его состояния. Выходные сигналы дешифратора соответствуют состояниям -101 или -110, -111, 1 - - 0. Прочеркнутые состояния дешифровать не требуется (для сдвига кода без преобразования достаточно снять напряжение E). С помощью вентиля коррекции соответственно устанавливаются новые состояния $0 \rightarrow 011$. Как показали испытания такой схемы, длительность одного такта определяется практически временем однократного переключения триггера. Для лучшего согласования работы вентиля коррекции с выходом дешифратора целесообразно применить эмиттерные повторители П1-П3 (на транзисторах типа П18). Полезно включить эмиттерный повторитель (на транзисторе типа П11) на выходе трансформатора Т8. Работоспособность схемы (при использовании триггеров на транзисторах типа П18Б, инвертора на транзисторе типа П11, диодов типа Д9В и входных трансформаторов - на сердечнике М 1000 с размерами $\varnothing 10 \times 8 \times 5$ мм, обмотками I и II по 30 и III -20 витков) в режиме преобразования сохранялась в диапазоне частот до 400 кгц, а в режиме сдвига - до 500 кгц. Следовательно, время преобразования 18-разрядного кода может быть уменьшено до 40-100 мксек. При увеличении разрядности преобразуемых чисел в таком устройстве не возникает существенных затруднений, так как каждая последующая группа ячеек двумя входными шинами подключается к потенциальному парафазному выходу предыдущей, а время преобразования растет лишь пропорционально увеличению числа тактов.

Подобные схемные методы применены и в разработанном ранее устройстве преобразования двоичных чисел (с обработкой кодов по 1 способу), используемом в составе специализированного устройства для вывода данных измерения на цифropечать^{15/}. Время преобразования 18 - разрядного числа составляет 15 мсек и может быть менее 1 мсек. Это устройство прошло длительные испытания и надежно работает более двух лет в режиме непрерывной многосуточной эксплуатации (до 80-100 часов в неделю). Эти же схемные методы применимы и в устройствах для обратного преобразования.

Л и т е р а т у р а

1. Р.К. Ричардс. Арифметические операции на цифровых вычислительных машинах. ИИЛ, Москва, 1957.
2. В.Н. Замрий. Некоторые методы преобразования двоичной формы числовой информации в десятичную. Труды Пятой научно-технической конференции по ядерной радиоэлектронике. Том 1У, Госатомиздат, Москва, 1963.
3. J.F.Couleur. VIDEC. 1 Re Trans., IRE-7, N 4, p. 313 (dec., 1958).
4. В.Н. Замрий. Адресный счетчик с малым временем переноса. Труды Пятой научно-технической конференции по ядерной радиоэлектронике. Том II, часть I, Госатомиздат, Москва, 1963.
5. Л.П. Бубекова, В.Н. Замрий, Б. Юас. Устройство автоматического вывода на цифропечать двоичной и десятичной информации многоканальных анализаторов. Препринт ОИЯИ 1250, Дубна, 1963 г., а также в сборнике "Устройства вывода информации из многоканальных анализаторов", № 5-64-741/21, ГОСИНТИ, Москва, 1964 .

Рукопись поступила в издательский отдел
31 марта 1965 г.

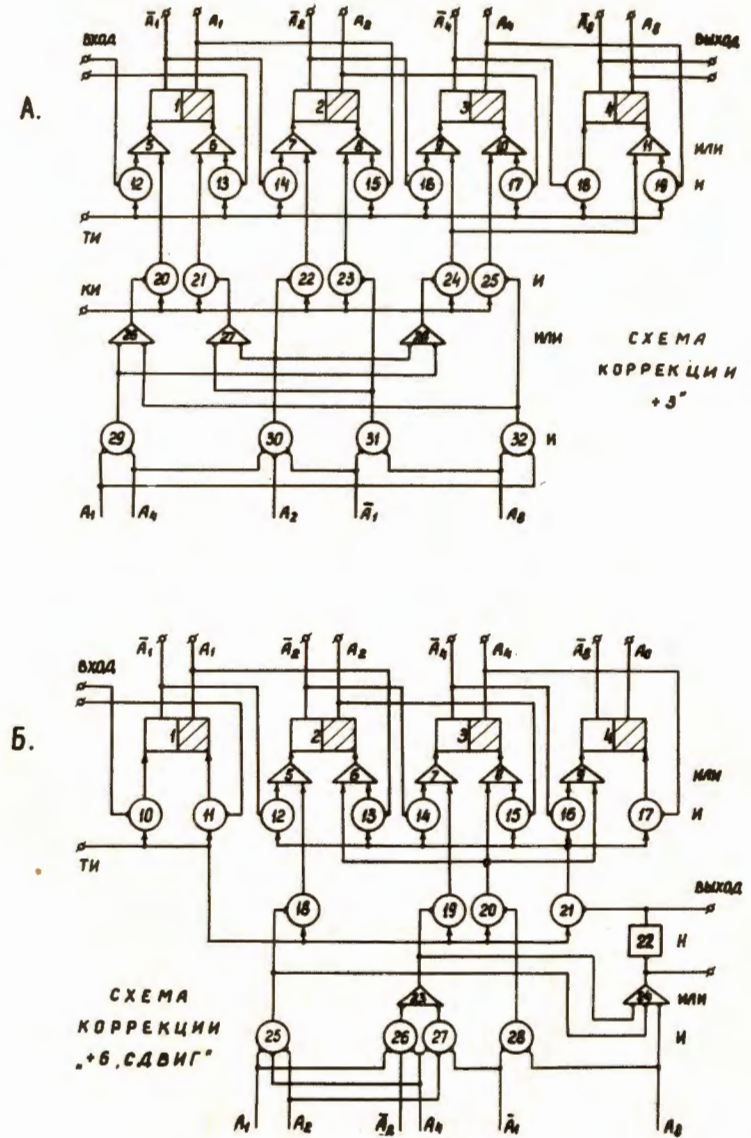


Рис. 1. Устройство для преобразования двоичных чисел в десятичные:
А - схема с разделным выполнением и Б - с совмещением коррекции и сдвига.

