

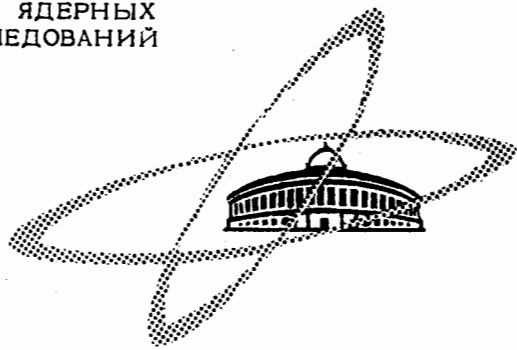
1709

ЭКЗ. ЧИТ. ЗАЛА

ОБЪЕДИНЕННЫЙ  
ИНСТИТУТ  
ЯДЕРНЫХ  
ИССЛЕДОВАНИЙ

Дубна

1709



О.А. Воробьев, И.А. Зарубин

ЛАБОРАТОРИЯ ТЕОРЕТИЧЕСКОЙ ФИЗИКИ

БЫСТРОДЕЙСТВУЮЩИЙ МНОГОКАНАЛЬНЫЙ  
РЕГИСТРАТОР ПАРАМЕТРОВ УСКОРИТЕЛЯ  
МНОГОЗАРЯДНЫХ ИОНОВ

1964

1709

О.А. Воробьев, И.А. Зарубин

БЫСТРОДЕЙСТВУЮЩИЙ МНОГОКАНАЛЬНЫЙ  
РЕГИСТРАТОР ПАРАМЕТРОВ УСКОРИТЕЛЯ  
МНОГОЗАРЯДНЫХ ИОНОВ

ОИЯИ  
БИБЛИОТЕКА

Регистрационное удостоверение № 39297 с приоритетом  
19 июля 1984 г.

## В в е д е н и е

Для проведения математической обработки данных физического эксперимента в последнее время все чаще применяются цифровые вычислительные машины, обладающие большой точностью и быстродействием. Для ввода данных в такие машины входные сигналы необходимо стандартизировать и преобразовать в цифровой код, соответствующий системам вычисления, применяемым в машинах.

Особенно большие преимущества дает применение вычислительных машин при исследовании таких сложных физических установок, как ускорители заряженных частиц, эффективность работы которых зависит от оптимальности подбора десятков, а иногда и сотен различных параметров.

Практическое решение этой проблемы в основном тормозится отсутствием устройств, способных преобразовать информацию в форму, удобную для ввода в вычислительные машины.

Разработка многоканального быстродействующего регистратора является первой попыткой решить проблему оптимизации режима работы ускорителя многозарядных ионов.

Многоканальное регистрирующее устройство позволит произвести анализ основных зависимостей между различными параметрами ускорителя. Кроме того, оно значительно облегчит труд оператора в том смысле, что оператор будет иметь возможность получать информацию о режиме циклотрона быстро, с достаточно большой точностью в виде десятичных цифр, напечатанных на бумажной ленте.

### Общая характеристика регистратора

#### 1. Метод регистрации

В основу регистрирующего устройства положен метод преобразования аналоговых величин в цифровой двоичный код с выводом на перфоленту и в двоично-десятичный код с выводом на печать в виде десятичных цифр.

Преимущества цифрового метода регистрации следующие:

1. Высокая скорость при точности не хуже 1%.
2. Информация получается удобной для чтения в виде десятичных цифр на бумажной ленте и для ввода в вычислительную машину в виде двоичного кода на перфоленте.
3. Почти все элементы схемы можно выполнить на цифровых логических элементах потенциально-импульсного типа, т.е. отсутствуют элементы непрерывной техники. Это значительно упрощает отладку и ремонт регистрирующего устройства и повышает надежность его работы.

#### Блок-схема регистратора

Блок-схема регистратора приведена на рис. 1. Многоканальное регистрирующее устройство включает в себя следующие основные блоки:

1. Входной блок приводит различные регистрируемые величины к одной шкале измерений и позволяет вести измерение всех регистрируемых величин относительно нулевого провода.
2. Коммутатор производит последовательный опрос регистрируемых параметров с подключением их на вход аналого-цифрового преобразователя.
3. Аналого-цифровой преобразователь производит преобразование регистрируемых величин в двоичный код с выдачей результатов в ферритовое запоминающее устройство.
4. Ферритовое запоминающее устройство выполняет роль согласующего буфера между быстрой системой опроса и сравнительно медленной системой вывода регистратора (перфоратор и печатающее устройство).
5. Блок перевода и умножения производит преобразование регистрируемых величин из двоичного кода в двоично-десятичный и умножение на коэффициенты, обратные коэффициентам приведения входного блока.
6. Выходное устройство (перфоратор или быстродействующая печать) обеспечивает вывод информации на перфоленту в виде двоичного кода и на бумагу - в виде десятичных цифр.
7. Датчик времени является программным устройством и обеспечивает регистрацию времени эксперимента.

### Режим работы регистратора

Подготовка регистратора к работе, т.е. включение всех питающих напряжений, производится оператором с пульта управления регистрирующего устройства (который располагается рядом с пультом циклотрона).

Программа интервалов регистрации набирается оператором на датчике времени. Оператор нажимает на пульте управления кнопку "регистрация" и всю дальнейшую синхронизацию начинает вести блок управления регистрирующего устройства, который, в свою очередь, получает синхронизирующие импульсы от циклотрона. Синхронизирующий импульс обеспечивает одновременный опрос и запоминание на конденсаторах значений всех регистрируемых параметров. После этого коммутатор устанавливается в 1-е положение и 1-й регистрируемый параметр с запоминающего конденсатора подается на вход преобразователя, который преобразует аналоговое напряжение в двоичный код и затем заносит его в параллельной форме в ферритовое запоминающее устройство. Затем цикл повторяется снова и в запоминающее устройство заносится второй регистрируемый параметр источника (режим "опрос") и т.д. до 20.

После того как коммутатор опросил все 20 параметров и их значения записаны в запоминающем устройстве, начинается вывод информации из запоминающего устройства на печать (режим "печать").

По окончании вывода результатов от блока управления приходит импульс, переводящий регистратор снова в режим опроса. Весь цикл повторяется через интервалы, задаваемые с помощью датчика времени.

### Основные технические характеристики

1. Количество регистрируемых параметров - 20.
2. Входной сигнал: напряжение постоянного и переменного тока 20 мВ-5 в (если не используется входной блок).
3. Разрешение по времени (т.е. минимальная длительность импульса измеряемого параметра) - 25 мксек.
4. Погрешность регистрации  $\pm 0,5\%$  от полной шкалы.
5. Скорость опроса регистрируемых параметров - 10 хгп.
6. Время регистрации 20 параметров - 1 сек.
7. Потребляемая мощность - 900 вт.

Конструктивно регистратор выполнен в виде двух стоек: стойки регистратора



(рис. 2) и стойки печати (рис. 3). В каждой стойке имеется пульт управления и источник питания. Обе стойки легко транспортируются. Все схемы и блоки устройства выполнены на унифицированных ячейках цифровой вычислительной машины.

В устройстве (обе стойки) использовано 980 полупроводниковых триодов и 1100 полупроводниковых диодов.

Ниже дается более подробное описание функциональных блоков регистрирующего устройства.

### Основные блоки регистратора

#### Блок управления

Блок управления (см. рис.4) предназначен для управления регистрирующим устройством и обеспечивает два рода работ: контроль и работа. Режимы работы регистратора определяются состоянием триггера управления ТрУ. В положении "опрос" триггер ТрУ открывает клапаны  $K_1$  и  $K_2$ . При этом синхронизирующий импульс запускает ударный генератор УдГ. Последний формирует 20 импульсов, которые поступают на счетчик и дешифратор.

В положении "печать" триггер ТрУ открывает клапан  $K_3$  и на вход счетчика поступают импульсы от синхрорарабана печатающего устройства (либо от мультивибратора  $M_2$  в режиме "контроль").

В режиме "контроль" синхронизация работы всех блоков регистратора осуществляется с помощью мультивибратора  $M_1$ .

Кнопки  $H_1$ ,  $H_2$ ,  $H_3$  служат для проверки регистратора в однотактном режиме, клапаны  $K_4$  и  $K_5$  производят переброс триггера управления ТрУ в циклических режимах контроля. Блокинг-генераторы  $Bг_2$  и  $Bг_3$  формируют тактовые и сбросовые импульсы для преобразователя.

#### Входной блок

Входной блок предназначен для одновременного измерения всех 20 входных напряжений и приведения их к масштабу рабочих напряжений коммутатора и преобразователя. При помощи входного блока также осуществляется развязка коммутатора от высокого напряжения, под которым могут находиться измеряемые величины.

Блок-схема устройства приведена на рис. 5.

Входной блок осуществляет три режима работы:

1. При изменении напряжения постоянного тока делитель напряжения подключается через эмиттерный повторитель непосредственно ко входу коммутатора.
2. При измерении напряжений переменного тока осуществляется режим фиксации. В этом режиме на соответствующие каналы подается разрешающий импульс, дающий сигнал на запоминание измеряемых напряжений. При этом одновременно запускаются блокинг-генераторы опроса  $B_0$ . Импульс опроса каждого блокинг-генератора на 25 мксек открывает фиксирующие ключи  $\Phi$ .

За промежуток времени, равный длительности импульса опроса, запоминающие конденсаторы одновременно заряжаются до напряжения соответствующих сигналов

$U_{Bx}$ . После запирания фиксаторов запоминающие конденсаторы сохраняют полуживой заряд до прихода следующего импульса опроса.

3. При измерении значения параметров, находящихся под высоким напряжением (несколько киловольт), осуществляется режим электрической изоляции. При этом постоянное или переменное входное напряжение модулируется прямоугольными импульсами и передается через высоковольтный трансформатор на фиксирующую схему и коммутатор. Модуляция осуществляется на диодном мосте  $M$ , находящемся под высоким напряжением.

#### Быстродействующий коммутатор

Коммутатор предназначен для поочередного подключения приведенных входных напряжений к входу аналого-цифрового преобразователя.

Блок-схема устройства приведена на рис. 6. Блок коммутатора работает только в режиме "опрос" регистратора при входных напряжениях, приведенных к общей шкале 0-5 в. Коммутатор состоит из 20 идентичных каналов, имеющих отдельные входы и один общий выход. Переключение каналов осуществляется блоком разрядного счетчика и диодной сетки дешифратора. Основой коммутатора являются ключи, представляющие собой диодные мосты на кремниевых диодах Д103 и стабилитронах Д810.

Управляющий импульс на мосты  $K$  подается с переключателей тока ПТ, которые, в свою очередь, управляются диодным дешифратором.

При этом измеряемые напряжения всех каналов входного блока через открытые ключи последовательно подключаются к общему входу аналого-цифрового преобразователя. Отсутствие электромеханических элементов и применение в качестве ключей пассивных элементов (диодные мосты) позволило обеспечить быстродействие схемы



(скорость коммутации больше 10 кгп) и точность передачи входных сигналов (0,5% на канал). Сравнительная простота схемы обеспечила хорошую надежность устройства.

В блоке коммутатора использовано 55 триодов типа П18 и П10 и 90 диодов типа Д103 и Д810.

### Аналого-цифровой преобразователь

Преобразователь предназначен для кодирования непрерывных входных сигналов в двоичный код.

Выбранная схема производит преобразование положительного напряжения амплитудой до 5 в с точностью не хуже 20 мв и со скоростью не менее 10000 преобразований в секунду.

Блок-схема преобразователя представлена на рис. 7. Кодирование осуществляется посредством сравнения на нуль-органе НО входного канала (Ивх) с рядом эталонных напряжений (Ист). Ряд эталонных напряжений создается на схеме суммирования при подключении к ней генераторов тока ГТ через ключи К. Для обеспечения необходимой точности преобразования  $\pm 0,5\%$  выбрано 8 двоичных разрядов.

Работа схемы поясняется диаграммами, приведенными на рис. 8.

В исходном положении все триггеры  $Tr$  находятся в состоянии "0", все схемы возврата В заперты. Первый тактовый импульс переводит триггер  $Tr_1$  в состояние "1". Одновременно срабатывает схема задержки и открывает схему возврата  $B_1$ . Триггер  $Tr_1$  открывает ключ К и генератор тока  $ГТ_1$  подключается к схеме суммирования.

В результате этого на схеме суммирования появляется наибольшая ступенька напряжения. Эта ступенька напряжения поступает на один из входов нуль-органа. На второй вход нуль-органа поступает преобразуемое непрерывное напряжение. Если ступенька напряжения оказывается по амплитуде меньше входного непрерывного напряжения, то на выходе нуль-органа сигнал не появляется и триггер  $Tr_1$  остается в состоянии "1". Если ступенька напряжения превышает по амплитуде непрерывное входное напряжение, то на выходе нуль-органа появляется импульс, который через схему возврата  $B_1$  возвращает триггер  $Tr_1$  в состояние "0". Через некоторое время схемы задержки  $Z_1$  переводит триггер  $Tr_2$  в состояние "1". Одновременно срабатывает схема задержки  $Z_2$  и открывает схему возврата  $B_2$ . Триггер 2 открывает ключ К, ток, протекающий через него от  $ГТ_2$ , вызывает на схеме сум-

мирования вторую ступеньку напряжения, по амплитуде ровно в 2 раза меньше первой. Если триггер  $Tr_1$  был в состоянии "1", то на выходе схемы суммирования появится напряжение, равное сумме двух ступенек.

Это напряжение поступает на вход нуля-органа и вновь сравнивается со входным непрерывным напряжением.

Так же, как и в первом случае, триггер 2 либо останется в состоянии 1, либо вернется в состояние 0, в зависимости от соотношения амплитуды входного непрерывного напряжения и двух ступенек напряжения на сумматоре. Затем через некоторое время схема задержки переведет в состояние "1" триггер  $Tr_3$  и одновременно запустит схему задержки  $Z_3$  и т.д. Таким образом входное непрерывное напряжение последовательно сравнивается с 8-ю эталонными напряжениями.

После окончания цикла преобразования на триггерах окажется набранное число, в двоичной системе соответствующее амплитуде входного непрерывного напряжения. После установления триггера  $Tr_8$  схема задержки  $Z_8$  посылает импульс разрешения считывания на блокинг-генератор считывания  $B_{сч}$  и запоминающем устройстве. Перед каждым циклом преобразования одновременно на все 8 триггеров от схемы управления поступает импульс сброса, который устанавливает все триггеры в состояние "0".

В качестве нуля-органа были использованы две схемы. Большой точностью (до 0,1%) обладает мостовая схема, приведенная на рис. 9а. Работа этого нуля-органа основана на свойстве диодов изменять емкость при подаче на них постоянного напряжения.

Сигнал разности между входным непрерывным напряжением и напряжением от сумматора вызывает разбаланс диодного моста. В результате этого на выходе моста меняется амплитуда высокочастотной несущей. После усиления несущей и детектирования огибающей формирователь импульсов формирует импульс, соответствующий равенству входного непрерывного напряжения и напряжения от сумматора. Такая схема принципиально имеет очень малую нестабильность. Чувствительность ее может быть доведена до 1 мв. Однако эта схема сравнительно сложна в отладке, так как требует наличия специальных элементов (варикондов, дифференциальных конденсаторов и др.).

Более проста, но имеет большую нестабильность, схема нуля-органа на базе дифференциального усилителя постоянного тока (рис. 9б).

Дифференциальный усилитель дает на выходе сигнал лишь тогда, когда напряжение от сумматора превышает входное непрерывное напряжение. Затем выходной сигнал дифференциального усилителя усиливается и формируется с помощью генера-

тора импульсов. Было испытано два типа полупроводниковых преобразователей - преобразователь с временной разверткой и преобразователь, построенный по методу поразрядного кодирования. Второй показал лучшие результаты и поэтому используется в регистраторе.

Блок выполнен на полупроводниковых триодах типа П16, П10, П402, П502В и диодах Д103, Д21А и Д2Б.

### Запоминающее устройство

Запоминающее устройство является буферным накопителем и служит для временного хранения информации, считываемой с преобразователя, и передачи ее на выходные устройства регистратора. Емкость запоминающего устройства - 20 восьмиразрядных чисел. Блок-схема устройства приведена на рис.10. Собственно накопитель выполнен на ферритовых сердечниках МЭЛ-1 по схеме с прямой выборкой (тип "Z").

Каждый сердечник пронизан тремя обмотками: адресной, запрета, записи и считывания.

В соответствии с этим электронная часть устройства состоит из трех основных узлов:

1. Адресный блок,
2. Блок запрета,
3. Блок считывания.

1. Высокочастотный режим "запись", реализуемый при работе регистратора в режиме "опрос".

2. Низкочастотный режим "считывание", соответствующий режиму "печать" регистратора.

В режиме "запись" осуществляется параллельное считывание двоичного кода со счетчика аналого-цифрового преобразователя последовательно во все 20 каналов накопителя. Временная диаграмма режима "запись" приведена на рис. 11.

В этом режиме в адресном блоке производится выбор канала накопителя, соответствующего порядковому номеру измеряемого регистратором параметра.

При этом выбранный адресный усилитель  $У_a$  открывает адресный ключ записи  $К_{аз}$  для прохождения импульса записи, сформированного блокинг-генератором  $Б_{зп}$  и формирователем записи  $Ф_{зп}$ .

Импульс записи, проходя через смешивающий трансформатор (миксер) М, вызывает прохождение полутoka записи в соответствующей числовой линейке ферритового накопителя.

Одновременно с этим через клапан усилители КУ и формирователи запрета  $\Phi_3$  в обмотки запрета сердечников накопителя подаются импульсы полутoka запрета (см. рис.11).

При этом открываются только те клапан-усилители КУ, которые соединены с взведенными в положение "1" триггерами счетчика преобразователя. Те сердечники, в которых оба полутoka совпадают по времени, переводятся в состояние "1". Так осуществляется запись двоичного кода в накопитель.

В режиме "считывание" адресный блок также производит последовательную выборку каналов накопителя (см. рис. 12).

Приходящий от клапана  $K_3$  блока управления импульс "считывание" запускает блокинг-генератор  $B_{сч}$  и формирователь  $\Phi_{сч}$ . Последний формирует мощный импульс, который проходит через один из открытых адресных ключей считывания и соответствующий миксер М. Поступая в числовую линейку накопителя, этот импульс производит переброс всех сердечников в состояние "0". Ключи  $K_1 - K_8$  используются для стробирования.

При этом происходит параллельное считывание двоичного кода из ячеек накопителя и запись его в двоичный счетчик схемы перевода.

Основным достоинством приведенной схемы накопителя является ее надежность.

Использование двухвитковых адресных и считывающих обмоток и тщательный отбор сердечников накопителя позволил применить простую схему запрета записи.

Блок накопителя выполнен на полупроводниковых триодах П16, П11, П401, П602А и диодах Д9Б и Д7Ж.

#### Блок перевода и умножения

Блок предназначен для преобразования двоичного кода, считываемого с накопителя, в код двоично-десятичный, необходимый для работы печатающего устройства.

Для того, чтобы на входе регистратора цифровое значение измеряемых параметров соответствовало их истинным значениям, в блоке производится умножение соот-

ветствующих значений на коэффициенты, обратные коэффициентам преобразования первичных датчиков и коэффициентов приведения.

В основу работы блока перевода положен прогрессивный математический метод умножения на 2.

Целое двоичное число,

$$A = a_n a_{n-1} a_{n-2} \dots a_1 a_0, \quad \text{где } a_n = 1 \text{ или } 0,$$

может быть представлено в виде

$$A = \{ \dots \{ (a_n \cdot 2 + a_{n-1}) \cdot 2 + a_{n-2} \} \cdot 2 + \dots \} \cdot 2 + a_1 \} \cdot 2 + a_0.$$

Для перевода числа в двоично-десятичную систему необходимо произвести вычисления в скобках.

Для умножения двоичного числа на 2 используется сдвигающий регистр, т.к. один сдвиг числа в регистре в сторону старших разрядов соответствует удвоению величин всех двоичных разрядов в регистре.

Блок перевода состоит из двух регистров - двоичного и десятичного. Десятичный регистр делится на тетрады - четверки двоичных разрядов, каждая из которой служит для представления одной десятичной цифры -  $10^0, 10^1, 10^2$ . Порядок разрядов увеличивается в том же направлении, что и веса разрядов внутри тетрады.

В обоих регистрах сдвиги производятся в сторону старших разрядов и выполняются одновременно.

Число в десятичном регистре не является эквивалентом двоичного числа. Соответствующая степень "двойки" вычисляется путем удвоения при каждом сдвиге. Однако, если в десятичном регистре "1" была сдвинута из разряда "8" предыдущей декады, это увеличивает величину только от восьми до десяти, а не до 16. Поэтому необходимо прибавить 8 к той декаде, из которой была выдвинута единица.

Чтобы избежать при прибавлении "8" переноса, распространяющегося на следующую старшую тетраду, после каждого сдвига берется информация о состоянии тетрады. Если число в тетраде до сдвига равно 5, 6, 7, 8 или 9, то после сдвига оно становится соответственно равным или больше десяти. Так как в тетраде число после сдвига не может быть больше "9", то при наличии чисел 5, 6, 7, 8 или 9, перед сдвигом прибавляется число 3, которое, будучи удвоено при сдвиге, и даст требуемое число 6. Таким образом процесс преобразования чисел из двоичной системы в двоично-десятичную состоит из трех элементарных действий:







Блок-схема устройства перевода и умножения приведена на рис. 14.

$T_1 - T_8$  триггеры восьмиразрядного двоичного регистра.

$T_9 - T_{20}$  триггеры двоично-десятичного регистра, состоящего из трех тетрад.

Две младшие тетрады - единиц и десятков - имеют схемы коррекции.

Устройство коррекции, состоящее из схем "И", "ИЛИ" и блокинг-генераторов Б, осуществляет проверку содержимого тетрады и добавление 3 при числах 5,6,7,8 или 9.

Запуск блока перевода производится импульсом "пуск". При этом запускается блокинг-генератор сброса  $B_1$ , импульс которого устанавливает триггеры всех регистров в "0". Затем осуществляется запись параллельного кода из накопителя в двоичный регистр блока перевода. После этого перебрасывается в "1" триггер управления  $Tr_{21}$  и открываются ключи  $K_1$  и  $K_2$ . При этом задающий мультивибратор М запускает блокинг-генератор  $B_1$ .

Импульсы последнего являются импульсами сдвига и поступают на оба сдвигающих регистра. Эти же импульсы, будучи задержаны на полпериода схемой задержки  $Z_1$ , подаются на переключатель тока ПТ, формирующий тестовые импульсы для схем коррекции.

Для полного перевода одного числа, записанного в двоичный регистр, необходимо подать 8 импульсов сдвига. После 8-го импульса триггер  $Tr_{21}$  должен быть снова переброшен в "0", а ключи  $K_1$  и  $K_2$  закрыты. Переброс триггера осуществляется первым импульсом сдвига, прошедшим через ключ  $K_3$  и схему задержки  $Z_2$ , которая задерживает импульс на время, равное восьми импульсам сдвига.

Блок умножения состоит из схем  $I_{1-4}$  и триггеров  $Tr_{22}$  и  $Tr_{23}$  и работает следующим образом.

Умножение на "2" и на "4" осуществляется посредством одного или двух сдвигов, производимых перед началом преобразования двоичного числа в десятичное.

Схемы ИЛИ  $I_{2-4}$ ,  $I_{1-4}$  и триггеры  $Tr_{22}$  и  $Tr_{23}$  через схему ИЛИ  $I_1$  обеспечивают прохождение импульсов сдвига от Б на схему задержки  $Z_2$ . При этом в случае умножения на "2" на схему  $Z_2$  приходит 2-й импульс сдвига, а при умножении на "4" - 3-й импульс сдвига. Преимуществом описанной схемы перевода перед существующими является ее простота и быстрдействие. Количество разрядов легко может быть изменено путем изменения только числа триггеров в регистрах.

Быстродействие схемы определяется быстродействием триггеров и числом разрядов двоичного регистра и может быть легко увеличено (до 100 мксек). В схеме использовано 150 триодов типа П18Б и 170 диодов типа Д2Б.

Блок прост в отладке и показал хорошие результаты при проверке на надежность и температурных испытаниях.

#### Датчик времени

Датчик времени является программным устройством регистратора и обеспечивает:

1. Набор программы интервалов регистрации контролируемых параметров.
2. Напечатание абсолютного времени вместе с величиной регистрируемого параметра. Блок-схема датчика времени приведена на рис. 15.

Устройство состоит из электрофицированных часов и счетчика времени.

Синхронный двигатель СД через систему редукторов Р вращает три кодовых диска; секундный КДс, минутный КДм и часовой КДч. На каждом кодовом диске нанесены значения соответствующих временных интервалов в двоично-десятичном коде, удобном для работы печатающего устройства. При вращении двигателя СД сигналы с кодовых дисков считываются с помощью фотодиодов ФД, усиливаются усилителями У и через систему клапанов К проходят в выходной триггерный регистр Тр (с помощью клапанов К осуществляется синхронизация датчика времени с печатающим устройством). Данный вариант имеет следующие преимущества:

1. Система работает без накопления ошибок и без разрушения информации в случае сбоя, т.е. по окончании сбоя время продолжает печататься по-прежнему с непрерывно вращающихся дисков.

2. Механический датчик времени имеет большую надежность работы, чем электронный, что является основным требованием, так как в отличие от других блоков регистратора датчик времени должен работать непрерывно.

3. Использование фрикционной передачи позволяет устанавливать кодовые диски в соответствие с абсолютным временем, что облегчит обработку результатов при проведении длительных экспериментов.

#### В ы в о д ы

Быстродействующий многоканальный регистратор БМР-1 является устройством централизованного контроля и предназначен для автоматизации обработки данных физического эксперимента. Регистратор предназначен для сбора информации от датчиков напряжения постоянного и переменного тока, регистрации и преобразования информации

в форму, удобную для ввода в вычислительную или управляющую машину.

Применение регистратора данного типа позволит резко увеличить скорость и точность измерений и устраняет субъективные ошибки в измерениях, неизбежные при снятии большого количества отсчетов оператором.

Совершенно очевидно, что наибольший эффект при использовании такого устройства получается в тех случаях, когда контролю подлежит большое количество параметров (десятки и выше). При сравнительно небольшом изменении схемы устройства регистратор может быть использован для непосредственной связи контролируемого объекта с цифровой вычислительной машиной.

#### Л и т е р а т у р а

1. В.В. Солодовников (ред.). Применение вычислительной техники для автоматизации производства. ГИТИ, 1961 г.
2. М. Клейн, Ч. Морган. Цифровая техника для вычислений и управления. Издат. ин. лит. 1960 г.
3. Р.К. Ричардс, Элементы и схемы цифровых вычислительных машин, Издат. ин. лит. 1961 г.
4. Э.И. Гитис. Преобразователи информации для электронных цифровых вычислительных устройств. ГЭИ, 1961 г.
5. Л.П. Крайзмер. Устройства хранения дискретной информации, ГЭИ, 1961 г.
6. J. Millman, T. H. Puckett. Accurate Linear Bidirectional Diode Gates. Proc. JRE v. 43. N 1, 1959.
7. J. V. Jivill Junction Transistor Blocking Oscillators, Proc JRE N 11, 1955.
8. M. Valter. A Low-Level Electronic Subcommutator, JRE, TRC-3, N1, 1957.
9. Direct Current Amplifier Electronic Engineering 1961 vol 33. N 395.

Рукопись поступила в издательский отдел  
15 июня 1964 г.



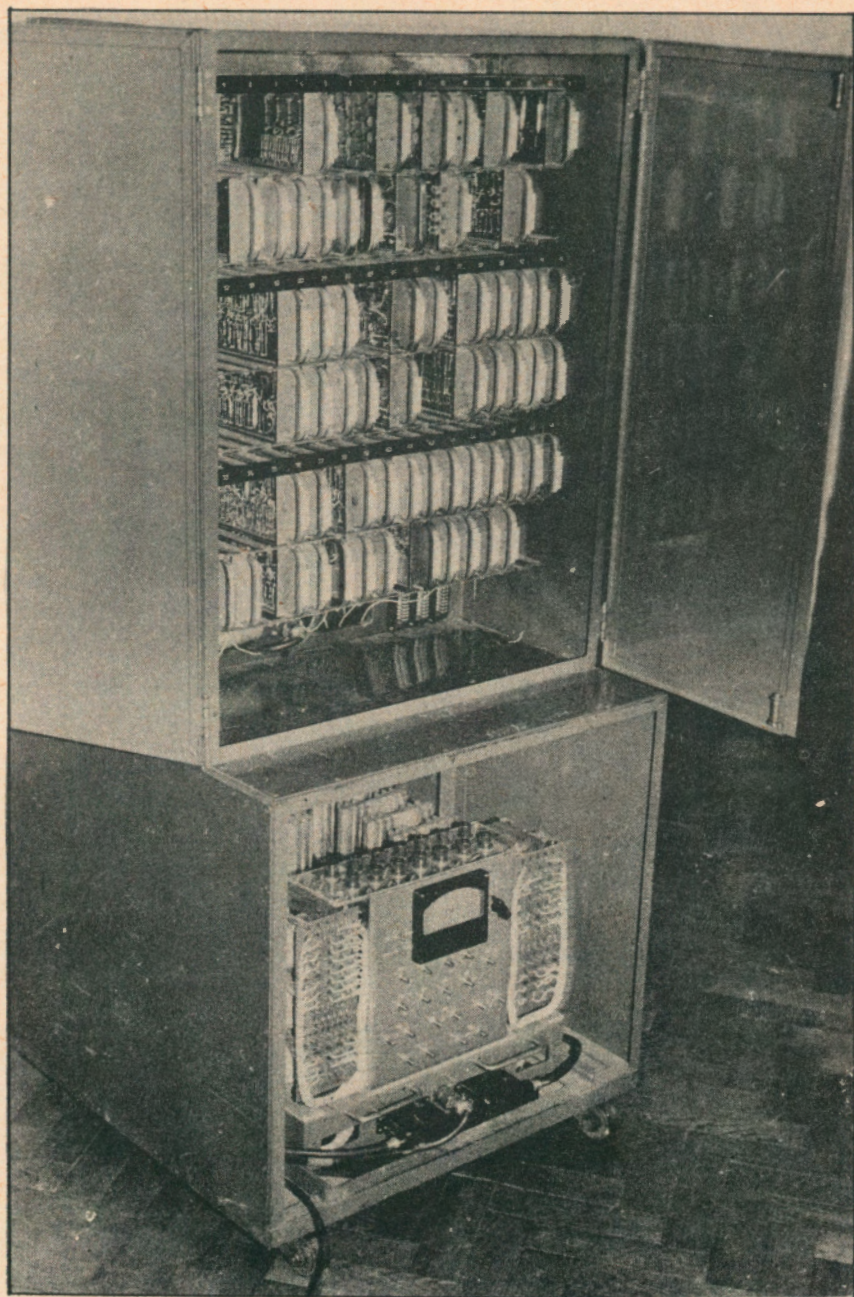


Рис. 2. Внешний вид стойки регистратора.



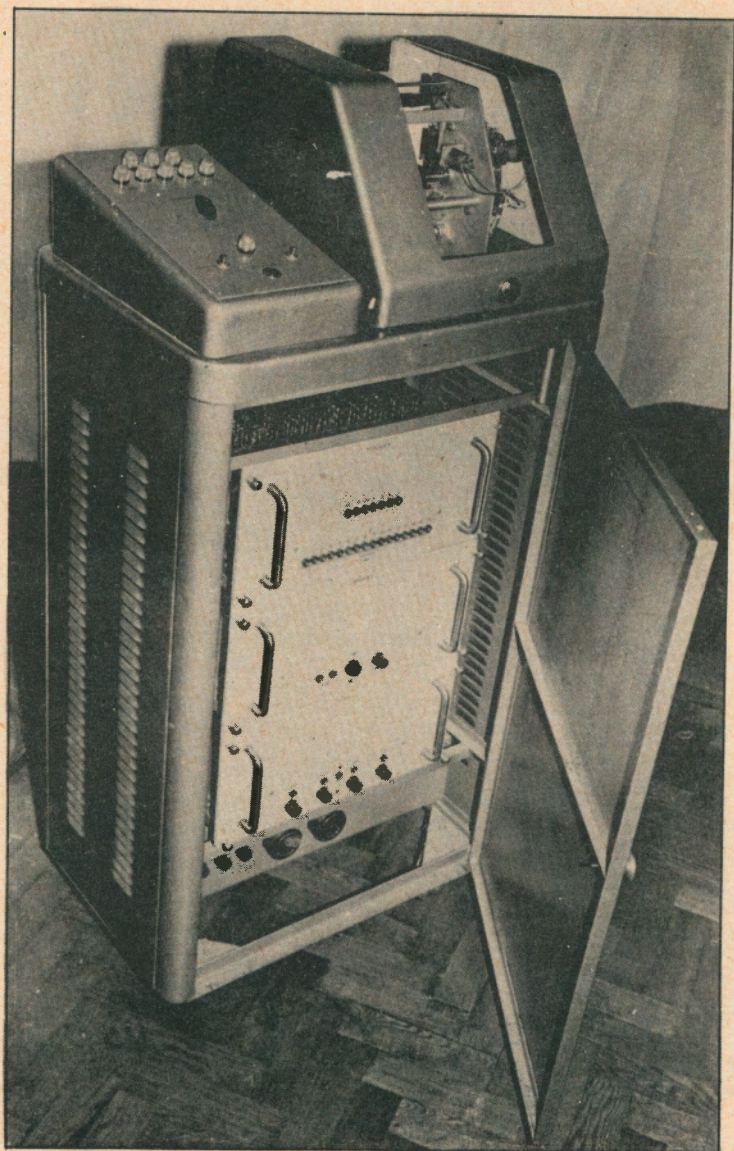


Рис. 3. Внешний вид стойки печати.

**Быстродействующий  
многоканальный регистратор**

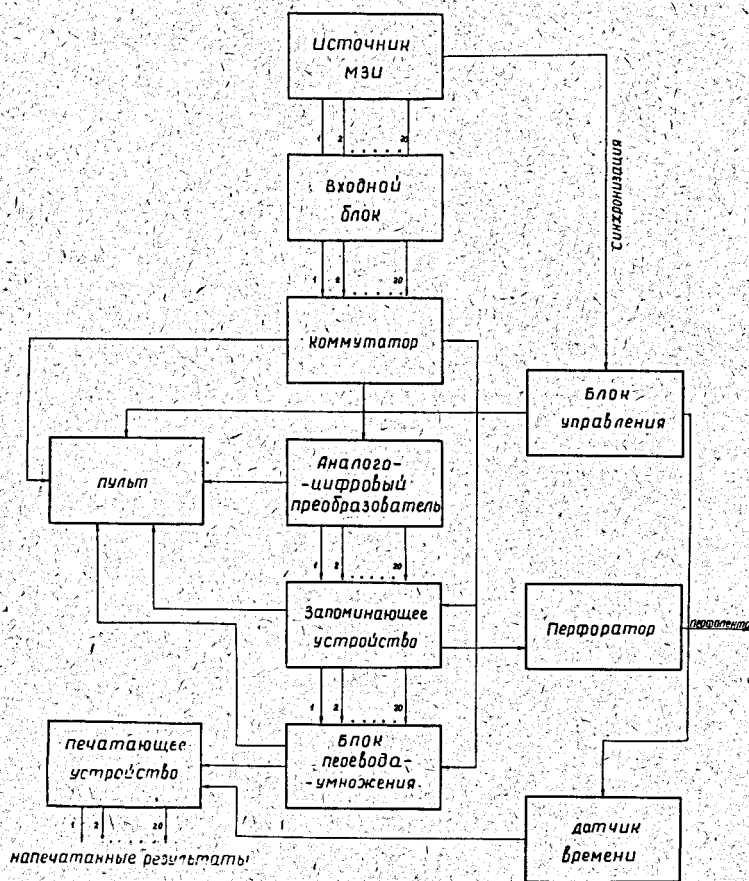


Рис. 1. Блок-схема регистратора.





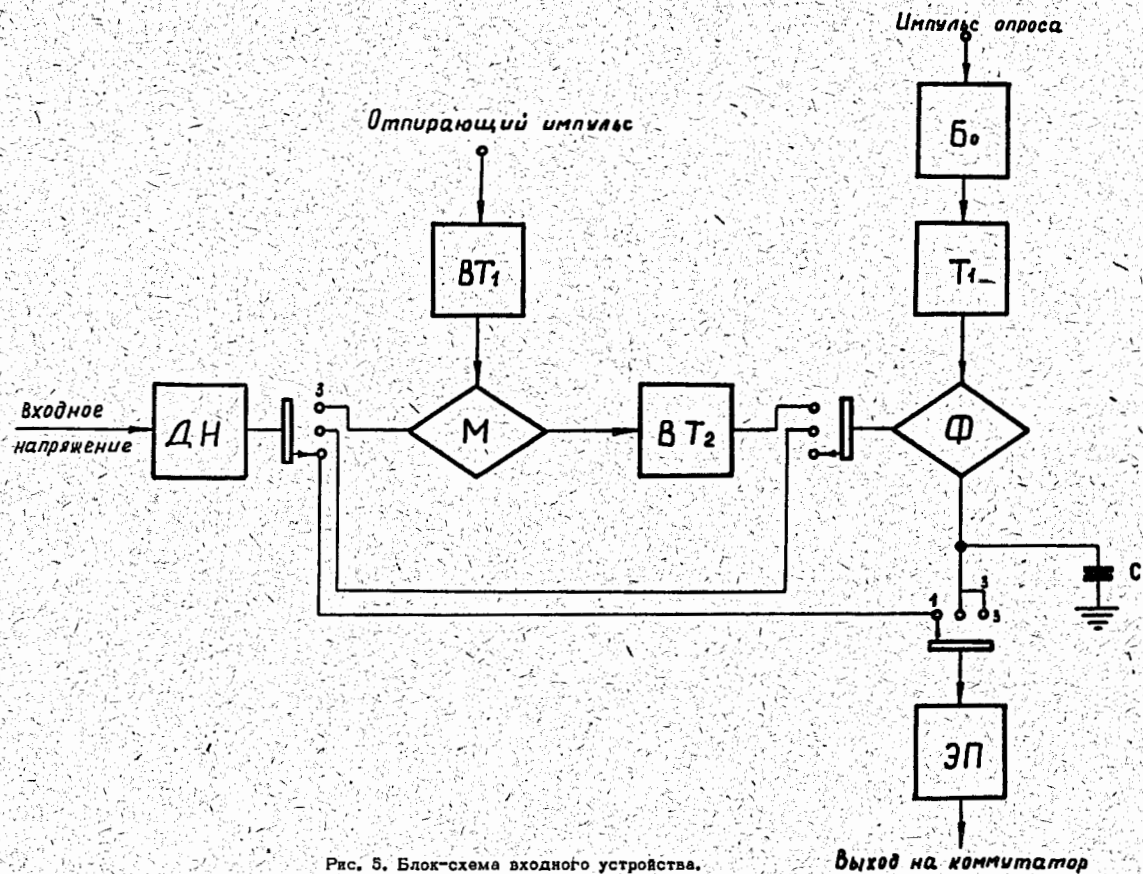


Рис. 5. Блок-схема входного устройства.

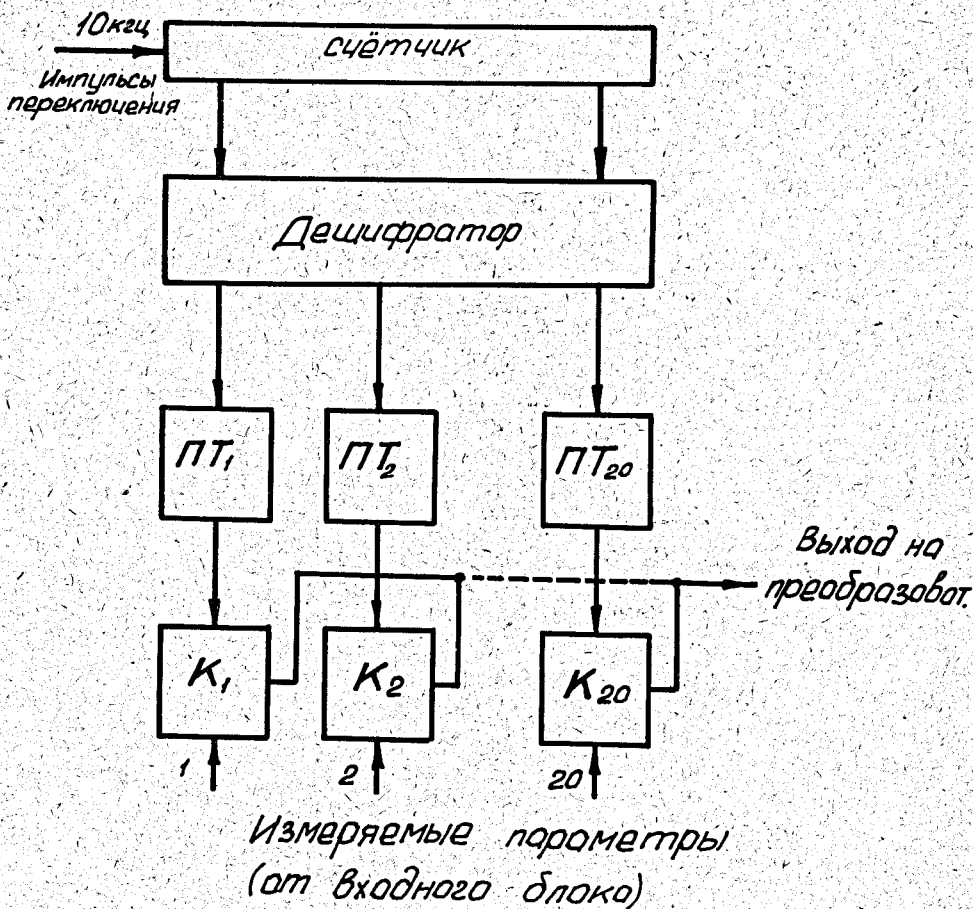


Рис. 6. Блок-схема коммутатора.

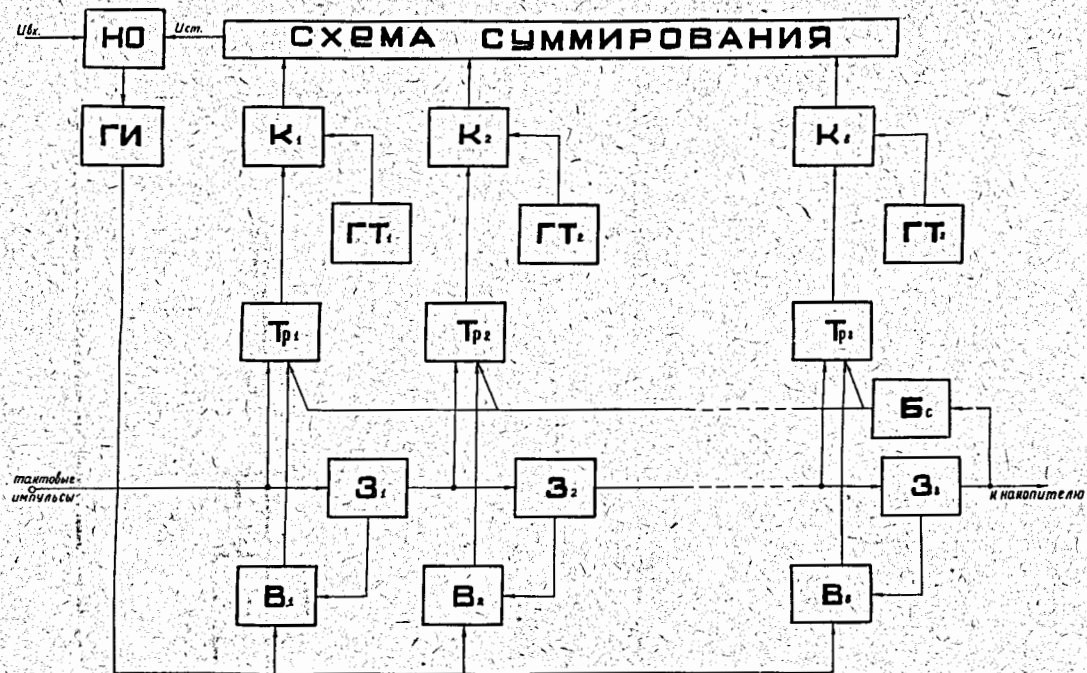


Рис. 7. Блок-схема преобразователя.

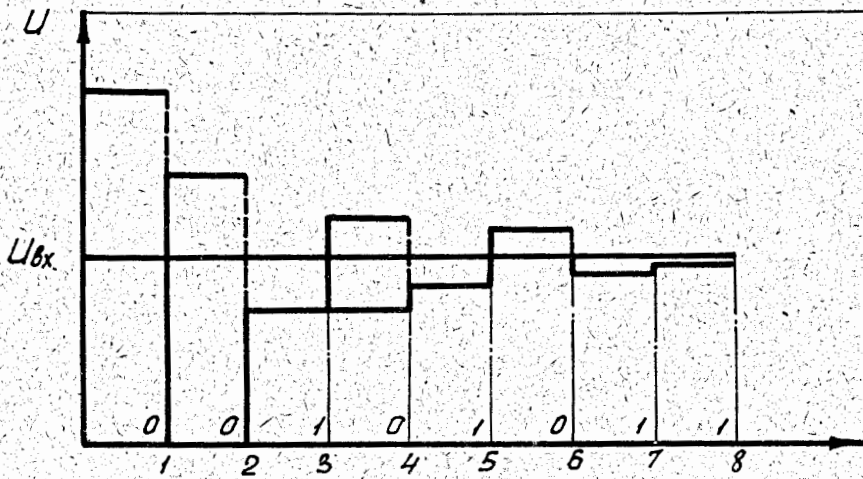
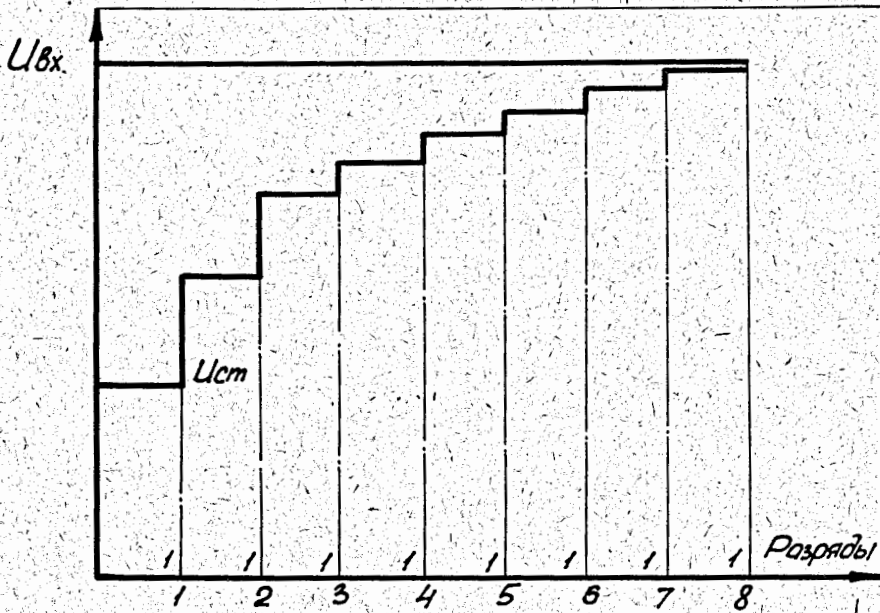


Рис. 8. Временные диаграммы работы преобразователя.

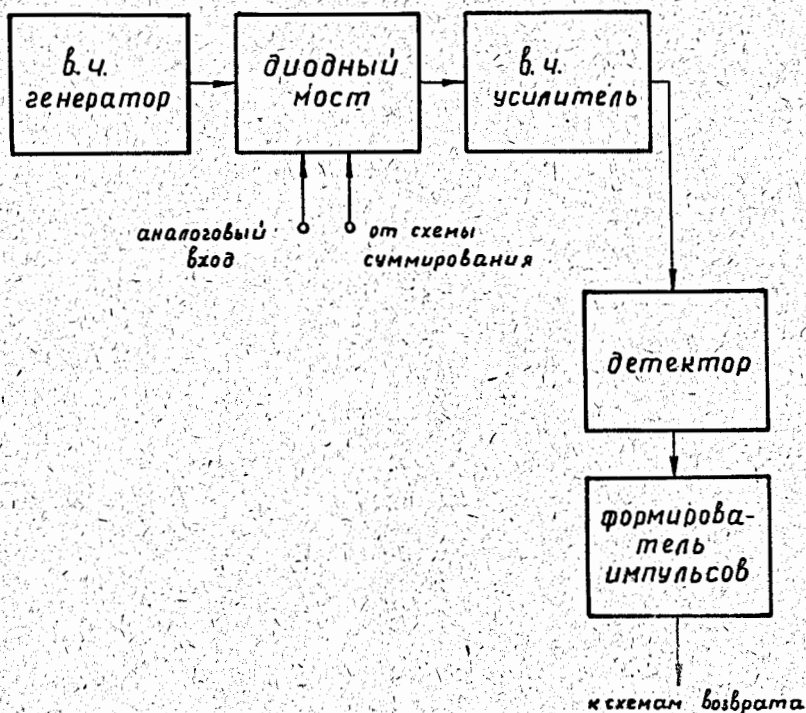


Рис. 9а. Мостовая схема нуля-органа.

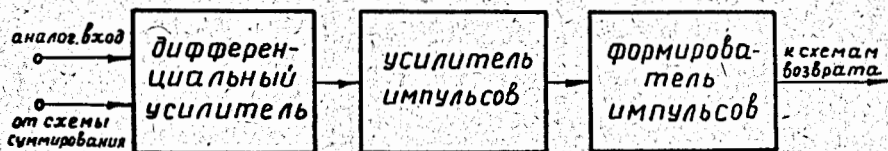


Рис. 9б. Схема нуля-органа с дифференциальным усилителем.



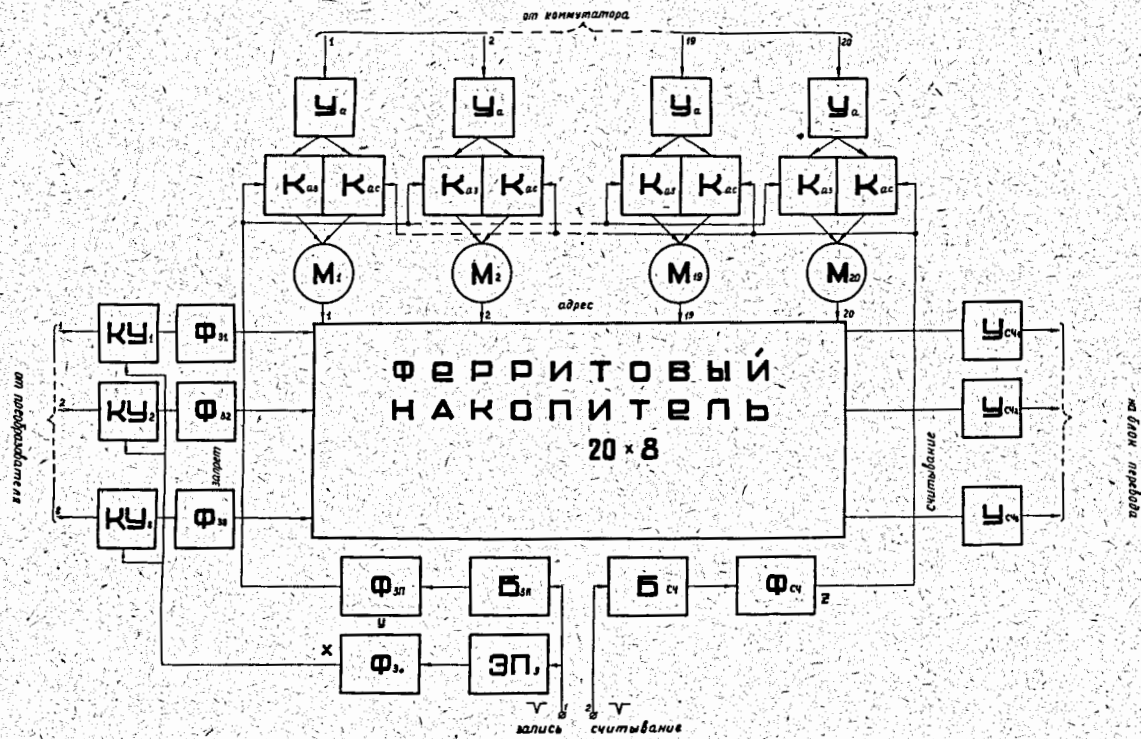


Рис. 10. Блок-схема запоминающего устройства.

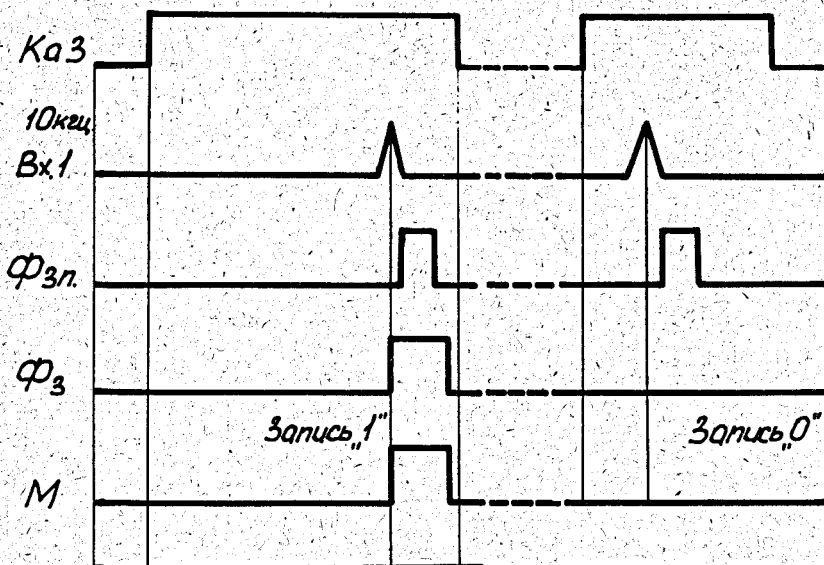


Рис. 11. Временная диаграмма работы запоминающего устройства в режиме "запись".

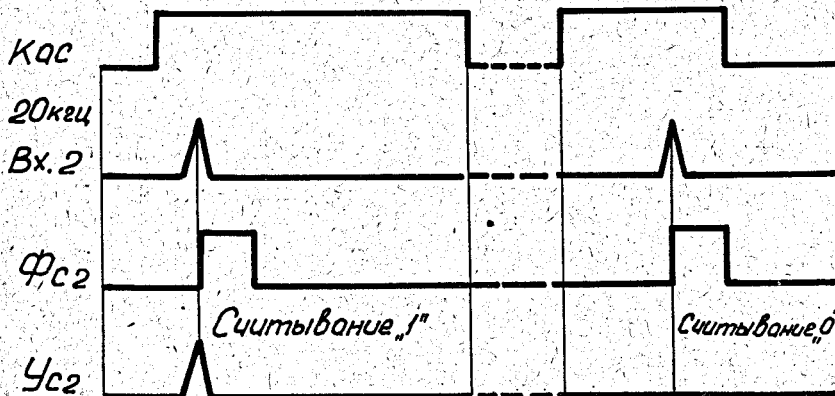


Рис. 12. Временная диаграмма работы запоминающего устройства в режиме "считывание".

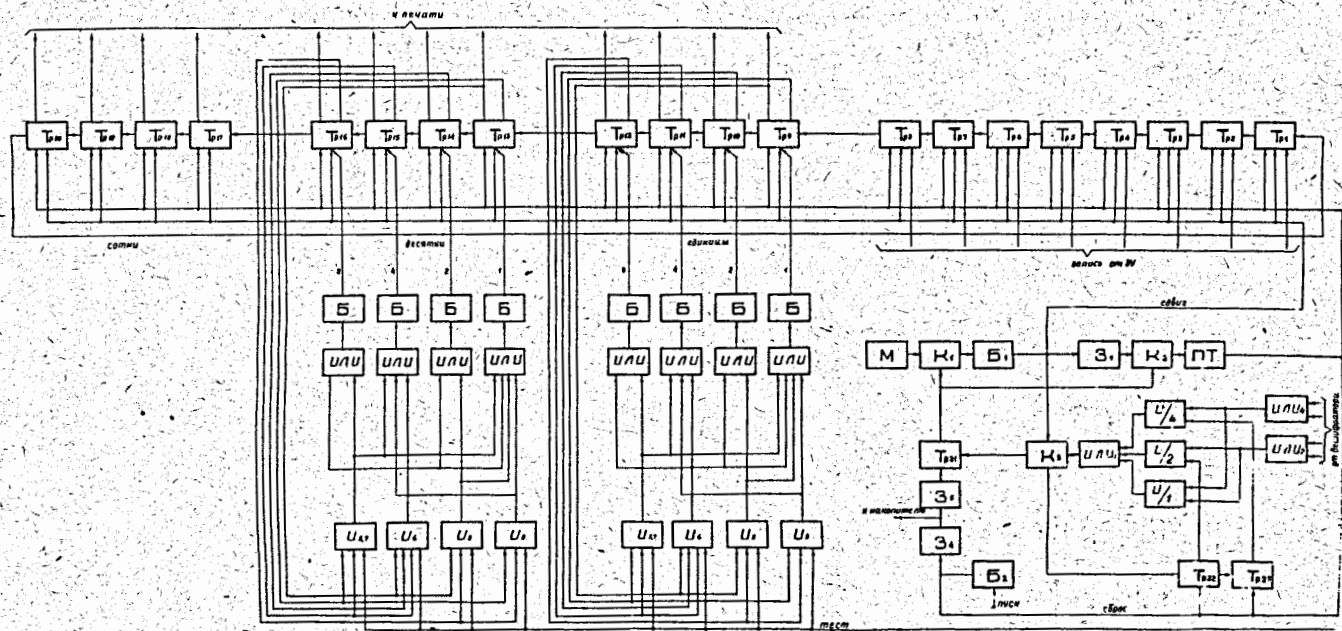


Рис. 14. Блок-схема устройства перевода и умножения.

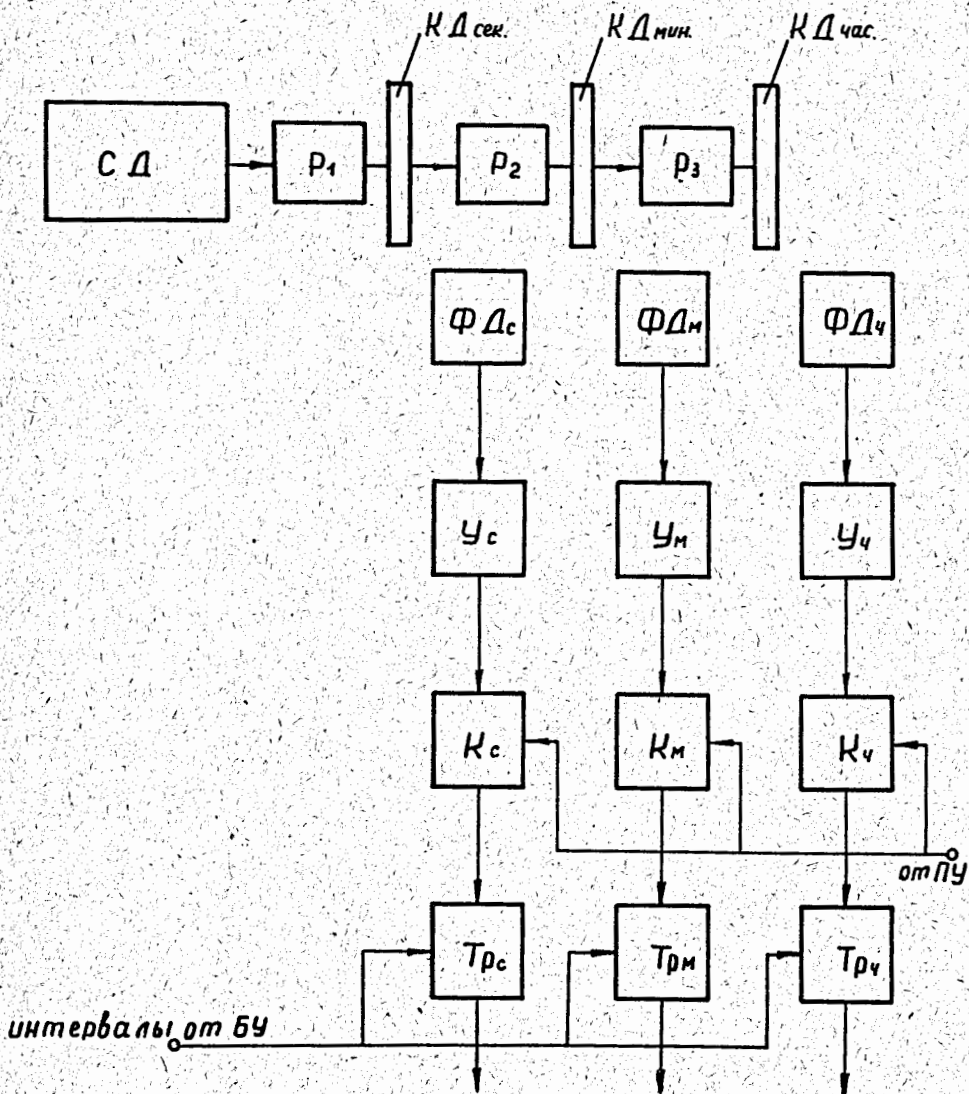


Рис. 15. Блок-схема датчика времени.