

15

Г-62



**ОБЪЕДИНЕННЫЙ ИНСТИТУТ ЯДЕРНЫХ ИССЛЕДОВАНИЙ**  
**ЛАБОРАТОРИЯ ВЫСОКИХ ЭНЕРГИЙ**

**И.А. Голутвин, Ю.В. Заневский**

**1424**

**СИСТЕМА УНИВЕРСАЛЬНЫХ МОДУЛЕЙ  
ДЛЯ СЦИНТИЛЛЯЦИОННЫХ СЧЕТЧИКОВ**

**Дубна 1963**

И.А. Голутвин, Ю.В. Заневский

1424

СИСТЕМА УНИВЕРСАЛЬНЫХ МОДУЛЕЙ  
ДЛЯ СЦИНТИЛЛЯЦИОННЫХ СЧЕТЧИКОВ

Дубна 1963

21421, 48

При постановке физических экспериментов на современных ускорителях, как правило, используется большое количество электронной аппаратуры. В ее состав, в частности, входит сравнительно дорогостоящая аппаратура наносекундного диапазона, непосредственно принимающая и перерабатывающая информацию от детекторов излучений. Это схемы формирователей, ограничителей, схемы совпадений, размножители, импульсные усилители, дискриминаторы. Специфика использования этой аппаратуры в ядерной физике заключается в том, что при переходе от одного физического эксперимента к другому, несмотря на малые изменения самих схем, аппаратура в целом претерпевает большие изменения. Поэтому коэффициент использования такой аппаратуры невысок. Кроме того, разработка и изготовление аппаратуры под определенную физическую задачу, как правило, сильно затягивает сроки постановки физических экспериментов.

С целью устранения этих недостатков была разработана серия из четырех схем, предназначенная для использования их с сцинтилляционными счетчиками. Ниже приводится описание схем.

1. Первый формирователь. Основное назначение - стандартизация импульсов с выхода сцинтилляционного счетчика. Выходной сигнал схемы - положительный или отрицательный импульс длительностью  $\approx 10$  нсек, амплитудой  $\approx 0,4$  вольта. Мертвое время  $\approx 30$  нсек.

2. Четырехканальная схема совпадения или антисовпадений.

3. Второй формирователь. Выполняет функции дискриминатора. Выходной сигнал схемы - отрицательный импульс длительностью 15 нсек, амплитудой 0,7 вольта. Выходное сопротивление - 50 ом.

4. Широкополосный усилитель. Коэффициент усиления  $K = 8$ , время нарастания - несколько наносекунд, выходное сопротивление - 50 ом.

Передний фронт сформированного импульса и нестабильности временных задержек, вносимых отдельными схемами, составляют несколько наносекунд. Это позволяет получать разрешающие времена схем совпадений, построенных у этих элементов, порядка нескольких наносекунд.

Все схемы выполнены в виде плоскостных модулей /размер платы 34x82 см.<sup>2</sup>/

Модули могут соединяться между собой в различной последовательности, либо

непосредственно с помощью 50-омного кабеля. Схемы выполнены на транзисторах и туннельных диодах.

### Первый формирователь

Принципиальная схема первого формирователя /модуль № 1/ приведена на рис. 1. Транзистор ПТ-1, смещенный током  $\approx 5$  ма, включен по схеме с общей базой и служит для защиты от амплитудных перегрузок. Транзисторы ПТ-2 и ПТ-3 обеспечивают усиление по мощности ограниченного сигнала, необходимое для работы последнего каскада, собранного на туннельном диоде ТД-1 и дифференцирующем трансформаторе Тр-1.

Трансформатор Тр-1 намотан на ферритовом стержне Ф-20  $l = 8$  мм,  $\phi$  3 мм. Его обмотки представляют собой 5 витков склеенного провода. Для обеспечения необходимой механической прочности после намотки трансформатор заливается эпоксидной смолой.

При подаче на вход схемы отрицательных импульсов на выходе появляются стандартные отрицательные импульсы треугольной формы, амплитудой 0,4 вольта, длительностью на уровне половины амплитуды  $\approx 8$  нсек.

При изменении амплитуды входного сигнала от 0,2 вольт до 5 вольт и длительности от 5 нсек до 1 мсек параметры выходного импульса изменяются не более, чем на 20%.

Изменение задержки выходного сигнала относительно входного определяется формой входного сигнала и примерно равно времени нарастания входного сигнала от 0 до 0,2 вольт.

Мертвое время схемы при работе на периодических сигналах составляет 25-30 нсек.

Непосредственное сочленение каскадов без разделительных конденсаторов обеспечивает работу в "пачечном" режиме с длительностью "пачки" до 100 мсек /так называемый режим "с растяжкой", применяемый при работе на ускорителях/.

На рис. 2 представлено фото модуля № 1.

Если на выходе схемы требуется получить положительный импульс /антисовпадения/, схема несколько видоизменяется. Туннельный диод ТД-1 смещается на диффузионную ветвь, и вместо трансформатора Тр-1 устанавливается трансформатор Тр-2, который отличается от Тр-1 тем, что его обмотки имеют по 15 витков и, кроме этого, вторичная обмотка переполюсована.

Выходной импульс при этом расширяется примерно в два раза, что необходимо для обеспечения хорошей эффективности антисовпадений.

Принципиальная схема первого формирователя для антисовпадений /модуль № 2/ приведена на рис. 3.

### Схема совпадений /модуль № 3/

Принципиальная схема модуля совпадений приведена на рис. 4. Диоды Д1 - Д4 включены по схеме Росси. Они могут работать как в режиме совпадений, так и антисовпадений. Для совпадений на вход должен быть подан отрицательный импульс, для антисовпадений - положительный /импульсы подаются непосредственно с выходов первых формирователей/.

Коэффициент отбора совпадений при работе с модулями № 1 в четверной схеме совпадений равен 4.

Фото модуля приведено на рис. 5.

### Второй формирователь /дискриминатор/

Второй формирователь включается после схемы совпадений и выполняет функции дискриминатора. Принципиальная схема второго формирователя /модуль № 4/ приведена на рис. 6.

Собственно дискриминатор собран на туннельном диоде из арсенида галлия, включенном по схеме одновибратора. Длительность импульса определяется величиной индуктивности  $L$  и сопротивлением  $R$ . Порог устанавливается переменным сопротивлением.

Эмиттерные повторители, собранные на транзисторах ПТ-1 и ПТ-2, служат для передачи импульсов на последующие схемы.

Нестабильность порога не превышает 10 мв. Нестабильность задержки фронта выходного импульса относительно входного не превышает 2 нсек.

Длительность выходного импульса  $\approx 15$  нсек, амплитуда 0,7 вольта. Фото модуля приведено на рис. 7.

### Усилитель

Принципиальная схема усилителя /модуль № 5/ приведена на рис. 8. Схема состоит из трех транзисторов, включенных по схеме с общими эмиттерами, первые из которых связаны по постоянному току. Выходной сигнал с усилителя снимается

через эмиттерный повторитель. Амплитудная характеристика схемы достаточно линейна.

#### Варианты схем включения модулей

В зависимости от условий конкретных физических задач модули могут соединяться в различных комбинациях.

На рис. 8 приведена схема двойных совпадений с малым мертвым временем после совпадений.

Эта схема позволяет осуществлять счет двойных совпадений с мертвым временем по периодическим сигналам порядка 30 нсек.

На рис. 10 приведена схема тройных совпадений с антисовпадениями.

На рис. 11 показано последовательное включение схем совпадений.

Разрешающее время последней схемы совпадений равно разрешающему времени первых схем и составляет 5-10 нсек.

#### Испытания схемы

Испытания проводились на синхрофазотроне ОИЯИ. Для испытаний была собрана установка из 4-х сцинтилляционных счетчиков, которая схематично изображена на рис. 12. Все фотоумножители - ФЭУ-36. Сцинтилляционные счетчики соединяются с остальными схемами отрезками кабеля РК-102 длиной 200 метров.

Благодаря хорошей амплитудной чувствительности аппаратуры и независимости параметров схем от амплитуд входных сигналов, напряжение на всех фотоумножителях было выбрано 1400 вольт.

Мониторирование осуществлялось от стандартной схемы совпадений БДС-1.

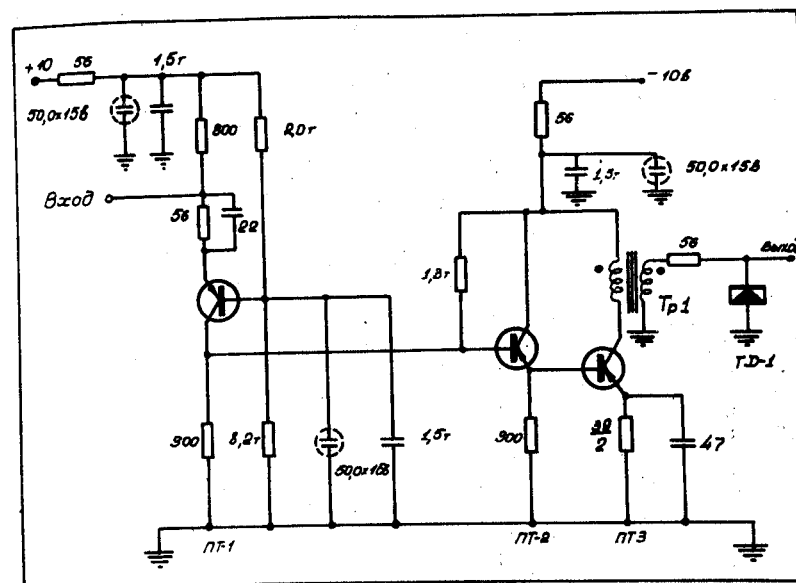
На рис. 13 приведены кривые задержанных совпадений по каналам 1,2,4 /совпадения/ и по каналу 3 /антисовпадения/. Разрешающее время совпадений равно 5 нсек, разрешающее время антисовпадений - 10 нсек.

На рис. 14 приведена зависимость счета в максимуме кривой задержанных совпадений от порога дискриминатора.

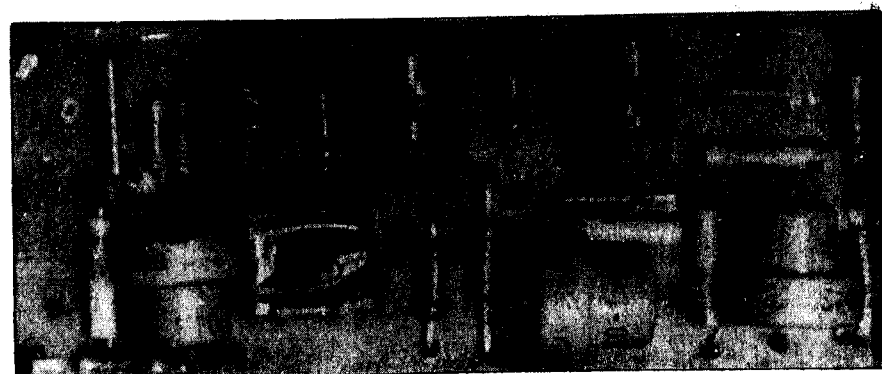
#### Л и т е р а т у р а

1. C.Wiegand, N.I.M., 20 (1963), 313 - 318.
2. H.Verweij, N.I.M., 20 (1963), 323 - 329.

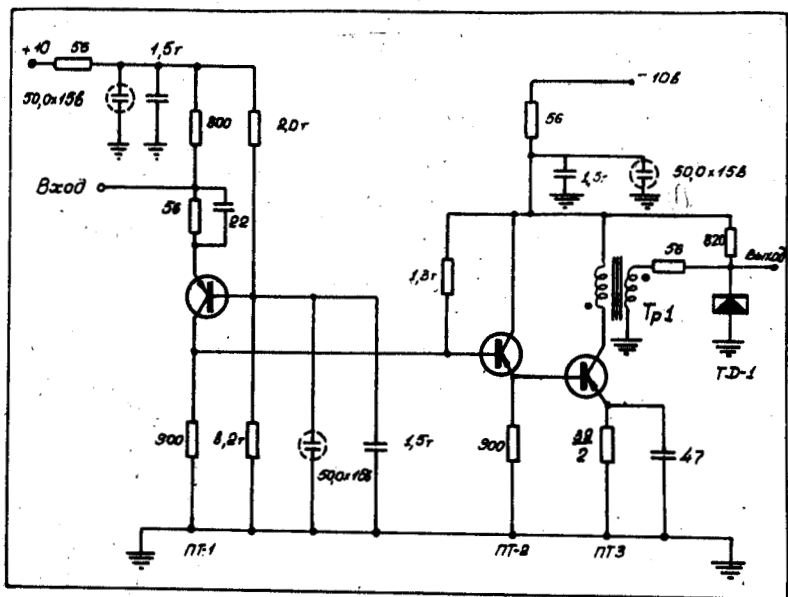
Рукопись поступила в издательский отдел 4 октября 1963 г.



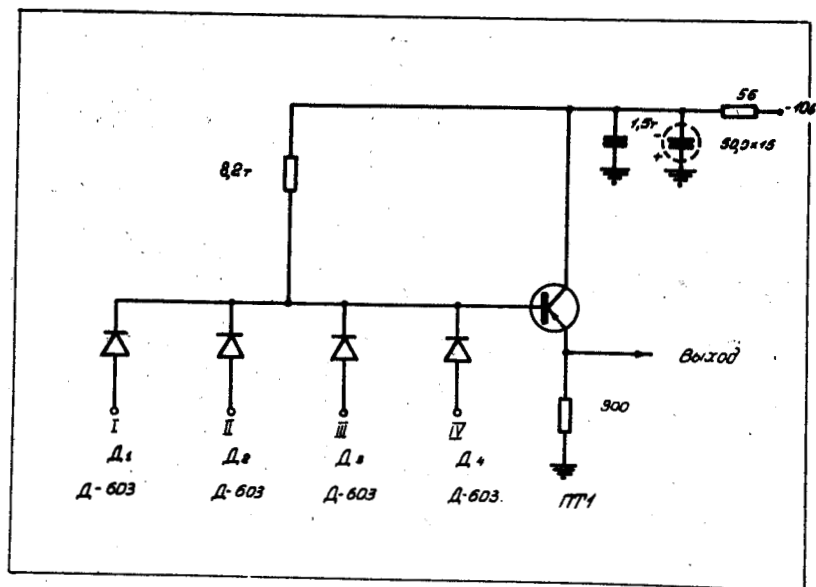
Р и с. 1. Модуль № 1, Принципиальная схема.



Р и с. 2. Модуль № 1. Внешний вид.



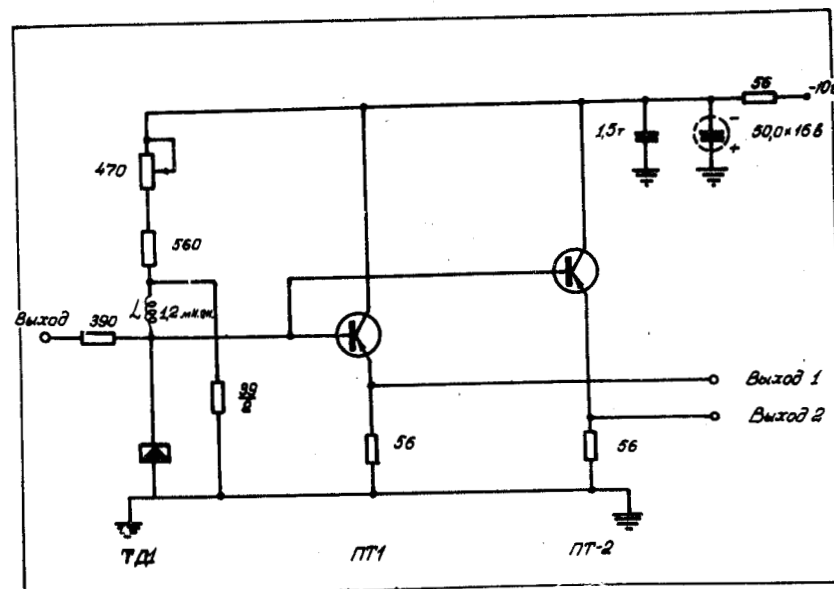
Р и с. 3. Модуль № 2. Принципиальная схема.



Р и с. 4. Модуль № 3. Принципиальная схема.



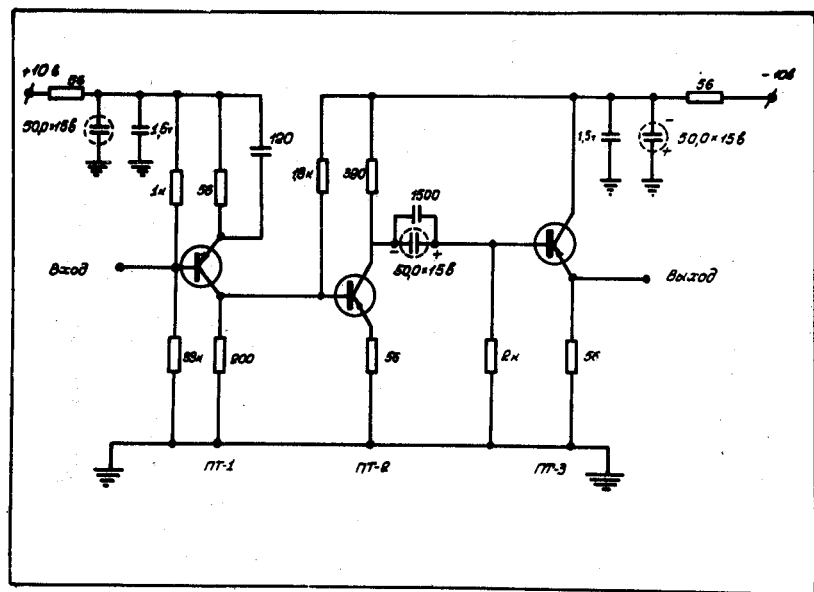
Р и с. 5. Модуль № 3. Внешний вид.



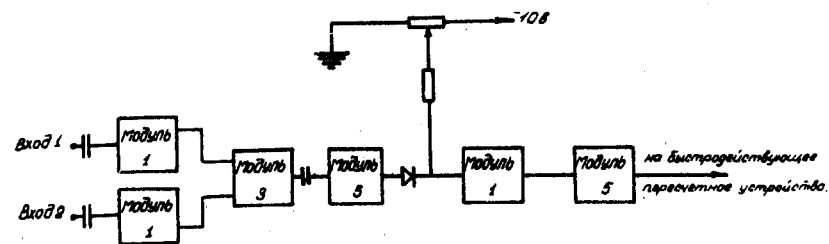
Р и с. 6. Модуль № 4. Принципиальная схема.



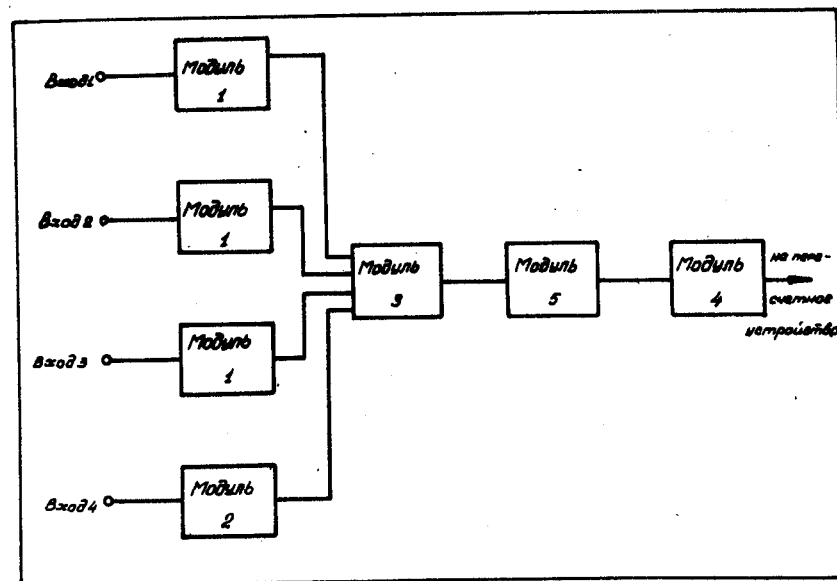
Р и с. 7. Модуль № 4 . Внешний вид.



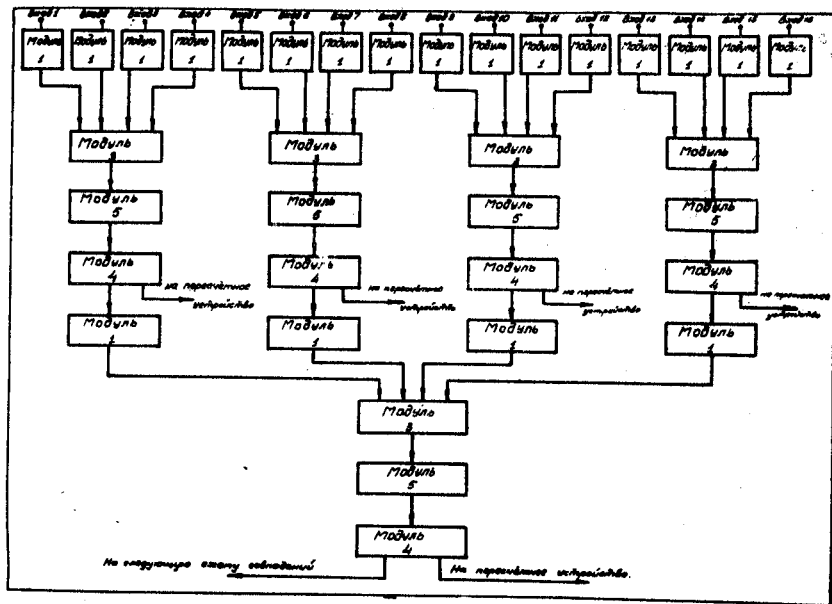
Р и с. 8. Модуль № 5. Принципиальная схема.



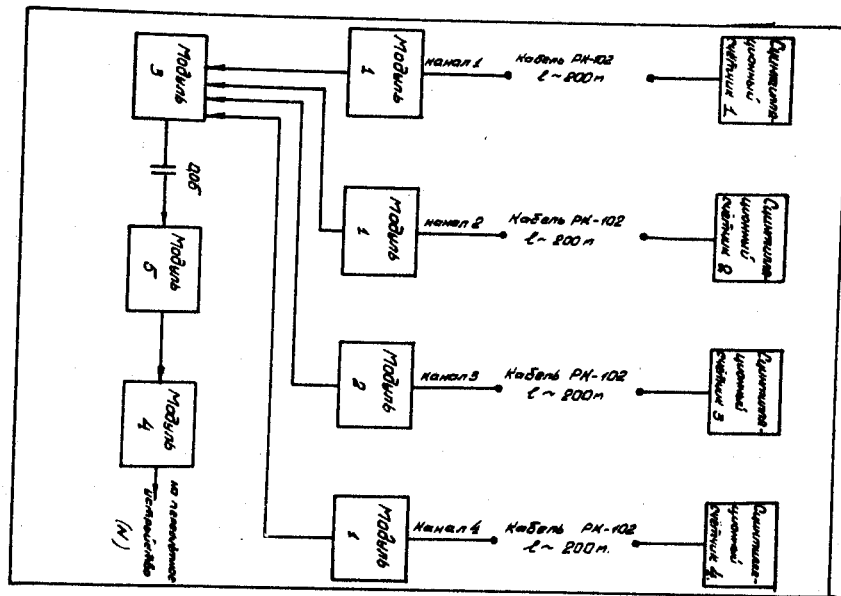
Р и с. 9. Схема двойных совпадений с малым мертвым временем.



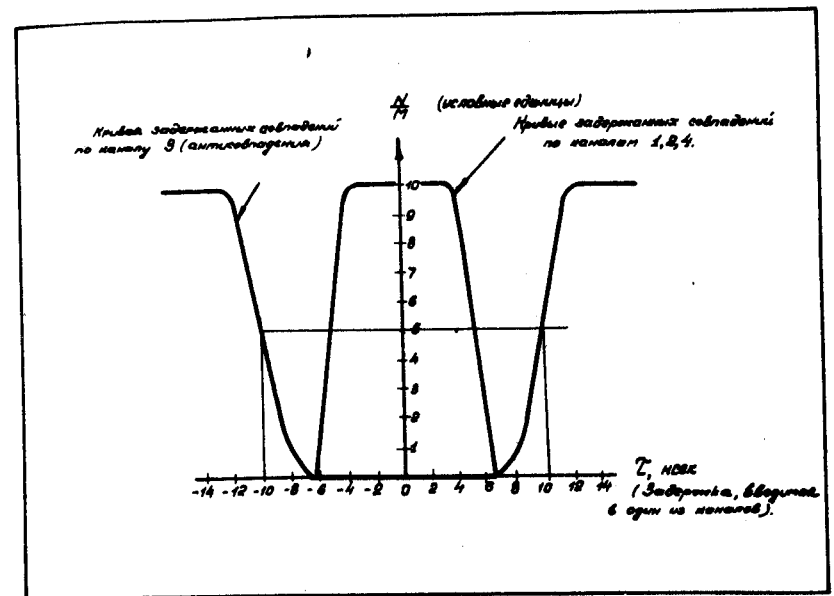
Р и с. 10. Схема тройных совпадений с антисовпадениями.



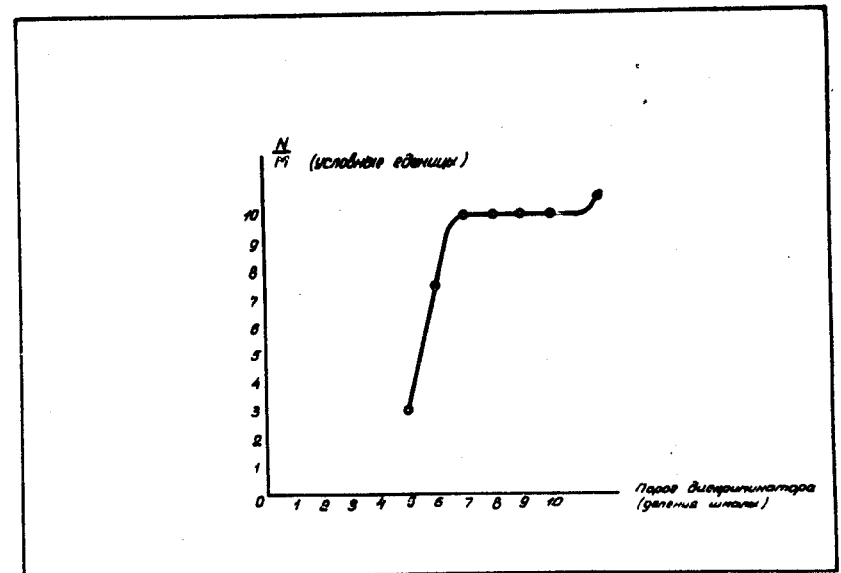
Р и с. 11. Последовательное включение схем совпадений.



Р и с. 12. Схема испытаний модулей.



Р и с. 13. Кривые задержанных совпадений.



Р и с. 14. Зависимость счета от порога дискриминатора.