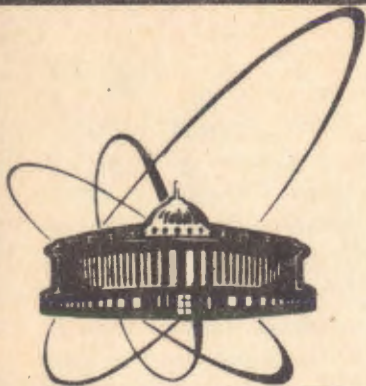


91-420



**сообщения  
объединенного  
института  
ядерных  
исследований  
дубна**

13-91-420

**А. А. Попов**

**МНОГОКАНАЛЬНЫЙ ИСТОЧНИК  
ВЫСОКОГО НАПРЯЖЕНИЯ  
НА БАЗЕ РЕГУЛИРУЮЩЕГО КОНТРОЛЛЕРА  
С РАСПРЕДЕЛЕННЫМИ МУЛЬТИПЛЕКСОРАМИ**

**1991**

Современные большие установки для физических экспериментов содержат обычно большое количество различных детекторов (сотни и тысячи каналов), питающихся высоким напряжением, и задача оптимальной организации этого питания может быть решена только применением современных средств автоматизации, работающих на линии с ЭВМ.

В настоящее время подобная аппаратура может быть разработана на базе ремиконтов<sup>1/</sup>, которые осуществляют автоматическое управление несколькими десятками каналов в пределах одной конструктивной единицы-отдельного крейта с соответствующей аппаратурой. Эти крейты с помощью интерфейсов и системных контроллеров подключаются к ЭВМ, образуя таким образом систему питания уже на сотни и тысячи каналов.

В данной работе приведена опытная проработка основного структурного элемента (крейта с источниками высокого напряжения) для организации многоканальной системы высоковольтного питания, показан один из возможных вариантов решения вопросов многоканальной стабилизации и управления без применения микропроцессоров на базе регулирующего контроллера (реконта), реализованного на микросхемах средней интеграции, с одной линией аналоговой связи для всех каналов. Приведенная в работе конфигурация аппаратуры позволяет получить довольно качественные выходные характеристики в каждом канале с достаточно простым, безопасным и надежным обслуживанием.

#### Организация многоканального источника

Обычный ремиконт содержит многоканальный аналоговый мультиплексор для поочередного обслуживания каналов и микропроцессор, обрабатывающий информацию о состоянии этих каналов.

Наличие мультиплексора, объединенного с микропроцессором, вынуждает иметь количество линий связи с аналоговой информацией, равное количеству каналов, что накладывает серьезные требования на внешние соединения и точность регулирования уже в пределах крейта, в котором при использовании импульсных преобразователей возникает достаточно высокий уровень помех. Микропроцессор, входящий в состав ремиконта, обладает избыточными функциональными возможностями при решении задач стабилизации, требует программного обеспечения.

Альтернативным вариантом подобному устройству может служить реконт (регулирующий контроллер), в котором необходимые функции управления и регулирования решаются простыми аппаратными средствами, а точность стабилизации можно получить преобразованием напряжения в код по малоизвестному методу двойного сравнения<sup>1/2</sup> в комбинации с распределенными мультиплексами, которые, в свою очередь, позволяют получать реконту аналоговую информацию о всех каналах крейта по одной линии связи. На рис. 1. показана организация и структура всей разработанной аппаратуры.

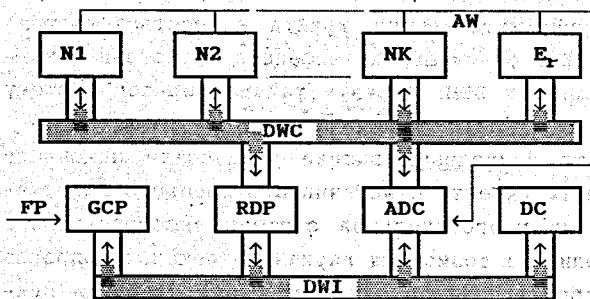


Рис. 1. Функциональная схема аппаратуры крейта.

Аппаратура крейта содержит  $N_k$  станций источников высокого напряжения (HVS), источник опорного напряжения ( $E_p$ ), формирователь команд и параметров в цифровом виде (GCP), регулирующий цифровой процессор (RDP), преобразователь напряжение-код (ADC) и схему индикации (DC). Источник опорного напряжения используется для калибровки коэффициента преобразования ADC.

Взаимодействие между станциями, источником опорного напряжения и реконтом осуществляется логическими сигналами по шинам данных крейта DW, а на аналоговую шину AW подключаются выходные напряжения каналов, согласованные по уровням с ADC и соответствующие текущему адресу в реконте. По внутренним шинам DWI осуществляется обмен данными между элементами реконта. Задание команд и параметров реализуется элементами на его передней панели (FP).

Главная цель работы реконта заключается в обслуживании и непрерывной стабилизации выходных напряжений достаточно большого количества каналов. Поэтому для смены параметров в кана-

лах необходимо прерывание этих процессов и формирование временных интервалов для операций обмена с внешними устройствами. Общий алгоритм работы разработанного реконта показан на рис. 2.

Основной цикл начинается с установки первого адреса ( $SA_c$ ) канала крейта в счетчике текущего адреса, после чего этот адрес записывается в память процессора ( $WA_c$ ). Далее реконт анализирует состояние канала (Cntr. F, w), исправность его (F).

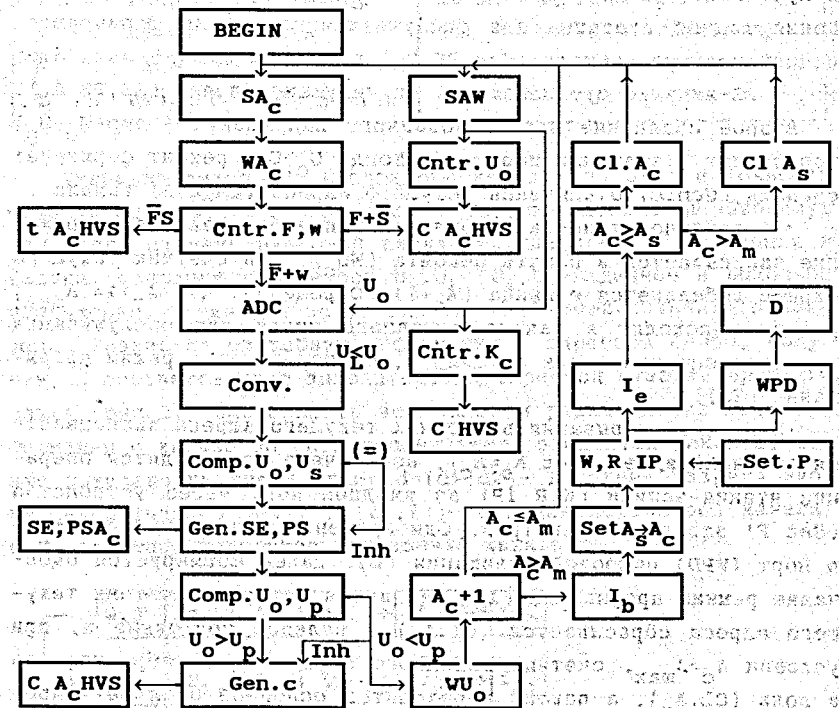


Рис. 2. Алгоритм работы реконта.

включен он или нет (w), наличие в памяти команды на включение (S). В соответствии с ситуацией реконт включает ( $tA_c HVS$ ) его или ( $CA_c HVS$ ) выключает. Одновременно с этим выходное напряжение канала ( $U_o$ ) подключается (SAW) к преобразователю аналог-код (ADC) и контролирующему устройству (Cntr.  $U_o$ ). При условии  $U_o > U_m$  ( $U_m$  - максимально допустимое выходное напряжение канала) реконт отключает канал и сбрасывает команду на его включение.

Во время обслуживания канала калибровки ( $E_L, A_m$ ) реконт анализирует коэффициент преобразования ADC ( $Ctrl.K_C$ ) и, когда он отличается от необходимого на  $\pm \Delta K$ , реконт отключает (С NVS) все каналы крейта.

Процесс преобразования напряжения в код (Conv) происходит при превышении выходного напряжения канала некоторого порогового значения  $U_L$ , после чего реконт производит сравнение полученного кода с заданным ( $Comp.U_O, U_S$ ). В результате выполнения данной операции для обслуживаемого канала формируются исполнительные сигналы (Gen.SE, PS) регулирования (SE-знак ошибки, PS-импульс стабилизации) по текущему адресу ( $SE, PS, A_C$ ).

Второе сравнение преобразованного напряжения ( $Comp.U_O, U_P$ ) происходит с заданным пороговым. Когда  $U_O > U_P$ , реконт формирует сигналы (Gen.C) отключения текущего адреса ( $CA, NVS$ ) канала.

В заключение цикла стабилизации преобразованное напряжение записывается в память реконта ( $WU_O$ ), а в счетчик текущего адреса добавляется единица ( $A_C + 1$ ). Определив, что  $A_C + 1 \leq A_{max}$ , реконт переходит в начало основного цикла для обслуживания этого адреса или, если  $A_C + 1 > A_{max}$ , он переходит в режим прерывания ( $I_D$ ).

В режиме прерывания в счетчик текущего адреса записывается заданный адрес ( $Set A_S = A_C$ ), после чего производятся операции чтения-записи ( $W, R, IP$ ) во входной порт через устройства ( $Set P$ ) задания параметров. Одновременно данные записываются в порт ( $WPD$ ) цифровой индикации ( $D$ ). Далее формируется окончание режима прерывания ( $I_E$ ), во время которого счетчик текущего адреса сбрасывается ( $Cl.A_C$ ) в нулевое состояние и, при условии  $A_C > A_{max}$ , счетчик заданного адреса также сбрасывается в ноль ( $Cl.A_S$ ), а реконт переходит в основной цикл регулирования.

#### Линии связи крейта

Если ориентироваться на размеры и объем крейта КАМАК, то в одной станции тройной ширины можно разместить четыре канала высокого напряжения, а во всем крейте, в зависимости от месторасположения элементов аппаратуры, до 32 каналов в пределах элементной базы и технологических возможностей, доступных автору. Программа работы аппаратуры и количество каналов в крей-

те определяют линии связи (DWC) шин данных крейта, назначение которых приведено в таблице 1.

Таблица 1

N	DWC	Назначение	N	DWC	Назначение
1	AW	Аналоговая шина	8	SE	Знак ошибки
2	E	Измерительная земля	9	I	Запрет
3	w	Состояние канала	10	A2	Адресная шина
4	F	Исправность канала	11	A1	Адресная шина
5	t	Канал включить	12	N	Номер станции (инд)
6	C	Канал отключить	13	f <sub>C</sub>	Частота переключения инверторов
7	PS	Импульс стабилизации			

Диапазон выходного напряжения канала (до 3кВ) и точность стабилизации этого напряжения ( $< 1\%$ ) определяют необходимую для этого степень цифровой индикации, разрядность измерения и задания основных параметров  $U_S, U_O$  ( $U_S, U_O$ -заданное и выходное напряжения) в каналах на уровне 16 двоично-десятичных разрядов. Разместив служебную информацию в адресном слове, получим, в соответствии с выполняемой программой стабилизирующего цикла (рис. 2), размерность всех слов и расположение всей информации о канале во всех запоминающих элементах реконта, как это показано на рис. 3, где:  $d=(d_1, d_2)$ - декадные разряды двоично-десятичного кода,  $f=(f_1, f_2)$ - функция параметров канала, а  $U_P$ -защитное пороговое напряжение канала.

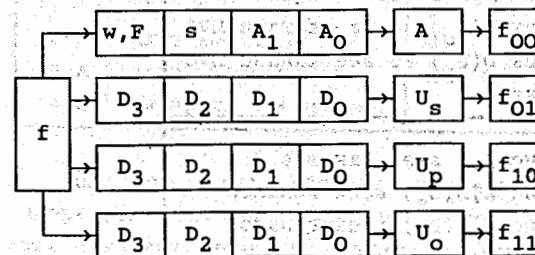


Рис. 3. Размерность слова и расположение информации в элементах памяти аппаратуры крейта.

Информация о состоянии всех каналов источника достаточно просто размещается в одном корпусе интегральной микросхемы памяти емкостью 4К в том же порядке, а операции сравнения лег-

ко осуществимы с помощью 4-битного цифрового компаратора последовательно по каждой десятичной цифре параметра.

Реализация процесса регулирования и обслуживания каналов в цикле стабилизации соответствует последовательности операций (таблица 2), которые осуществляются во время обращения к каждому каналу.

Следующая таблица 3 показывает операции обмена данными

Таблица 2

f	d	Назначение операций
0	0	Запись A1 в память процессора
	1	Запись A2 в память процессора
	2	Проверка команды на включение (s)
	3	Запись w и F, вкл./выкл. канала, запуск ADC
1	d	Поразрядное сравнение $U_o$ с $U_s$ , формирование SE, IS
	d	Поразрядное сравнение $U_o$ с $U_p$
	d	Запись измеренного $U_o$ в память процессора

Таблица 3

F	f	P	K	Назначение
0	0	0	1	Запись адреса в $CA_s$
	0	1	1	Запись команды Вкл./Выкл. (S)
	1	1/0	1	Запись данных D1-D4 ( $U_s$ )
	2	1/0	1	Запись данных D1-D4 ( $U_p$ )
	3	1/0	1	xxxxxx
1	0	x	1	Запись D, S во все каналы HVS
	1	x	1	Запись D( $U_s$ ) во все каналы HVS
	2	x	1	Запись D( $U_p$ ) во все каналы HVS
	3	x	1	xxxxxx
2	0	x	1	Чтение A, D всех каналов
	1	x	1	Чтение A, D( $U_s$ ) всех каналов
	2	x	1	Чтение A, D( $U_p$ ) всех каналов
	3	x	1	Чтение A, D( $U_o$ ) всех каналов
3	0	x	0	Чтение D по адресу
	1	x	0	Чтение D( $U_s$ ) по адресу
	2	x	0	Чтение D( $U_p$ ) по адресу
	3	x	0	Чтение D( $U_o$ ) по адресу

между элементами памяти реконта и внешними задающими и индикаторными устройствами во время прерывания. Этот обмен осуществляется в соответствии с реализованной таблицей истинности задания режимов, команд и параметров работы аппаратуры, где:  $F=(F_1, F_2)$  - функция режимов и команд обмена,  $f=(f_1, f_2)$  - функция параметров, P и K - разрядный и командный переключатели.

С учетом вышеизложенного в реконте использован следующий список сигналов и внутренних линий связи DWI, приведенных в таблице 4.

Таблица 4

№ DWI	Назначение шин	№ DWI	Назначение шин
1	$f_c$ Частота переключения инверторов	15	B Занято
2	$f_v$ Частота визуального контроля чтения-записи	16	C Сброс
3	F - Управление занесением и индикацией	17	S2 Строб-сигнал завершения операций
4	F2 Команда режимов	18	S1 Строб-сигнал исполнения команд
5	F1 Команда режимов	19	d2 Разрядная шина
6	f2 Шина параметров	20	d1 Разрядная шина
7	f1 Шина параметров	21	D4 Шина данных
8	A6 Адресная шина	22	D3 Шина данных
9	A5 Адресная шина	23	D2 Шина данных
10	A4 Адресная шина	24	D1 Шина данных
11	A3 Адресная шина	25	F2 Задание режимов
12	A2 Адресная шина	26	F1 Задание режимов
13	A1 Адресная шина	27	f2 Задание параметров
14	G Интервал прерывания	28	f1 Задание параметров

На этом можно закончить рассмотрение общей организации аппаратуры и дальше привести краткое описание функциональных схем основных элементов многоканального источника.

#### Станция источников высокого напряжения

Одним из основных элементов многоканального источника является отдельная станция, содержащая четыре канала источников высокого напряжения, функциональная схема которой показана на рис.4.





Основной цикл работы и стабилизации напряжений в каналах источника организован в соответствии с программой (рис.2) и необходимой для этого последовательности действий (табл.2).

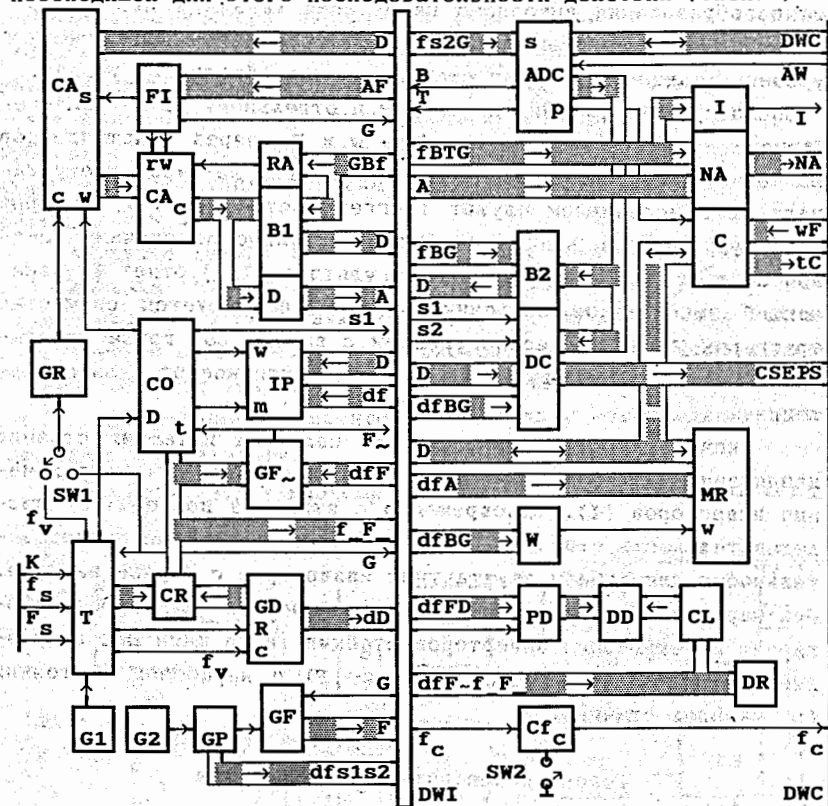


Рис. 5. Функциональная схема основных элементов реконта.

Постоянно работающий генератор G2 с частотой  $f=1\text{МГц}$  образует на шинах DWI с выхода формирователя параметров (GP) необходимые последовательности разрядных номеров (d), функций параметров (f). Здесь же формируются строб-сигналы s1 для каждого разряда и исполнительный строб-сигнал s2 в четвертом разряде. Один из выходов GP используется для формирования ( $Cf_c$ ) последовательности импульсов постоянной длительности, переключающих инверторы в каналах станций с шин крейта (DWC). Внешним переключателем SW2 формирователь ( $Cf_c$ ) может быть заблокирован, что автоматически снимет высокое напряжение во всех каналах крейта.

Смена текущего адреса в двоично-десятичном счетчике  $CA_c$  происходит с помощью устройства смены адреса (RA), которое определяет момент окончания обслуживания канала ( $f_3$ , табл.2). Двоично-десятичный код счетчика поступает на шины DWI после дешифрации его в двоичную форму соответствующим дешифратором (D), а с выхода буферных ключевых элементов (B1) он поступает на шины данных (D) и записывается в память реконта (MR) в младшие разряды адресного слова канала.

Двоичный код адреса преобразуется далее дешифратором интерфейса реконта в необходимые номера позиции станций и двоичный код номера канала в ней (NA) на шины крейта (DWC), которые подключают выходное напряжение выбранного канала к аналоговой шине (AW) и служебную (w,F) информацию к устройству контроля (C). Это устройство анализирует наличие команды на включение (S) канала в памяти MR, исправность канала (F) и, в зависимости от ситуации, вырабатывает необходимые сигналы (t,C) на включение или выключение, поступающие на шины DWC. Выходное напряжение канала анализируется в аналого-цифровом преобразователе (ADC) и в опасных случаях преобразователь вырабатывает необходимый сигнал (p), при воздействии которого на схему контроля (C) в памяти реконта сбрасывается команда на включение (S) выбранного канала при помощи формирователя записи (W). В заключение обработки адресного слова в память записывается текущее состояние канала (w,F) и происходит запуск ADC по его синхронизирующему входу (s).

Во время преобразования преобразователь генерирует на шины DWI два управляющих интервала - "мертвого" времени (B) и времени преобразования (T) соответственно. Во время их появления автоматически прерывается последовательность команд по текущему адресу для проведения измерений его выходного напряжения. Первый из них запрещает все операции реконта, а второй принимает участие в формировании сигнала запрета (I) на шины DWC.

Окончание процесса преобразования синхронизировано с окончанием  $f=f_0$  (табл.2), после чего выходной код ADC по декадам сравнивается с заданным и хранящимся в памяти реконта (MR) цифровым компаратором (DC), который формирует на шины DWC управляющие сигналы ошибок (SE,PS) во время действия  $f=f_1$  и, в случае необходимости при  $f=f_2$ , сигнал (C) отключения канала.

В заключение обслуживания выбранного канала значение измеренного напряжения записывается в память MR во время действия  $f=f_3$  через буферные ключевые формирователи (B2) и рекоит переходит к обслуживанию следующего канала с добавлением единицы к содержимому счетчика  $CA_C$ .

Источнику опорного калибрующего напряжения ( $E_C$ ) присвоен адрес  $A=A_{\max}$  и он конструктивно расположен в ADC, коэффициент преобразования которого стабилизируется по тому же алгоритму, что и выходные напряжения каналов, а его запуск в работу определяется встроенными в него компараторными элементами.

После обработки последнего адреса цикла стабилизации формируется интервал прерывания G формирователем FI для операций обмена данными, который разблокирует счетчик GF для формирования двухразрядной функциональной последовательности кодов режимов (F) на шины DWI. Если начало интервала прерывания синхронизировано с окончанием  $A=A_{\max}$ , то конец его синхронизирован с окончанием  $F=F_3$ ; а во время его действия запрещается доступ и формирование сигналов на шины крейта (DWC) со стороны элементов процессора. Одновременно с этим в начале интервала в счетчик текущего адреса ( $CA_C, w$ ) переносится записанный в счетчике заданного адреса ( $CA_S$ ) номер канала для смены его параметров, а в конце интервала сбрасывается или один счетчик текущего адреса ( $CA_C, R$ ) или оба счетчика ( $CA_C, CA_S, R$ ) в нулевое состояние в соответствии (рис. 2) с программой работы.

Задание команд, параметров и режимов обмена данными осуществляется внешними элементами (K-исполнительный переключатель,  $F_S, f_S$  - переключатели режимов и параметров соответственно) согласно реализованной таблице истинности (табл. 3). Изменение режимов и параметров осуществляется отдельно при включенном состоянии переключателей  $F_S$  или  $f_S$  соответственно. При этом начинает работать входная схема синхронизации (T), которая фазирует частоту ( $f_v$ ) визуального контроля генератора G1 с частотой появления интервалов прерывания. Одновременно с этим она запрещает работу устройства контроля операций (CO) и разблокирует счетчик данных (GD, R), который формирует на шины рекоит (DWI) разрядные числа (d) и их значения (D). С другого выхода этого счетчика данные записываются в командный регистр (CR) и образуют таким образом код режимов и параметров ( $F, f$ ), который совместно с функциональными последовательно-

стями  $F, f$  и разрядных чисел d осуществляет согласование во времени необходимых операций обмена данными путем формирования переменной функции  $F$  с помощью цифрового компараторного формирователя GF и реализует таким образом таблицу истинности 3.

Задание или изменение данных осуществляется после установки режимов и параметров ( $F, f$ ) с помощью включения командного переключателя K, в результате чего также начинает работать счетчик данных (GD), снимается запрет со схемы контроля (CO) операций, которая стробируется сформированным интервалом  $F$ , строб-сигналом s1 и управляется кодом командного регистра (CR).

Во время действия интервала  $F_S=F_0$  схема контроля операций (CO) производит смену адреса в счетчике заданного адреса ( $CA_S, w$ ) с шин данных DWI от счетчика данных (GD), записывает во входной (IP, w) порт команду на включение или выключение канала и задаваемые параметры. При этом необходимо отметить, что входной порт реализован на одном корпусе интегральной схемы памяти объемом 4x16 бит, а за исключением адреса выбранного канала все остальные параметры записываются также в основную память рекоит (MR) с помощью формирователя записи GW.

Запись одинаковых параметров во все каналы источника осуществляется в сканирующем режиме ( $F_S=F_1$ ), когда смена номера канала в счетчике заданного адреса ( $CA_S$ ) производится под управлением схемы контроля (CO) через схему пропускания (GR) по счетному входу (с) счетчика. В этом режиме данные, содержащиеся во входном порту (IP), переносятся в память рекоит (MR) за исключением части адресного слова, в которой находится номер канала, так как он записывается во время цикла стабилизации. Все параметры канала калибровки заносятся в память рекоит (MR) только в предыдущем режиме ( $F_S=F_0$ ).

В двух последующих режимах осуществляется операция чтения данных памяти MR и записи всех параметров выбранного номера канала ( $F_S=F_3$ ) в порт (PD) схемы индикации и такая же операция осуществляется в режиме сканирования ( $F_S=F_2$ ) всех адресов каналов, включая и канал калибровки.

Режимы сканирования могут осуществляться на двух частотах: с частотой визуального контроля ( $f_v$ ) и с частотой формирования интервала прерывания, переключение которых производится внешним переключателем SW1.



Порт устройства индикации (PD) также реализован на одном корпусе интегральной памяти объемом 4x16 бит, а содержащаяся в нем информация преобразуется и индицируется в шести цифровых индикаторах (DD), соответствующих адресу и одному из параметров выбранного канала. Здесь же, на трех светодиодах, индицируется состояние этого канала (S,w,F). Подсветка нужных индикаторов производится с помощью дешифраторов разрядных чисел (d), выделения адресного слова ( $f=f_0$ ) и выбранного параметра  $F=f_1$  с помощью формирователя СЛ. Светодиоды DR непрерывно показывают код командного регистра (CR).

### Результаты работы и заключение

На основе приведенных в работе организационных и структурных принципов был реализован экспериментальный образец многоканального источника питания в объеме крейта КАМАК. В результате опытной проверки он показал в лабораторных условиях следующие характеристики.

- |  |                               |
|--|-------------------------------|
| 1. Выходное напряжение   | 0,25-3кВ                      |
| 2. Выходной ток $I_{\max}$   | $\leq 3\text{МА}$             |
| 3. Число каналов   | 28                            |
| 4. Точность установки $U_0$  | $\pm 0,015\%$                 |
| 5. Стабильность $U_0$  | $\pm 0,01\%/^{\circ}\text{C}$ |
| 6. Пульсация $U_0$   | $\leq 0,5\text{В}$            |
| 7. Взаимосвязь между каналами  | $\leq 0,03\%$                 |
| 8. Диапазон установки $U_p$  | 0,25-3,5кВ                    |
| 9. Частота сканирования операций чтения/записи                           | 1Гц, 300Гц                    |
| 10. Питание: +30В (13А), $\pm 12\text{В}$ (0,5А), +6В (10А), -6В (0,5А). |                               |

Из приведенных характеристик можно сделать вывод, что предложенная структура многоканального источника с одной линией аналоговой связи и распределенными мультиплексорами позволяет получить достаточно качественную и надежную аппаратуру в результате проведенного комплекса мероприятий во время разработки.

1. Выбран метод преобразования напряжение-код (метод двойного сравнения) из условий точности и стабильности преобразуемых им напряжений и проверена практически возможность прямого использования в цепи обратной связи подобной системы мно-

гоканального регулирования быстродействующего (заполнение счетчика с  $f=50\text{МГц}$ ) АЦП неинтегрирующего типа в условиях высокого уровня импульсных помех.

2. Разработана схема АЦП двойного сравнения на современных компонентах и найдено практическое схемное решение компенсации начальных уровней выходных напряжений каналов для многоканальных систем стабилизации - применение подобного преобразователя совместно с дополнительными ключевыми элементами, устанавливаемыми на выходах мультиплексоров, с соответствующей логикой управления ими. Такая комбинация позволила получить взаимосвязь между работающими каналами в приведенной аппаратуре на уровне  $\pm 0,03\%$ , в результате чего точность регулирования напряжения в каналах увеличилась в 5-10 раз по сравнению с тем же АЦП, но без компенсации.

3. Ввиду того, что характеристика АЦП двойного сравнения имеет достаточно малое ( $< 10^{-6}\text{В}$ ) и стабильное смещение нуля; в процессе автоматической калибровки его коэффициента преобразования использована только операция стабилизации наклона характеристики преобразования.

4. В приведенной системе стабилизации использовано единственное на весь крейт опорное калибровочное напряжение, а стабильность выходного напряжения каждого канала определяется в основном стабильностью высоковольтных делителей и соответствующими параметрами согласующих операционных усилителей.

5. Разработан с дополнительным условием компактности ряд линейных и логических схем, включая и источник питания.

6. При разработке особое внимание уделялось средствам защиты как самого источника, так и его нагрузки. С этой целью была построена структура контроля и соответствующие защитные устройства, которые практически исключают появление на выходных разъемах повышенного напряжения.

7. С точки зрения техники безопасности, приведенная конструкция высоковольтного источника является, по мнению автора, наиболее технологичной, так как она позволяет довольно просто локализовать высоковольтные узлы и, после их заливки электроизоляционным компаундом, в станции практически исключаются открытые контакты и шины с высоким напряжением, что упрощает настройку готовой аппаратуры.

8. Ограничение в числе каналов приведенной конструкции определяется отсутствием малогабаритных и стабильных высоко-

вольтных элементов, типом использованного высокочастотного трансформатора инвертора и необходимостью сопряжения разработки с местными технологическими возможностями.

В заключение автор выражает признательность сотрудникам ОИЯИ К.Т. Головиной, В.М. Нахратскому, М.И. Киселеву и Н.Н. Корнилову за хорошую профессиональную работу при изготовлении и монтаже макетного образца аппаратуры, Абазовой В.Л. за помощь при оформлении данной работы.

#### Литература

1. В.А. Бесекерский, В.В. Изранцев. Системы автоматического управления с микроЭВМ. Москва, Наука, 1987.
2. Double Voltage Comparison Improves Converter Stability. Electrical Design News. August, 1958, p.14,15.

Рукопись поступила в издательский отдел  
17 сентября 1991 года.