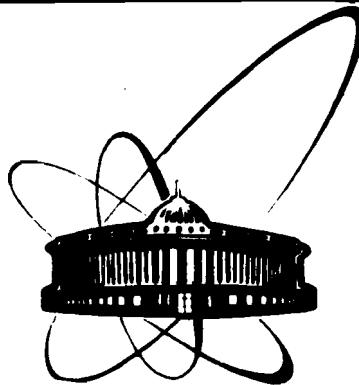


89-585



ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА

13-89-585

В.М.Гребенюк, Ким Зе Мен

ПРЕОБРАЗОВАТЕЛЬ ВРЕМЯ - КОД
СО СКОЛЬЗЯЩЕЙ ШКАЛОЙ
ДЛЯ ШИРОКОЗАЗОРНЫХ ДРЕЙФОВЫХ КАМЕР

Направлено в журнал "Приборы и техника эксперимента"

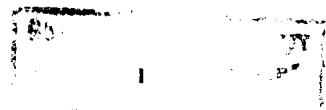
1989

В течение ряда лет в экспериментальной физике, преимущественно высоких энергий, широко применяются дрейфовые камеры. Для съема информации с камер используются преобразователи время-код. Количество разработок этих преобразователей весьма велико/^{I-9/}, и это объясняется разнообразием условий экспериментов и, как следствие, различием конструкций камер.

В настоящее время в физике высоких энергий исследуются множественные процессы. Это предъявляет к аппаратуре съема требования к регистрации нескольких сигналов из дрейфовых промежутков. Если камеры узкозазорные, то в каждом из промежутков регистрируется, как правило, одна частица, а если широкозазорная – то возможна регистрация нескольких частиц. Структура преобразователей время-код различна для этих двух случаев. Кроме того, возникает ряд сложностей с выработкой сигнала старт, так как время выработки этого сигнала составляет, для больших установок, сотни наносекунд. Это означает, что все сигналы с камер должны задерживаться на такое же время, что в реальных условиях требует десятков километров кабеля или километров скрученных пар. Режим обратной временной шкалы не всегда применим из-за фоновых условий и шумовых свойств камер.

Описываемый преобразователь предназначен для работы с широкозазорными дрейфовыми камерами. По своим характеристикам он не является рекордным, но в нем предпринята попытка облегчить задачу выработки триггера (сигнала старт).

Структурная схема преобразователя изображена на рис. I. Она состоит из основного счетчика времени, промежуточных памятей типа "зашелка" времени сигналов стоп и старт, входных каскадов для 8 сигналов стоп, памяти 8x16 номеров каналов стоп



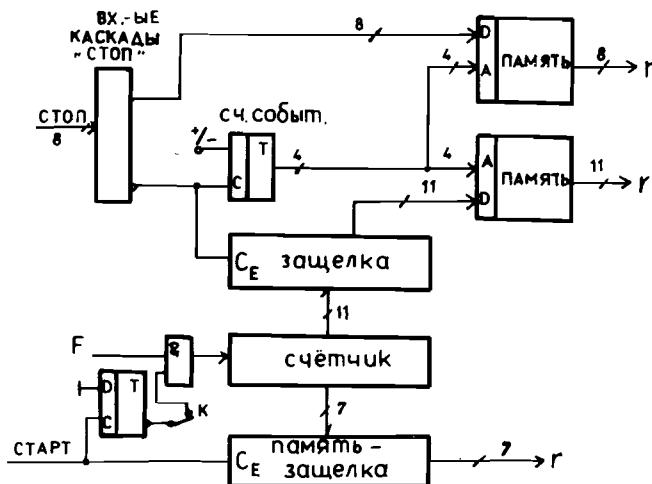


Рис. I. Структурная схема преобразователя.

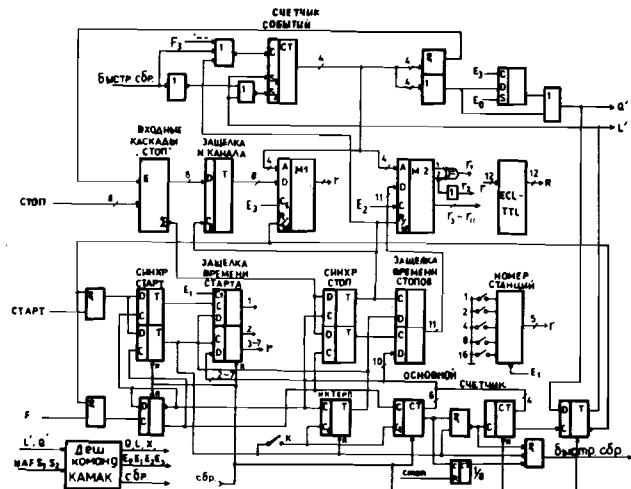


Рис. 2. Функциональная схема преобразователя.

и IIxI6-времени прихода сигнала стоп, а также счетчика событий.

Данными для записи в память являются номера каналов стоп и времена их прихода, а адресом – содержимое счетчика событий, который переключается задним фронтом сигнала (или суммы сигналов) стоп.

- Д-триггер на входе старт с помощью ключа К осуществляет выбор одного из двух режимов работы: 1) ожидания старта; 2) общего старта.

На рис. 2 представлена функциональная схема преобразователя.

Особенность ее состоит в том, что основной счетчик разделен на 2 части: первая - 6 разрядов - определяет время ожидания старта (в режиме I), вторая - 4 разряда - включается только после прихода сигнала старт.

Кроме того, первая часть счетчика включает один разряд интерполитора, который, срабатывая от отрицательного фронта тактового сигнала, уменьшает неопределенность отсчета до половины периода тактовой серии. Для формирования тактового сигнала симметричной формы на выходе основного счетчика расположен триггер, который пересчитывает частоту тактового генератора. Непосредственный счет частоты тактового генератора невозможен, так как возникают значительные сложности со считыванием информации в "зашелки".

Работает блок следующим образом. Сначала рассмотрим режим I – ожидание старта.

После считывания информации о предыдущем событии открываются входные ворота, и основной счетчик начинает отсчет времени. С приходом сигнала стоп информация из основного счетчика синхронно с тактовой серией переписывается в "зашелки" времени стоп и номера канала, а следующий тактовый сигнал изменяет

составление счетчика событий и, соответственно, адреса памяти М1, М2. Кроме того, пришедший сигнал стоп устанавливает в "0" счетчик СТ(1/8). Это означает, что отсчет времени ожидания сигнала старт начинается после последнего пришедшего сигнала стоп и составляет для конкретной схемы 600±40 нс (для частоты тактовой серии 100 МГц). Если в течение времени ожидания стартовый сигнал не поступил, то выходной сигнал со счетчика СТ (1/8) осуществляет сброс счетчика событий и далее цикл повторяется.

Если сигнал старт поступил, то время его прихода считывается в "зашелку" времени стarta синхронно с тактовыми сигналами и, кроме того, на схему "И", расположенную между двумя частями основного счетчика, поступает сигнал разрешения, после чего временная шкала продлевается и составляет 10 мкс (для тактовой частоты 100 МГц, частота генератора при этом 200 МГц).

По заполнению основного счетчика вырабатывается сигнал " L " при наличии хотя бы одного сигнала стоп, зарегистрированного блоком. Если счетчик событий зарегистрировал 15 сигналов стоп, то вход стоп блокируется и остальные сигналы, пришедшие по входам стоп не регистрируются. Если число пришедших сигналов стоп меньше 15, то все входы блока блокируются после заполнения основного счетчика.

В режиме 2 – общий старт работы устройства следующая. До прихода сигнала старт основной счетчик и входы стоп заблокированы. После поступления сигнала старт разблокируются входы стоп и основной счетчик начинает заполняться импульсами тактового генератора. Счетчик событий работает аналогично I случаю, но следует отметить, что сброса его не происходит, так как регистрация времени прихода стоп начинается после сигнала старт.

После заполнения основного счетчика, при наличии хотя бы одного сигнала стоп, блок вырабатывает сигнал " L ".

После получения сигнала " L " контроллер вырабатывает сигналы $N_A(0) F(0)$, которые после обработки дешифратором блока команд КАМАК вырабатываются сигналы Q и X , а также внутренние сигналы Е0 – Е3, которые отбирают соответствующие регистры блока. По сигналу Е0 в магистраль считывается нулевое слово, являющееся разграничителем массива, по сигналу Е1 считывается 12-битное слово, первые 7 бит которого представляют код времени стarta, а вторые 5 бит – номер станции. В последующих циклах

вырабатываются сигналы Е2, по которому из памяти М2 (см. рис. 2) в магистраль выставляется 11-разрядный код времени стопа, и Е3, по которому из памяти М1 в магистраль считывается 8 битный код номера сработавшего канала отоп. В режиме опроса счетчик событий работает на вычитание. Таким образом, памяти М1 и М2 работают в режиме $LIFO$. Переключение адресного счетчика (счетчика событий) в режиме считывания осуществляется по заднему фронту сигнала Е3. Считывание заканчивается при возвращении в 0 счетчика событий. При этом блок вырабатывает сигналы $L = 1; Q = 0$, а информация из памяти М1 и М2 по нулевому адресу считывается в магистраль. Т.е. обмен информацией между блоком и контроллером осуществляется в режиме ULS . После считывания информации из всей системы контроллер вырабатывает сигнал C_2 , по окончании которого система готова к регистрации следующего события.

В блоке предусмотрена возможность быстрого сброса с передней панели.

На рис. 3 представлены временные диаграммы работы блока для обоих режимов. Рис. 4 поясняет процедуру считывания и структуру массива информации.

Восстановление истинного времени прихода событий осуществляется вычитанием из кодов времен стопов кода времени старта.

Характеристики блока

Число входов

старт - I

стоп - 8

генератора - I

сброса - I

Уровни входных сигналов

Максимальное число регистрируемых сигналов по одному входу стоп - 15

Минимальное время между сигналами стоп - 30 нс

Режимов работы 2

I - ожидание старта

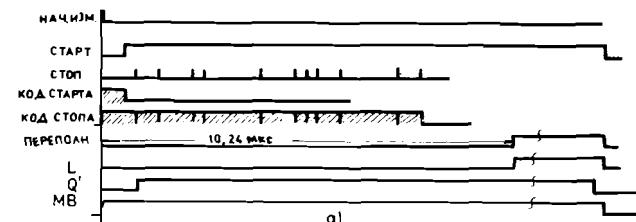
2 - общий старта

Минимальный период тактового генератора - T

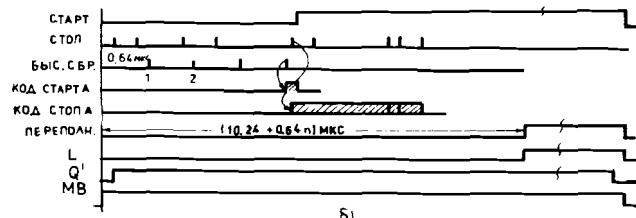
Максимальный измеряемый временной интервал - $(2^{II} - I) T/2$

Время ожидания старта (режим I) - $(60 \pm 4) T$

Дифференциальная нелинейность при частоте тактового генератора 100 МГц - $\pm 3\%$



a)

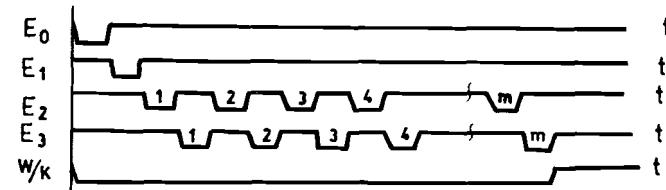


b)

Рис. 3. Временные диаграммы работы преобразователя:

а) режим общего старта,

б) режим ожидания старта.



E₀ нулевое слово 12 bit

E₁ код Старта 7 bit | номер станции 5 bit

E₂ код Стока 11 bit

E₃ номер стока 8 bit

Рис. 4. Временные диаграммы процесса считывания и структура массива информации.

Считывание

Режим считывания

По команде $NA(0)F(0)$ информация выставляется на шину $R_1 - R_{12}$

Минимальная длина массива	- 4 слова
Максимальная длина массива	- 32 слова
Конструктив КАМАК	- 1 м
Потребляемые токи + 6 В	- 0,3 А
-6 В	- 2,5 А

В заключение авторы считают приятным долгом выразить благодарность Л.С.Барабашу, В.Г.Зинову, Д.М.Хазинсу за полезные обсуждения и А.И.Гилеву за написание программ связи блока с ПЭВМ Правец-І6.

Литература

1. Verweij H. 14-th Scintillation and Semi-Conductor Counter Symposium. Washington, DC 11-13 December 1974.
2. Ю.В.Бушнин и др. Препринт ИФВЭ 77-84, ОЭА, Серпухов, 1977.
3. С.Г.Басиладзе, Л.Лохонян. Препринт ОИЯИ, И3-80-І37, Дубна, 1980.
4. K. Eggert et al. CERN-EP, 80-85, Geneva, 1980.
5. Ю.В.Бушнин и др. Препринт ИФВЭ, 82-І4І, ОЭА, Серпухов, 1982.
6. Ю.А.Будагов и др. Препринт ОИЯИ, И3-84-395, Дубна, 1984.
7. Ю.В.Бушнин и др. Препринт ИФВЭ, 88-48, ОЭА, Серпухов, 1988.
8. Н.И.Замятин. Препринт ОИЯИ, И3-88-457, Дубна, 1988.
9. Ю.И.Давыдов и др. Препринт ОИЯИ, И3-88-849, Дубна, 1988.

Рукопись поступила в издательский отдел
4 августа 1989 года.

Гребенюк В.М., Ким Зе Мен

13-89-585

Преобразователь время - код со скользящей
шкалой для широкозазорных дрейфовых камер

Описывается преобразователь время - код для съема информации с широкозазорных дрейфовых камер. Отличительной особенностью преобразователя является возможность работы в режиме ожидания старта, что значительно облегчает условия для выработки триггера. Время ожидания старта составляет (60 ± 4) Т, где Т - период тактового генератора, а максимальный измеряемый временной интервал - $(2^{11}-1)T/2$. Минимальный период тактового генератора - 8 нс. Число выходов стоп - 8, максимальное число сигналов, регистрируемых по одному входу стоп, - 15. Элементная база блока - микросхемы серий К500 и К155.

Работа выполнена в Лаборатории ядерных проблем ОИЯИ.

Препринт Объединенного института ядерных исследований. Дубна 1989

Перевод авторов

Grebennyuk V.M., Kim Ze Men

13-89-585

Time-Digital Converter with Sliding Scale
for the Large Gap Drift Chamber

The time-digital converter for readout of information from the large gap drift chamber is described. Its peculiarity is the allowing of measuring in the waiting start regime, that makes easier condition to produce trigger signal. The time of start waiting is $(60 \pm 4) \cdot T$, where T - period of clock generator; maximum measuring time interval - $(2^{11}-1) \cdot T/2$. The minimum period of clock generator - 8 ns. The number of stop channels - 8. The maximum number of stop signals for each channel - 15. The unit element base - IC K500 and K155 family.

The investigation has been performed at the Laboratory of Nuclear Problems, JINR.