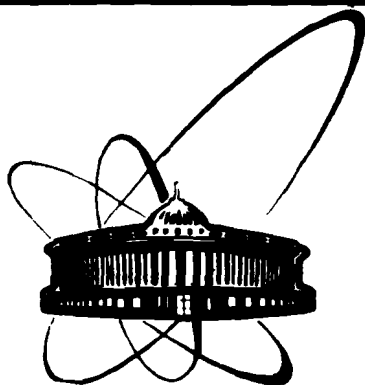


89-297



ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА

Б 643

13-89-297

Ш.Бири, В.С.Бутцев, Й.Молнар, В.Н.Самойлов

ИНТЕРФЕЙС PCA/INCREMENT MEMORY
ДЛЯ АНАЛОГОВЫХ ПРОЦЕССОРОВ
НА ЛИНИИ С IBM PC-XT/AT

Направлено в журнал "Приборы и техника
эксперимента"

1989

1. ВВЕДЕНИЕ

Методы регистрации в ядерной спектроскопии разделяются на амплитудную и временную. При этом производится анализ спектров ядерного излучения по амплитуде импульсов или по времени их поступления. Для анализа ядерных спектров созданы многоканальные анализаторы, являющиеся основной частью спектроскопических приборов.

Спектроскопический аналого-цифровой преобразователь (САЦП) обладает большим разрешением, быстродействием, малой интегральной и дифференциальной нелинейностью, малой температурной нестабильностью.

Как главный блок анализатора он измеряет и преобразует в пропорциональные двоичные цифровые коды амплитуды ядерных импульсов. САЦП осуществляет селекцию по амплитудам, т.е. энергиям импульсов в каналах, в зависимости от его разрешения от 1024 до 8192 каналов.

После преобразования необходимо обеспечить накопление полученных кодов событий. Для выполнения этой задачи применяется инкрементная память с соответствующей емкостью по числу каналов. Число накопленных событий в одном канале определяется требованиями измерения. Если оно 3 байта в канале, тогда число накопленных событий - $2^{24}-1$.

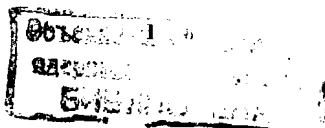
Процесс накопления событий происходит по следующему алгоритму. Код, характеризующий события, является адресом ячейки памяти, текущее содержание которой инкрементируется или декрементируется.

Данный алгоритм можно выполнить как программным путем в заданном сегменте оперативной памяти IBM PC-XT/AT, так и электронным при помощи интерфейса PCA/INCREMENT MEMORY. Какое решение использовать, зависит от требований и условий конкретных измерительных задач.

Мертвое время - время, которое требуется минимально для обработки одного события, оно является одним из самых основных параметров измерительных систем. События, поступившие за это время, если не запоминаются, то считаются пропавшими. Таким образом, для сокращения мертвого времени необходимо использовать блок PCA/INCREMENT MEMORY.

2. ПРИНЦИП ДЕЙСТВИЯ ИНТЕРФЕЙСА PCA/INCREMENT MEMORY

Интерфейс PCA/INCREMENT MEMORY удовлетворяет двум основным требованиям. С одной стороны, он обеспечивает накопление полученных кодов событий с САЦП, а с другой стороны, реализует связь между интерфейсом и компьютером IBM PC-XT/AT.



Эти действия происходят асинхронно по времени, поэтому интерфейс должен осуществлять необходимую синхронизацию.

Далее приведем принцип действия интерфейса на основе функциональной схемы, приведенной на рис. 1, и покажем, как он удовлетворяет требованиям, описанным выше.

Затем коротко опишем технические параметры платы PCA/INCREMENT MEMORY, разработанной для установки "Гамма", и приведем результаты измерения на ней.

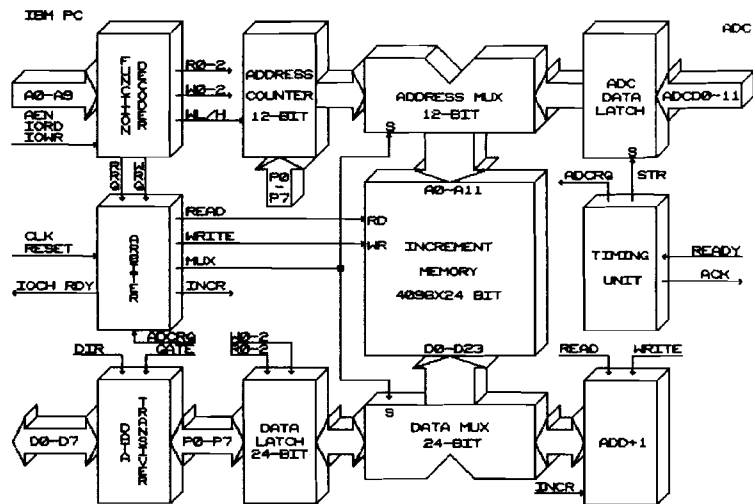


Рис. 1. Функциональная схема интерфейса PCA/INCREMENT MEMORY

2.1. ФУНКЦИЯ НАКОПЛЕНИЯ СОБЫТИЙ <ADC-INCREMENT>

После преобразования САЩ выдает коды импульсов <ADCD0-11> и управляющий сигнал <READY>.

БЛОК <TIMING UNIT>:

- принимает управляющий сигнал <READY> с <ADC>;
- выдает стробирующий импульс <STR> для буфера данных <ADC DATA LATCH>, который временно запоминает данные <ADCD0-11>;
- выдает запрос <ADCRQ> на обслуживание блока <ARBITER>;
- выдает управляющий сигнал <ACK> для внешнего устройства <ADC>.

БЛОК <ARBITER>:

- принимает сигнал <ADCRQ> и выполняет микропрограмму <ADC INCREMENT>, если логика приоритета разрешает, "семафор" не стоит;
- выдает сигнал, переключающий <MUX> на блоки <ADDRESS MUX> и <DATA MUX> для приема данных с <ADC>;

- выдает команду <READ> для чтения текущих данных из ячейки памяти <INCREMENT MEMORY>, определенной кодом <ADCD0-11>, и записи их в блок <ADD+1>;
- выдает команду <INCR> на блок <ADD+1> инкремента данных;
- выдает команду <WRITE> для записи инкрементных данных через <DATA MUX> в память <INCREMENT MEMORY>.

2.2 ФУНКЦИЯ ЧТЕНИЯ ДАННЫХ <PC-READ>

БЛОК <FUNCTION DECODER>:

- выдает команду <WL-N> на блок <ADDRESS COUNTER> и задает начальный адрес чтения;
- выдает запрос <RRQ> на обслуживание блока <ARBITER>.

БЛОК <ARBITER>:

- принимает сигнал <RRQ> и выполняет микропрограмму <PC-READ>;
- выдает сигнал на шину IBM PC <IOCH RDY> и устанавливает микропроцессор компьютера в положение WAIT в следующем цикле.

При несовпадении запросов на обслуживание <ADCRQ> и <RRQ> микропрограмма <PC-READ> активизируется и выполняет их в соответствии с приоритетом:

- блоки <DATA MUX> и <ADDRESS MUX> переключаются на работу с PC по сигналу <MUX>;
- выдает команду чтения <READ> на блок <INCREMENT MEMORY>, по которой данные переписываются из памяти в блок <DATA LATCH>, и инкрементирует счетчик адреса <ADDRESS COUNTER>;
- снимает сигнал с шины IBM PC <IOCH RDY>.

БЛОК <FUNCTION DECODER>:

- выдает команды чтения входных портов <R0-2> из блока <DATA LATCH> и данные (3 байта) через блок <DATA TRANSIVER> поступают на шину данных PC.

2.3. ФУНКЦИЯ ЗАПИСИ ДАННЫХ <PC-WRITE>

БЛОК <FUNCTION DECODER>:

- выдает команду <WL-N> на блок <ADDRESS COUNTER> и задает начальный адрес записи;
- выдает команды записи выходных портов <W0-2> из блока <DATA LATCH> и данные (3 байта) через блок <DATA TRANSIVER> поступают в его регистры с шины PC;
- выдает запрос <WRQ> на обслуживание блока <ARBITER>.

БЛОК <ARBITER>:

- принимает сигнал <WRQ> и выполняет микропрограмму <PC-WRITE>;
- выдает сигнал на шину IBM PC <IOCH RDY> и устанавливает микропроцессор компьютера в положение WAIT в следующем цикле.

При несовпадении запросов на обслуживание <ADCRQ> и <WRQ> микропрограмма <PC-WRITE> активизируется и выполняет их в соответствии с приоритетом:

- блоки <DATA MUX> и <ADDRESS MUX> переключаются на работу с PC по сигналу <MUX>;
- выдает команду записи данных <WRITE> на блок <INCREMENT MEMORY>, по которой данные переписуются из блока <DATA LATCH> в память, и инкрементирует счетчик адреса <ADDRESS COUNTER>;
- снимает сигнал с шины IBM PC <IOCH RDY>.

3. ПРИМЕНЕНИЕ ИНТЕРФЕЙСА PCA/INCREMENT MEMORY ПРИ ИЗМЕРЕНИИ СПЕКТРОВ ЯДЕРНОГО ИЗЛУЧЕНИЯ

Современная система многоканального анализатора содержит аналоговый процессор, который обрабатывает аналоговые сигналы, и персональный компьютер типа IBM PC-XT/AT. В зависимости от типа связи между аналоговым процессором и компьютером получаются различные системы анализаторов амплитуды импульсов /1-6/.

В течение последних лет в ОИЯИ созданы многоканальные анализаторы в стандарте КАМАК МАК-1, МАК-2 и МАК-3, которые через соответствующий контроллер можно подключить к мини-ЭВМ.

Создан новый интерфейс PCA/INCREMENT MEMORY на основе принципа, описанного выше, который устанавливается в слот IBM PC и осуществляет связь между аналоговым процессором и компьютером. Плата непосредственно принимает данные с блока АЦП КА007 или КА011 через ее многоконтактный разъем и самостоятельно выполняет накопление данных в двухпортовой памяти, которая находится на плате. Обмен данными между PC и памятью осуществляется посредством программы или DMA.

По функциональной схеме видно, что блок имеет двухпортовую память с соответствующей емкостью <INCREMENT MEMORY>, специально разработанную для него. В этом есть ряд преимуществ. Во-первых, данные можно прочитать и переписать в память во время измерения через буфер шины IBM PC <FUNCTION DECODER, ARBITER, DATA TRANSIVER>, триггеры <ADDRESS COUNTER, DATA LATCH>, мультиплексоры адреса и данных <ADDRESS MUX, DATA MUX>. Во-вторых, двухпортовая память принимает информацию <ADCD0-11> и управляющие сигналы <READY, ACK> с ADC с помощью блоков <ADC DATA LATCH, TIMING UNIT>, а также осуществляет накопление спектра через мультиплексоры адреса и данных.

Емкость памяти составляет 4096 x 24 бита, время цикла накопления, т.е. одного инкремента, 1.05 мкс (при 4.77 МГц) в зависимости от частоты генератора компьютера.

Подчеркнем значение управляющего блока <ARBITER> обмена данными двухпортовой памяти, задача которого - синхронизировать действие ADC и IBM PC. Функциональная схема блока показана на рис. 2.

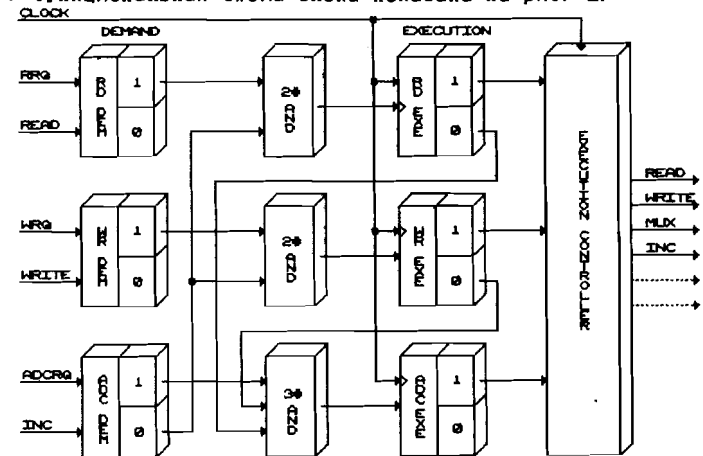


Рис. 2. Функциональная схема блока <ARBITER>

По схеме видно, что <ARBITER> принимает запросы на обслуживание <RRQ, WRQ, ADCRQ>, которые устанавливают соответствующие триггеры на уровне <DEMAND>. Запросы через логику приоритета синхронно поступают на уровень <EXECUTION>, устанавливая триггеры и инициализируя управляющую микропрограмму из трех подпрограмм <PC-READ, PC-WRITE, ADC-INCREMENT> в блоке <EXECUTION CONTROLLER>.

Триггеры уровня <DEMAND> управляют сигналом шины PC <IOCH RDY>, а после их обслуживания обнуляются.

Блок <FUNCTION DECODER> интерфейса дешифрует и выполняет 10 команд управления, которые имеют последовательные адреса портов. Ниже приведены адреса используемых команд:

<R0> =INP(&h300)	-чтение 1-го байта (D0-D7) данных
<R1> =INP(&h301)	-чтение 2-го байта (D8-D15) данных
<R2> =INP(&h302)	-чтение 3-го байта (D16-D23) данных
<RRQ>=INP(&h303)	-команда <PC-READ>
<W0> =OUT &h300, BYTE1	-запись 1-го байта (D0-D7) данных
<W1> =OUT &h301, BYTE2	-запись 2-го байта (D8-D15) данных
<W2> =OUT &h302, BYTE3	-запись 3-го байта (D16-D23) данных
<WRQ>=OUT &h303, 0	-команда <PC-WRITE>

<W1> =OUT &N304, ВУТЕЛ -запись младшего байта (A0-A7) адреса
<WН> =OUT &N308, ВУТЕН -запись старшего байта (A8-A11) адреса

4. ЗАКЛЮЧЕНИЕ

Интерфейс PCA/INCREMENT MEMORY функционально дополняет уже существующие многоканальные анализаторы, а также заменяет несколько их блоков в стандарте КАМАК.

Увеличение емкости каналов до 24 двоичных разрядов и сокращение времени набора спектров является главным преимуществом при проведении экспериментов в области ядерной спектроскопии.

Так как интерфейс самостоятельно накапливает спектрометрический спектр, то программное обеспечение блока должно осуществлять только инициализацию двухпортовой памяти перед каждым новым измерением и передачу данных (накопленного спектра) для прецизионной обработки и документирования.

Интерфейс расположен на одной плате в стандарте IBM PC. Плата содержит 46 микросхем серии 74LS (или K555) и статическую память типа ИМ 6116LP-2. Потребление тока с шины +5 В составляет 1.2 А. Для подключения блока АЦП используется разъем РП15-23ГВВ.

ЛИТЕРАТУРА

1. EG&G ORTEC Economical Multichannel Analyser, 1988.
2. CANBERRA Personal Computer Based Multichannel Analyser, Technical Reference Manual, 1988.
3. NUCLEOS Personal Computer Analyser, 1988.
4. TENNELEC Personal Computer Analyser, 1988.
5. AFORA Multichannel Analyser, Reference Manual, 1988.
6. Антюхов В. А. и др. ОИЯИ, Р10-87-688, Дубна, 1987.

Рукопись поступила в издательский отдел
28 апреля 1989 года.

Бири Ш. и др. 13-89-297
Интерфейс PCA/INCREMENT MEMORY для аналоговых процессоров на линии с IBM PC-XT/AT

Описывается принцип действия и возможности интерфейса PCA/INCREMENT MEMORY. Данный интерфейс позволяет: 1/ осуществлять связь между аналоговым процессором и компьютером, 2/ накапливать до 16 миллионов событий, код события является адресом ячейки памяти, содержание которой инкрементируется или декрементируется, 3/ обращаться в память во время накопления. Емкость памяти - 4096x24 бита, время цикла накопления /одного инкремента/ при частоте генератора компьютера 4,77 МГц - 1,05 мкс.

Работа выполнена в Лаборатории высоких энергий ОИЯИ.

Препринт Объединенного института ядерных исследований. Дубна 1989

Перевод Й.Молнара

Biri S. et al. 13-89-297
PCA/Increment Memory Interface for Analogous Processor On-Line with PC-XT/AT IBM

The functional and operational descriptions on PCA/INCREMENT MEMORY interface are discussed. The following is solved with this unit: 1/ connection between the Analogue Signal Processor and PC, 2/ nuclear spectrum acquisition up to $2^{24}-1$ counts/channel using increment or decrement method, 3/ data read/write from or to memory via data bus PC during the spectrum acquisition. Dual ported memory organization is 4096x24 bit; increment cycle time at 4.77 MHz system clock frequency 1.05 μ sec.

The investigation has been performed at the Laboratory of High Energies, JINR.

Preprint of the Joint Institute for Nuclear Research. Dubna 1989