

сообщения
Объединенного
института
ядерных
исследований
Дубна

3 269

13-88-457 ~~2~~

Н.И.Замятин

16-КАНАЛЬНЫЙ ИЗМЕРИТЕЛЬ
ВРЕМЕННЫХ ИНТЕРВАЛОВ
ДЛЯ ДРЕЙФОВЫХ КООРДИНАТНЫХ ДЕТЕКТОРОВ
С ОБЩИМ СИГНАЛОМ "СТОП"

1988

Создание для исследований в области физики высоких энергий экспериментальных установок, состоящих из ~ 1000 детектирующих каналов, предъявляет ряд трудноразрешимых требований к электронной аппаратуре. Рассмотрим ряд основных требований к регистрирующей "идеальной" электронике при измерении временных интервалов по методу прямого преобразования время \rightarrow цифра с дрейфовых камер /дрейфовых труб/:

- многоканальность;
 - временное разрешение $\Delta t = 1$ нс, что соответствует пространственному $\Delta x = 50 \div 100$ мкм для V дрейфа = 50 мм/мкс;
 - мертвое время канала $\rightarrow 0$, что позволяет регистрировать многотрековые события;
 - уменьшение времени передачи одного события в ЭВМ /повышает темп набора статистики/;
 - исключение нулевой информации и передача только значащей;
 - наложение входных сигналов во времени в разных каналах не приводит к сбою /допустимо ухудшение точности, но не потеря информации/;
 - встроенный контроль для тестирования электроники и локализации дефектов;
 - возможность работы блоков ВЦП в режиме "Общий стоп".
- В данной работе рассмотрены два устройства измерительной аппаратуры - блок ВЦП-16 и блок управляемого генератора ГС-100.

1. ВЦП-16

Для координатного детектора мюонного спектрометра комплекса "Меченые нейтрино", разработанного на основе тонкостенных алюминиевых дрейфовых труб, необходима регистрирующая электроника со следующими параметрами:

- | | |
|--|---------------------|
| - число каналов регистрации | $7 \cdot 10^3$ |
| - координатная точность | $\Delta x = 0,5$ мм |
| - время передачи одного события | $\sim 10^{-3}$ с |
| - задержка "триггера" 1-го уровня | ≤ 1 мкс |
| - удаленность электроники от детектора | ~ 60 м |

Блок ВЦП-16 измеряет время по методу прямого преобразования время \rightarrow цифра^{1,2}. На рис.1 приведена блок-схема ВЦП-16. Параллельные сигналы ЭСЛ с усилителей-формирователей, расположенных

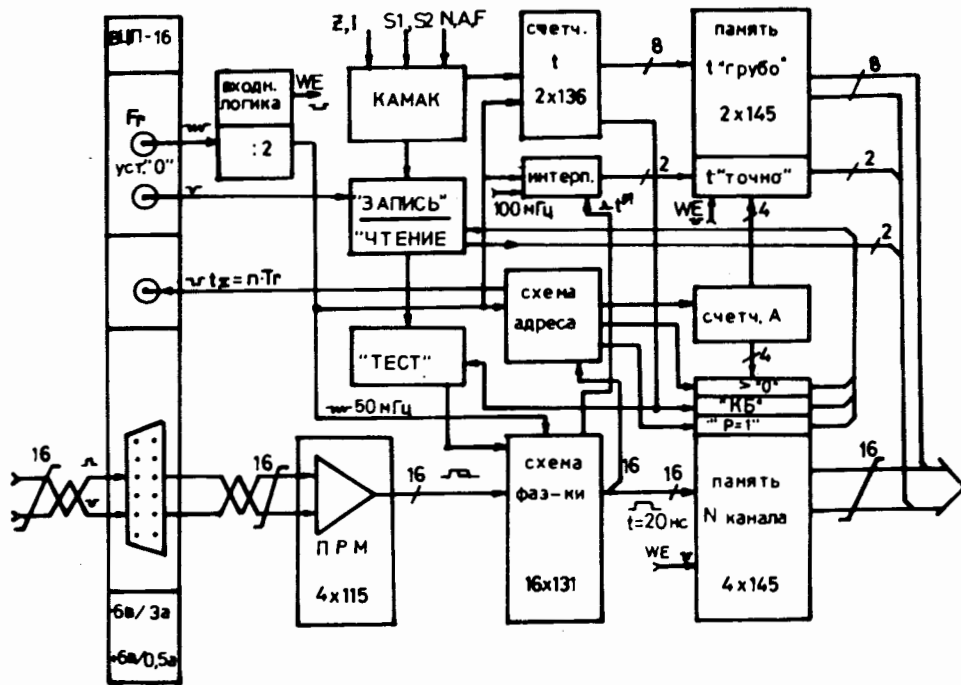


Рис.1. Блок-схема ВЦП-16.

на детекторе, по телефонному кабелю длиной 60 м поступают в блок на входы приемников 500ЛП115. На вход блока поступает тактовая частота 100 МГц, необходимая для формирования шкалы интерполятора с шагом 5 нс, эта же частота после делителя на 2 поступает на схему фазировки. В схеме фазировки^{3,4} происходит синхронизация входных сигналов с частотой 50 МГц и формирование в сработавших каналах сигналов длительностью 20 нс для записи в память номера канала. С выходов синхронного 8-разрядного счетчика времени "грубо" информация поступает на входы памяти. Номер сработавшего канала и соответствующее время записываются в память, если сработал хотя бы один из 16 каналов, при этом адрес памяти уменьшается на 1. В блоке имеется логика встроенного теста, которая позволяет проверить работоспособность аппаратуры в ходе эксперимента. Для тестирования необходимо в кресте установить Inhibit = 1, подать с генератора серию частоты 100 МГц. Сигнал $I = 1$ блокирует информацию с детектора, и в памяти блоков будет записана опорная сетка времен, отличных друг от друга на 320 нс, так как в память поступают тесто-

вые сигналы путем деления на 32 входной частоты. Для проверки всей памяти блока необходимо подать серию из не менее 512 периодов частоты $F_T / 320 \text{ нс} \cdot 16 = 5120 \text{ нс/}$.

Вход установки "0" необходим для установки блока в исходное состояние, по этому сигналу устанавливаются в "0" счетчик адреса и счетчик времени, в разряд памяти "P = 1" записывается "0" по адресу [0001]. Аналогичные функции выполняют сигналы КАМАК Z и $F_{(2)} \cdot$ "нулевое слово". Внешний сигнал установки "0" может подаваться на преобразователи в целях сокращения мертвого времени аппаратуры, когда данные из блоков передавать не надо, например: отрицательное решение логики триггера 2-го уровня.

Сигнал \sum_{1}^{16} используется для контроля аппаратуры в составе

установки. По наличию этого сигнала в блоках ВЦП-16 можно оценить шумы детектора с усилителем и полезную загрузку, а также при испытаниях детекторов можно использовать эти выходы для организации сигнала "Триггер".

На рис.2 представлена временная диаграмма работы ВЦП-16 в режиме работы с сигналом "Общий стоп". Пуск генератора осуществляется после окончания приема данных предыдущего события в ЭВМ. С момента начала серии тактовой частоты ВЦП-16 становятся чувствительными к поступающим с детектора сигналам, которые вместе с текущим временем записываются в память. Частота 100 МГц поступает на вход блоков ВЦП-16 до тех пор, пока не произойдет полезное событие, то есть сигнал "Триггер" остановит генератор. Чтение после сигнала "Стоп"="Триггер" идет назад по временной шкале, которая при чтении монотонно растет. Память организована по принципу LIFO на элементах K500PY145. Монотонность значений времени, считанных из блока, является дополнительным контролем правильной работы. Следует отметить особенность такой схемы измерения времени. При глубине памяти 16 слов можно измерять времена в диапазоне $0 \div 5,12 \text{ мкс}$, это возможно, так как входная информация фильтруется и записывается только ненулевая /значащая/. На рис.2 в виде "пилы" с периодом сканирования 5,12 мкс показан закон изменения шкалы времени - 8 разрядов время "грубо" + 2 разряда время "точно" /интерполятор/. В устройствах измерения времени^{2,5/}, где адреса памяти сканируются в каждом такте опорной частоты, глубина памяти должна быть равна 5120 нс: $20 \text{ нс} = 256 \text{ слов}$, в них присутствует "нулевая" информация. Следует заметить, что схема ВЦП-16 с "мелкой" памятью имеет ограничения в тех случаях, когда на 16 детектирующих ячеек приходится больше 16 частиц, принадлежащих полезному событию, что

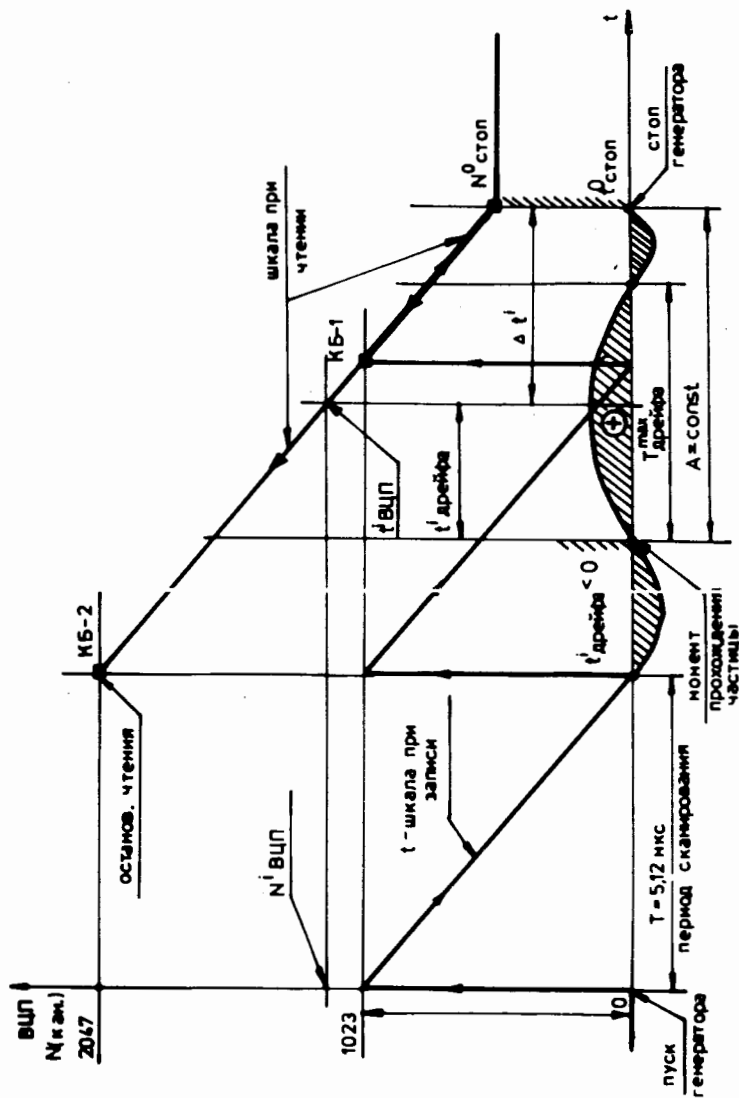


Рис.2. Временная диаграмма работы ВЦП-16.

для многих экспериментов маловероятно. Для того чтобы не появилась при чтении неоднозначность в значениях времени, принадлежащих разным периодам сканирования, шкала времени при переходе к другому периоду "поднимается" на $1024/R_{11}=1/$ и этим достигается монотонность шкалы. Для выполнения этой операции использован дополнительно один разряд памяти "КБ", в который записывается "1" при переходе из 0 в 1023, на рис.2 это точки, соответствующие вертикальным переходам на графике. Процесс чтения из блока прекращается в следующих случаях:

- из разряда памяти "КБ" считаны две "1", это значит, что прочитана вся информация об интересующем нас интервале времени $\geq 5,12$ мкс;
- из другого контрольного разряда памяти "Р = 1" считан "0", это говорит о том, что в интервале 5,12 мкс не было зарегистрировано значащей информации и читать дальше нет смысла;
- прочитана вся память и произошло обращение к начальному адресу во второй раз, но так как при чтении происходит запись "0" во все разряды, то в контрольном разряде "Р = 1" появится "0" - признак конца чтения;
- в контрольном разряде "Р = 1" появится "0" еще в том случае, когда значащая информация занимает меньше 16 адресов.

Перед каждым циклом записи данных в блок происходит запись "0" в разряд "Р = 1" по адресу [0001]. Начало записи всегда начинается с адреса [0000], поэтому если записано меньше 16 слов, то к адресу [0001] при записи не обратились и остался "0" в разряде "Р = 1".

Эти условия отвечают всем возможным вариантам записанной информации и обеспечивают считывание только значащей информации.

Для определения истинного значения времени дрейфа можно для примера, изображенного на рис.2, записать следующие простые выражения.

А. Для режима "Общий стоп":

$$t_{\text{ВЦП}}^i = N_{\text{ВЦП}}^i \times 5 \text{ нс};$$

$$t_{\text{стоп}}^o = (N_{\text{стоп}}^o - 2048) \times 5 \text{ нс} \quad / \text{т.к. } R_{12} = 1/;$$

$$\Delta t^i = t_{\text{ВЦП}}^i - t_{\text{стоп}}^o;$$

$$t_{\text{дрейфа}}^i = A - \Delta t^i = A - (t_{\text{ВЦП}}^i - t_{\text{стоп}}^o),$$

где $N_{\text{ВЦП}}^i$, $N_{\text{стоп}}^o$ - коды времен, записанных в ВЦП; $t_{\text{ВЦП}}^i$, $t_{\text{стоп}}^o$ - значения текущих времен; $t_{\text{дрейфа}}^i$ - истинное значение i -го времени дрейфа; $A =$ "задержка триггера" = const для данной установки. $A \geq t_{\text{дрейфа}}^{\text{max}} + t^3$, где $t_{\text{дрейфа}}^{\text{max}}$ - диапазон времени

дрейфа для данного типа детектора, t^3 - задержка сигналов в кабелях /от детектора до ВЦП-16/.

Б. Для режима "Общий старт":

$t_{\text{дрейфа}}^i = [1023 - (N_{\text{грубо}}^i - N_{\text{точно}}^i)] \times 5 \text{ нс}$, где $N_{\text{грубо}}^i$ - код времени ВЦП в разрядах ($R_3 \div R_{10}$), $N_{\text{точно}}^i$ - код времени ВЦП в разрядах (R_1, R_2).

В этом режиме время дрейфа измеряется относительно сигнала "Пуск генератора", формируется один период сканирования - 512 периодов опорной частоты 100 МГц, диапазон измерения равен 5,12 мкс.

На рис.3 приведена диаграмма записи поступающей с детектора информации в контрольные разряды "КБ", "р=1", ">0", значение времени и номер сработавшего канала записываются в память синхронно с изменением адреса памяти. Адрес памяти начинает увеличиваться с начального $A_0 = [0000]$ и доходит до $A_9 = [1001]$, как показано на рис.3. В адрес A_9 будет записано значение вре-

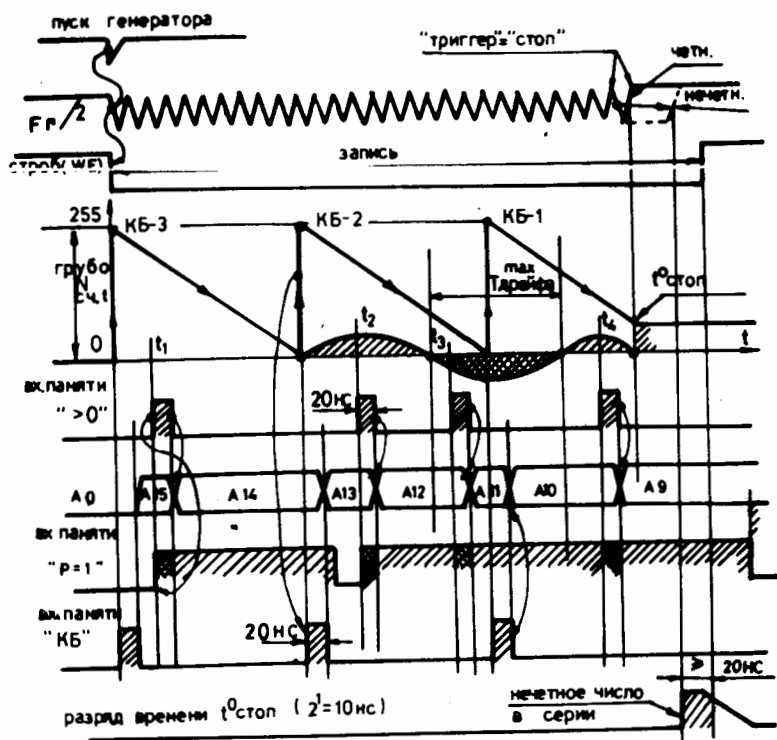


Рис.3. Временная диаграмма записи в память ВЦП-16.

Таблица 1

АДРЕС	ЗНАЧЕНИЕ	ПРИМЕЧАНИЕ
A9	$t^0_{\text{стоп}}$	начало чтения
A10	t_4	шум, фон
A11	"КБ-1"	контрольный бит
A12	t_3	$0 \leq t_3 \leq T_{\text{дрейфа}}^{\text{max}}$
A13	t_2	$t_2 < 0$
A14	"КБ-2"	остановка чтения
A15	t_1	к адресам A15, A0
A0	"КБ-3"	нет доступа

мени $t^0_{\text{стоп}}$. Так как на вход блока поступает тактовая частота 100 МГц, а счетчик времени работает на частоте $F_g/2 = 50 \text{ МГц}$, необходимо исключить ошибку в 10 нс при фиксации $t^0_{\text{стоп}}$ из-за того, что серия 100 МГц может состоять как из четного числа периодов, так и из нечетного. При нечетном числе записывается "1" в разряд памяти $2^I = 10 \text{ нс}$. Значение $t^0_{\text{стоп}}$ во всех блоках ВЦП-16 и в блоке ГС-100 будут одинаковыми для данного сигнала "Стоп"="Триггер".

В таблице 1 приведено содержимое памяти блока ВЦП-16 для случая, представленного на рис.3.

Чтение всегда начинается со слова $t^0_{\text{стоп}}$ /или сразу "нулевое слово"/; для случая, показанного на рис.3, будут прочитаны 6 адресов - $A_9 \div A_{14}$. Из ячейки с адресом A9 читается одно слово $t^0_{\text{стоп}}$, из ячеек A10÷A13 читаются по два слова: номер канала и время, из ячейки A14 прочитано будет последнее "нулевое слово", являющееся признаком окончания чтения, всего будет считано 10 слов. К адресам A15 и A0 в данном случае доступа нет, так как вторая "1" в разряде "КБ" появилась раньше в адресе A14. В ячейке с адресом A11 может не быть полезной информации - это адрес, где в разряде "КБ" появится первая "1". Если в момент записи "1" в разряде "КБ" не было полезной информации, то в разряд памяти ">0" будет записан "0". При чтении данных из ячейки с адресом A11 в разряде R_{12} будет считана "1" и в слове времени, и в слове номера канала. Эти два слова программным путем исключаются из обработки и могут быть использованы в качестве контрольной информации.

На рис.4 дан формат данных из блока ВЦП-16. Значение $t^0_{\text{стоп}}$ может быть равно 0 /один случай на 512 пусков генератора/; чтобы отличать это слово от "нулевого слова", разряд $R_{12} = 1$ в слове $t^0_{\text{стоп}}$. Поэтому $t^0_{\text{стоп}} = (N^0_{\text{стоп}} - 2048) \times 5 \text{ нс}$, где $N^0_{\text{стоп}}$ - двоичный код, считанный из ВЦП-16. После первого слова $t^0_{\text{стоп}}$ чтение идет парами слов "номер"- "время". Максимальное количество считанных слов из одного блока может быть равно 32, минимальное число - 1 слово /нулевое/, когда нет сигналов с детектора.

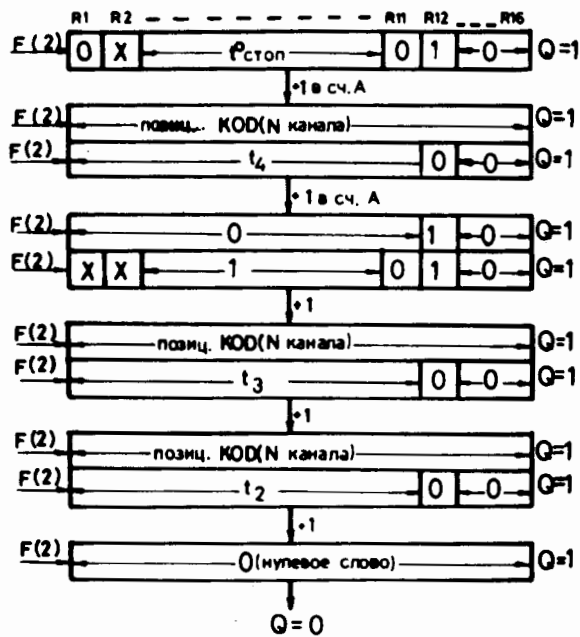


Рис.4. Формат данных ВЦП-16.

На рис.5 изображена схема 2-разрядного цифрового интерполятора, который является общим для всех 16 каналов. Четыре триггера являются регистром интерполятора, а объединение по ИЛИ их выходов и выходов двух пар инверторов функционально эквивалентно 4-входовому приоритетному шифратору. От применения К500ИВ165 пришлось отказаться из-за недостаточного быстродействия,

в блоке 2-фазная синхронизация информации на входах памяти. Применение К500ИВ165^{1/4} возможно на частотах 50÷100 мГц при 3-фазной синхронизации, при этом необходимо применение дополнительных выходных параллельных регистров. Временная метка $t^И$, несущая информацию о "точном" времени, со схемы фазировки поступает на синхровход регистра интерполятора, а на D-входы непрерывно поступают четыре фазы $\Phi_0 \div \Phi_3$, сдвинутые на 5 нс.

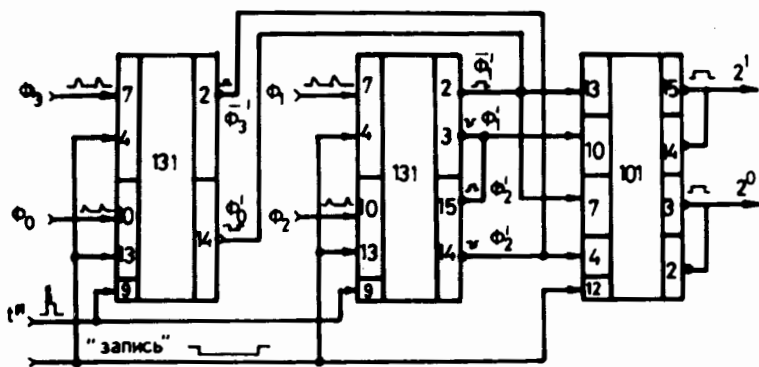


Рис.5. Схема интерполятора ВЦП-16.

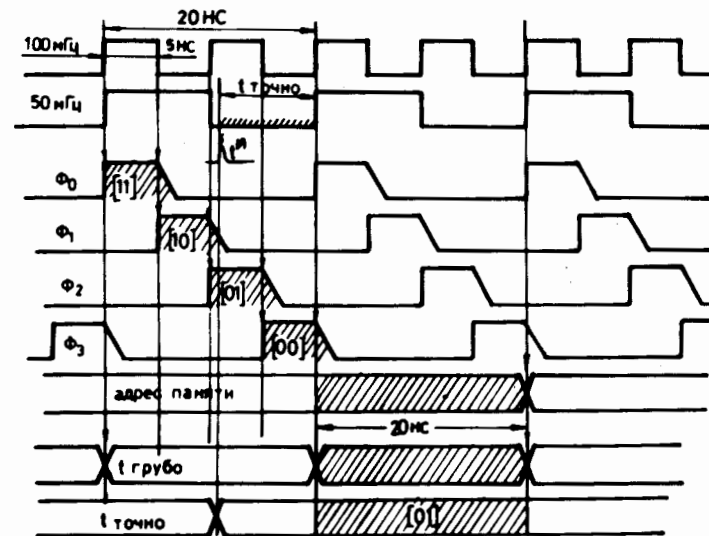


Рис.6. Временная диаграмма работы интерполятора ВЦП-16.

На рис.6 приведена временная диаграмма образования сигналов $\Phi_0 \div \Phi_3$, они образуют 4 уровня дискретизации периода 20 нс опорной частоты. Необходимое перекрытие импульсов фаз получено с помощью интегрирования отрицательного фронта. Перекрытие необходимо для исключения неопределенности в тех случаях, когда импульс $t^И$, попадает на границу раздела соседних фаз. Для примера, показанного на рис.6, в регистр будут записаны фазы $\Phi_1 = (10)$ и $\Phi_2 = (01)$, но на выходе интерполятора будет присутствовать код $(01) = 2_{10}$, так как фаза Φ_2 имеет приоритет более высокий, чем фаза Φ_1 . Логические функции для разрядов интерполятора имеют следующий вид:

$$2^0 = \Phi_0 + \Phi_2 = \Phi_0^1 \cdot \bar{\Phi}_1^1 + \Phi_2^1 \cdot \bar{\Phi}_3^1;$$

$$2^1 = \Phi_0 + \Phi_1 = \Phi_0^1 \cdot \bar{\Phi}_1^1 + \Phi_1^1 \cdot \bar{\Phi}_2^1.$$

На рис.7а графически представлена результирующая шкала времени, образованная сложением шкалы "грубо" - шаг 20 нс и шкалы "точно" - шаг 5 нс. Шкала "грубо" и "точно" убывающая, это сделано для удобства измерения времени "назад" от сигнала "Стоп". На рис.7б показан случай несовмещения нуля шкалы интерполятора с началом отсчетов по шкале "грубо". Это может приводить, как показано на графике, к нелинейности результирующей шкалы - "выбросам". Для устранения этого дефекта необходимо сдвинуть на Δt шкалу интерполятора путем изменения кода фаз $\Phi_0 \div \Phi_3$. В каждом блоке имеется внутренний источник - 2 В, к ко-

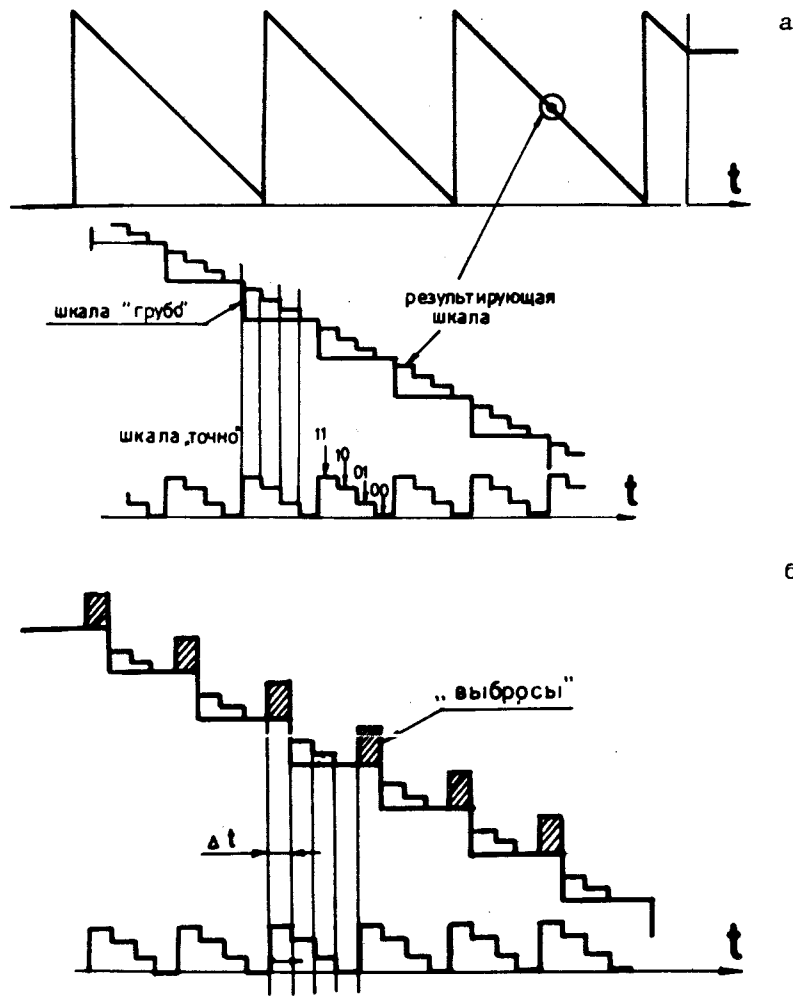


Рис.7. Результирующая шкала времени: при совмещении /а/, при несовмещении /б/.

торому подключены нагрузочные резисторы 150 Ом для элементов 500 серии.

Основные характеристики ВЦП-16:

- временное разрешение $\Delta t = \pm 2,5$ нс /скорости $V_{\text{дрейфа}} = 50$ мм/мкс соответствует $\Delta x = \pm 0,125$ мм/;
- диапазон измерения - 5,12 мкс /для $F_T = 100$ МГц/;
- мертвое время измерительного канала ≤ 40 нс;
- глубина ОЗУ - 16 слов, организация LIFO;

- два режима работы: "Общий стоп", "Общий старт";
 - встроенный контроль для тестирования;
 - эффективность регистрации при наложении входных сигналов - 100%;
 - блок КАМАК-1М содержит 16 каналов;
 - потребление тока: -6 В/3 А; +6 В/0,5 А.
- Функции КАМАК:*
- F(2) - чтение в режиме блочной передачи;
 - Z - установка в исходное состояние;
 - I - запрет входных сигналов, включение во всех блоках режима "Тест".

2. УПРАВЛЯЕМЫЙ ГЕНЕРАТОР СЕРИИ ГС-100

Для многоканальных времяизмеряемых систем, состоящих из сотен блоков преобразователей, важной задачей становится транспортировка без искажений опорной частоты. Искажение формы импульсов, дрожание фронтов (jitter) являются пределом временного разрешения, лучше которого делать точность интерполятора в блоке ВЦП не имеет смысла.

Блок генератора ГС-100 является общим для всей системы, от генератора частота разветвляется по всем крейтам, внутри крейта через множитель поступает на входы блоков ВЦП. На рис.8 приведена блок-схема генератора. Режим работы блока задается переключателем П1 или состоянием регистра $W1 \div W4$, который устанавливается по команде F(16). Два коммутатора на 8 входов /500ИД164/, управляемых от триггера режима "Внешний"-КАМАК, формируют серию с заданным числом импульсов. Режим формирования серии с фиксированным числом периодов частоты используется при отладке блоков ВЦП, при тестировании на установке и при использовании режима работы "Общий старт". Для работы в режиме "Общий стоп" переключатель П1 = n."Стоп", при этом пуск генератора может производиться как внешним сигналом "Старт", так и по команде F(16). Сигнал "Стоп" останавливает серию, и его положение измеряется с точностью 1,25 нс относительно последнего импульса в серии. Для этого в канале "Стоп" есть 3-разрядный интерполятор. Число периодов опорной частоты 100 МГц /или 50 МГц/ фиксирует 16-разрядный счетчик индикации. Показания счетчика в генераторе /младшие 9 разрядов/ должны совпадать со значениями $t_{\text{стоп}}^0$ из блоков ВЦП-16.

Синхронный 16-разрядный счетчик "Серия" необходим для формирования серии с фиксированным числом периодов, начиная с 2^7 и до 2^{16} . Младшие разряды счетчика использованы для формирования сетки тестовых частот $F_T/2$, $F_T/4$, $F_T/8$, $F_T/16$, $F_T/32$. Относительно внешнего сигнала "Старт" серия опорной частоты

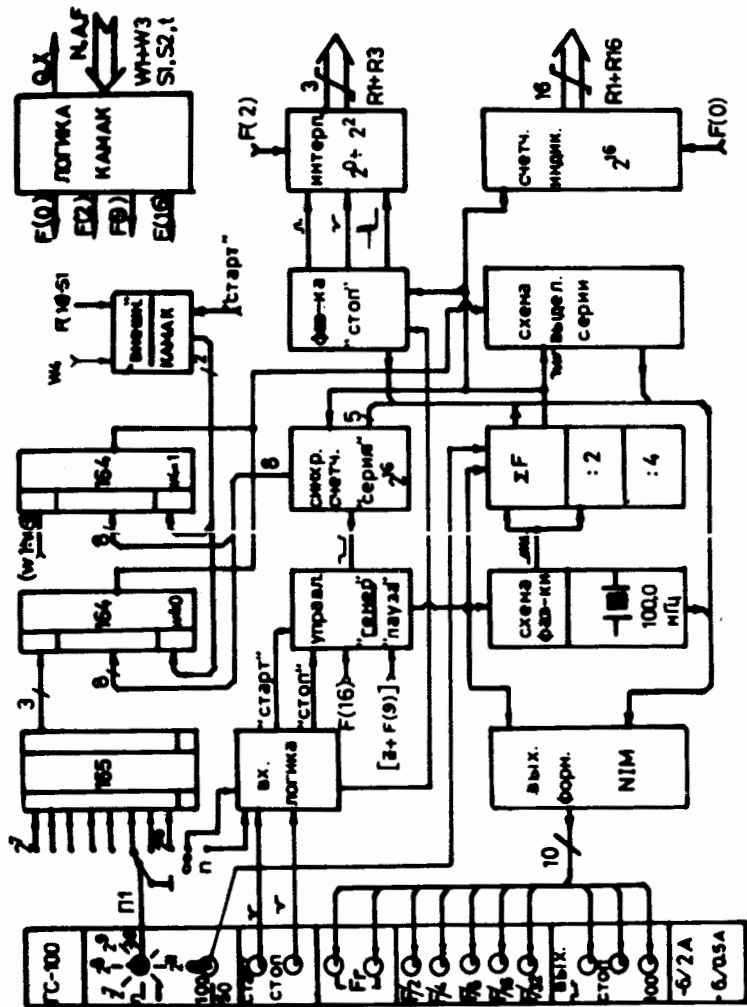


Рис. 8. Блок-схема ГС-100.

сфазирована с точностью $\pm 1/4 \cdot T = \pm 2,5$ нс. Для повышения точности фазировки частоты относительно сигнала "Старт" используется другой вариант генератора, в котором частота 100 МГц логически умножается на 2, фазировка происходит на частоте 200 МГц. Сфазированная серия 200 МГц делится на 2 и полученная таким образом серия 100 МГц синхронизована с импульсом "Старт" с точностью $\pm 1,25$ нс. При логическом умножении возникают амплитудные и фазовые искажения^{/6/}, поэтому требуется тщательная подстройка после умножителя.

На выходы блока ГС-100 выведены также следующие сигналы NIM:

- "Преобразование" - этот сигнал равен длительности серии;
- "Стоп" - сфазированный с частотой сигнал конца серии;
- "100 МГц" - выход непрерывной частоты для контроля.

На рис.9а изображена диаграмма работы блока для разных режимов при пуске генератора по сигналу "Старт". Остановка серии в первом случае происходит по сигналу "Стоп" / $\Pi 1 = \Pi_{\text{стоп}}$ /,

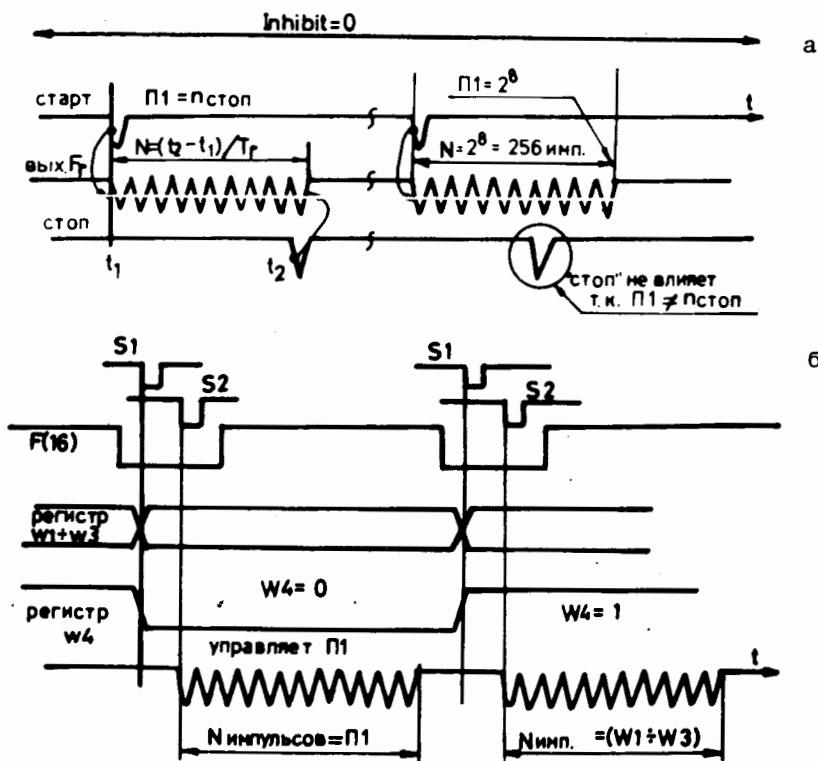


Рис.9. Временная диаграмма работы ГС-100: а - пуск по сигналу "Старт"; б - пуск по команде F(16).

Таблица 2

W4	1	1	1	1	1	1	1
W3	0	0	0	0	1	1	1
W2	0	0	1	1	0	0	1
W1	0	1	0	1	0	1	0
Нимп.	2 ⁷	2 ⁸	2 ⁹	2 ¹⁰	2 ¹¹	2 ¹²	2 ¹⁶

во втором случае - после того, как будет сформирована серия из 256 периодов / $\Pi = 2^8$ /. На рис.96 приведена диаграмма работы генератора при пуске по команде F(16). В первом случае длительность серии задана $\Pi / W4=0/$, во втором количество периодов определяется состоянием регистра $W1 \div W3 / W4 = 1/$. В табл.2 при-

ведены значения регистра $W1 \div W4$ и число периодов в серии. Серии от $128 = 2^7$ до $4096 = 2^{12}$ типичны, они чаще всего применяются в разного рода преобразователях, поэтому блок ГС-100 может быть использован в других многоканальных системах, содержащих ВЦП и АЦП.

На рис.10 приведена схема 3-разрядного цифрового интерполятора в канале "Стоп". Сигнал "Стоп" поступает на активные задержки-элементы 500ЛМ101/4/, после которых образуются последовательность фаз $\Phi_0 \div \Phi_7$, сдвинутых друг относительно друга на $\Delta t = 1,25$ нс. Фазы поступают на D-входы регистра, запись состояния в регистр происходит по фронту последнего периода частоты. С выходов регистра сигналы поступают на входы приоритетного шифратора, и кодируется в двоичный код вход, имеющий самый высокий приоритет из сработавших.

Временная диаграмма работы ГС-100 приведена на рис.11. На диаграмме показан принцип измерения положения сигнала "Стоп" относительно $t_{\text{стоп}}$, это значение $t_{\text{стоп}}^{\text{интерп.}}$ необходимо учитывать при

Рис.10. Схема интерполятора в канале "Стоп" ГС-100.

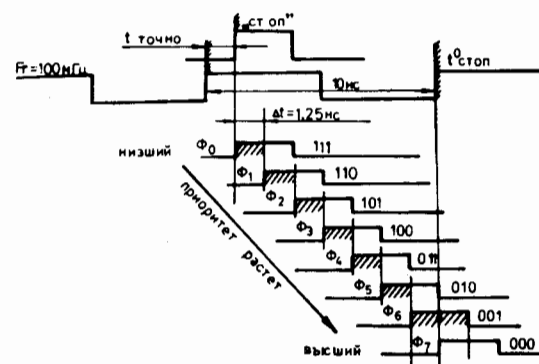
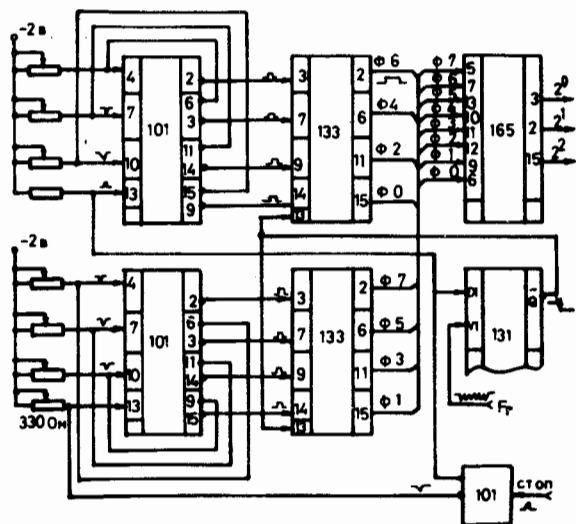


Рис.11. Временная диаграмма работы интерполятора ГС-100.

определении времени дрейфа, измеренного ВЦП-16. Для положения сигнала "Стоп", показанного на рис.11, в регистре будут записаны Φ_5 и Φ_6 , но из-за более высокого приоритета Φ_6 на выходе шифратора установится

код $001_2 = 1_{10}$, это соответствует $t_{\text{стоп}}^{\text{интерп.}} = 1,25 \text{ нс} \times 1 = 1,25 \text{ нс}$.

Параметры блока ГС-100:

- опорная частота 100 МГц /или 50 МГц/;
- режимы работы: "Старт-Стоп", "Непрерывно", "Фиксированная серия";
- входные и выходные сигналы: NIM;
- потребление тока: -6 В/2 А; +6 В/0,5 А;
- блок КАМАК-1М.

Функции КАМАК:

- F(16) - запись числа в регистр ($W1 \div W4$) и пуск генератора;
- Z+F(0) - остановка генератора;
- F(0) - чтение счетчика индикации;
- F(2) - чтение регистра интерполятора.

Автор выражает благодарность за участие в обсуждении работы Ю.Т.Кирюшину, И.А.Голутвину.

ЛИТЕРАТУРА

1. Басиладзе С.Г. Быстродействующая ядерная электроника. М.: Энергоиздат, 1982.
2. Eggert K. et al. CERN-EP/80-85, Geneva, 1980.
3. Голутвин И.А. и др. ОИЯИ, 13-83-828, Дубна, 1983.
4. Замятин Н.И. В сб.: Труды XII Международного симпозиума по ядерной электронике. ОИЯИ, Д13-85-793, Дубна, 1985, с.209.
5. Будагов Ю.А. и др. ОИЯИ, 13-84-395, Дубна, 1984.
6. Гребенюк В.М., Зинов В.Г., Винклер Е. ОИЯИ, Р13-9871, Дубна, 1976.

Рукопись поступила в издательский отдел 27 июня 1988 года.

НЕТ ЛИ ПРОБЕЛОВ В ВАШЕЙ БИБЛИОТЕКЕ?

Вы можете получить по почте перечисленные ниже книги, если они не были заказаны ранее.

D13-84-63	Труды XI Международного симпозиума по ядерной электронике. Братислава, Чехословакия, 1983.	4 р. 50 к.
D2-84-366	Труды 7 Международного совещания по проблемам квантовой теории поля. Алушта, 1984.	4 р. 30 к.
D1,2-84-599	Труды VII Международного семинара по проблемам физики высоких энергий. Дубна, 1984.	5 р. 50 к.
D17-84-850	Труды III Международного симпозиума по избранным проблемам статистической механики. Дубна, 1984. (2 тома)	7 р. 75 к.
D11-85-791	Труды Международного совещания по аналитическим вычислениям на ЭВМ и их применению в теоретической физике. Дубна, 1985.	4 р. 00 к.
D13-85-793	Труды XII Международного симпозиума по ядерной электронике. Дубна, 1985.	4 р. 80 к.
D4-85-851	Труды Международной школы по структуре ядра. Алушта, 1985.	3 р. 75 к.
D3,4,17-86-747	Труды V Международной школы по нейтронной физике Алушта, 1986.	4 р. 50 к.
—	Труды IX Всесоюзного совещания по ускорителям заряженных частиц. Дубна, 1984. (2 тома)	13 р. 50 к.
D1,2-86-668	Труды VIII Международного семинара по проблемам физики высоких энергий. Дубна, 1986. (2 тома)	7 р. 35 к.
D9-87-105	Труды X Всесоюзного совещания по ускорителям заряженных частиц. Дубна, 1986. (2 тома)	13 р. 45 к.
D7-87-68	Труды Международной школы-семинара по физике тяжелых ионов. Дубна, 1986.	7 р. 10 к.
D2-87-123	Труды Совещания "Ренормгруппа - 86". Дубна, 1986.	4 р. 45 к.
D4-87-692	Труды Международного совещания по теории малочастичных и кварк-адронных систем. Дубна, 1987.	4 р. 30 к.
D2-87-798	Труды VIII Международного совещания по проблемам квантовой теории поля. Алушта, 1987.	3 р. 55 к.
D14-87-799	Труды II Международного симпозиума по проблемам взаимодействия мюонов и пионов с веществом. Дубна, 1987.	4 р. 20 к.
D17-88-95	Труды IV Международного симпозиума по избранным проблемам статистической механики. Дубна, 1987.	5 р. 20 к.

Заказы на упомянутые книги могут быть направлены по адресу: 101000 Москва, Главпочтамт, п/я 79. Издательский отдел Объединенного института ядерных исследований.

Замятин Н.И.

13-88-457

16-канальный измеритель временных интервалов для дрейфовых координатных детекторов с общим сигналом "Стоп"

Описывается 16-канальный преобразователь время-код ВЦП-16 для дрейфовых детекторов и измерительный генератор серии ГС-100. Измерение времени основано на методе прямого преобразования. Наличие цифрового интерполятора позволяет получить временное разрешение $\pm 2,5$ нс при опорной частоте 100 МГц. Мертвое время измерительного канала 40 нс, диапазон измерений времени $0 \div 5,12$ мкс. Измерение времени возможно в двух режимах: "Общий старт" и "Общий стоп". Модули выполнены в стандарте КАМАК.

Работа выполнена в Общественном научно-методическом отделе ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1988

Перевод О.С. Виноградовой

Zamyatin N.I.

13-88-457

16-Channel Time Digital Converter for Drift Detectors with "Stop" General Signal

16-channel time digital converter (TDC-16) for drift detectors and measuring generator of (GS-100) series are described. Time measurement is based on the direct transformation method. Digital interpolator permits to achieve time resolution of ± 2.5 ns, for 100 MHz clock. Dead time of measuring channel is 40 ns, time measuring range is $0 \div 5.12$ mks. Time measurement is possible in the regimes of "general start" and "general stop". The modules are manufactured in CAMAC standard.

The investigation has been performed at the Scientific-Methodical Division, JINR.

Communication of the Joint Institute for Nuclear Research. Dubna 1988