

**СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА**

И 20

13-88-303

А.Б.Иванов, Фам Куок Чунг, Г.А.Черемухина

**БУФЕРНАЯ ПАМЯТЬ
ЕМКОСТЬЮ 64К 16-БИТНЫХ СЛОВ
С МИКРОПРОГРАММНЫМ УПРАВЛЕНИЕМ**

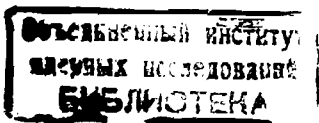
1988

Различные аспекты применения буферных накопительных устройств и многочисленные варианты их реализации¹¹⁻⁹ вызывают постоянный интерес разработчиков электронной аппаратуры для физических исследований. В системах сбора и обработки координатной информации на основе многопроволочных детекторов, используемых в прикладных исследованиях, к накопительным устройствам предъявляются особые требования¹¹⁰⁻¹⁴.

Дело в том, что конечным результатом обработки значительных информационных потоков является формирование двумерных гistogramм или многотоновых изображений минимальным размером 256 x 256 точек. Требования выполнения статистической точности и динамического диапазона скорости счета диктуют необходимость иметь емкость памяти для каждой точки порядка 2^{16} . При этом скорость поступления информации в накопительное устройство достигает 1 Мбайт/с. В то же время особенности проведения эксперимента требуют максимально возможной скорости ввода данных в ЭВМ. Это определяет необходимость высокой степени автоматизации процессов ввода-вывода информационных массивов. В описываемом блоке применен принцип микропрограммирования, что позволило создать достаточно компактное быстродействующее устройство с широкими функциональными возможностями.

Основные технические данные:

1. Объем памяти 64К 16-битных слов.
2. Выполняются следующие моды работы:
 - чтение памяти при выборочной адресации;
 - чтение массива с последовательной адресацией;
 - стек LIFO или FIFO;
 - чтение регистра констант;
 - запись в память при выборочной адресации;
 - инкрементный режим;
 - запись в регистр констант;
 - автоматическая запись заданного числа в установленную зону памяти.
3. Максимальное время чтения или записи одного слова в память определено микропрограммой моды и не превышает 3 мкс.
4. Неиспользуемая зона памяти защищена от ошибочной записи данных.
5. Прием данных осуществляется как по магистрали КАМАК, так и по дополнительной линии связи.



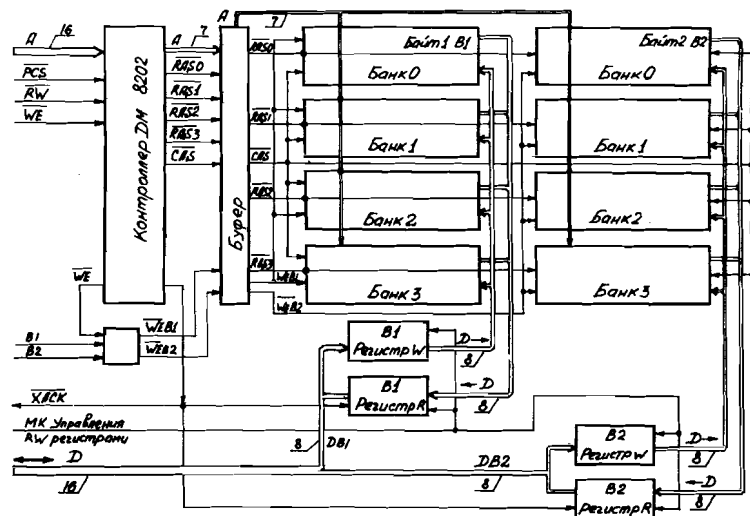


Рис.1. Блок-схема динамической памяти.

6. Конструктивно блок выполнен в стандарте КАМАК и занимает 2 станции.

7. Все сигналы уровня TTL.

Напряжение питания + 6 В.

Схема блока включает два функционально завершённых устройства — динамическую память (DM) и схему управления, размещённых на двух платах КАМАК. Блок-схема динамической памяти представлена на рис.1. Она содержит 4 банка памяти ёмкостью 16К 16-разрядных слов, регистры ввода-вывода и контроллер DM типа 8202.

Блок-схема платы управления приведена на рис.2. В её состав входят следующие элементы:

- логика КАМАК;
- 16-битный входной регистр адреса (АКАМ);
- 16-битный входной регистр данных (ДКАМ);
- 8-битный регистр моды и статусный регистр;
- генератор микрокоманд;
- арифметико-логическое устройство (АЛУ);
- адресный регистр АЛУ (ААЛУ);
- регистр данных АЛУ (ДАЛУ);
- регистр констант АЛУ (САЛУ);
- схема управления контроллером DM;
- логика прерывания.

Перечисленные элементы связаны двумя внутренними магистралями — адреса (А) и данных (D). АЛУ с помощью коммутатора подключается к магистралям А или D.

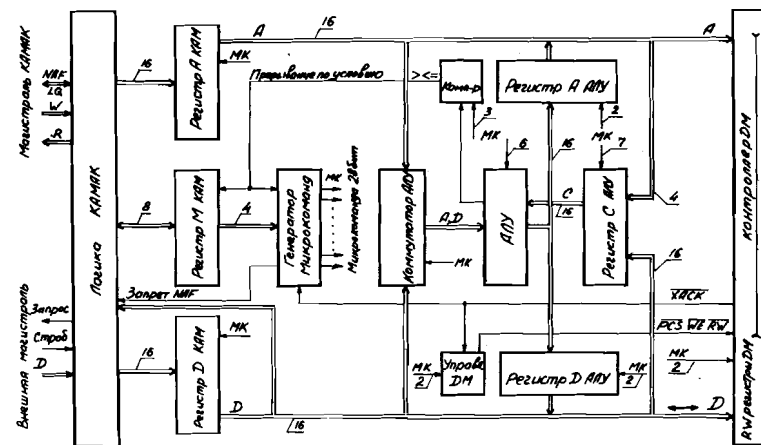


Рис.2. Блок-схема платы управления.

Логикой КАМАК дешифрируются команды КАМАК и вырабатываются сигналы L, Q, X. Функциональное значение команд однозначно определено и не зависит от моды работы. Выполняются следующие команды КАМАК:

- $F_0 A_0$ - чтение данных,
- $F_1 A_0$ - чтение статусного регистра,
- $F_{16} A_0$ - запись во входной адресный регистр (АКАМ),
- $F_{16} A_1$ - запись во входной регистр данных (ДКАМ),
- $F_{17} A_0$ - запись в регистр моды,
- $F_9 A_0$ - сброс,
- $F_9 A_1$ - сброс запрета LAM,
- $F_{24} A_0$ - установка запрета LAM,
- $F_{25} A_0$ - старт.

Взаимодействие блока с источником данных по дополнительной линии связи осуществляется с помощью сигналов "Запрос" и "Строб" при потенциальном и асинхронном протоколе обмена. Сигнал запроса вырабатывается при отсутствии запрета LAM при готовности блока к работе. Сигнал Q вырабатывается при выполнении RW операций, если схемой прерывания не выявлено условие останова. Определены следующие условия прерывания:

- конец массива,
- превышение содержимого любой ячейки памяти установленного значения в режиме "Инкремент",
- ошибочная адресация.

Сигналы прерывания вырабатываются АЛУ при выполнении соответствующей микрокоманды и запоминаются для дальнейшего анализа.

Условия прерывания могут быть изменены или дополнены при составлении микропрограммы. АЛУ выполняет также функции модификации адресов или данных адресуемой ячейки памяти.

Вторая особенность схемы — микропрограммная организация работы. Длина микрокоманды 28 бит. Адресация к памяти микропрограмм — страничная. Старшие 4 бита определяют моду работы, младшие — генерируются счетчиком микрокоманд. Длительность микрокоманды без обращения к основной памяти ~ 200 нс.

Для тестирования блока и контроля отдельных микросхем памяти разработано программное обеспечение для микроЭВМ МERA-60, ДВК и персональной ЭВМ "Правец-16", работающей на линии с аппаратурой КАМАК.

Блок буферной памяти БП64-16 выпускается в Опытном производстве ОИЯИ и в составе экспериментальных установок эксплуатируется в различных институтах АН СССР^{15,16}.

В заключение авторы выражают благодарность А.Е.Московскому за разработку монтажных схем и изготовление блока, Ю.В.Заневскому за полезные обсуждения и помощь в работе.

ЛИТЕРАТУРА

1. Антюхов В.А. и др. ОИЯИ, 10-10576, Дубна, 1977.
2. Басиладзе С.Г. и др. ОИЯИ, 13-80-386, Дубна, 1980.
3. Антюхов В.А. и др. ОИЯИ, 10-80-650, Дубна, 1980.
4. Ермаков В.А., Зимин Г.Н. ОИЯИ, 10-83-194, Дубна, 1983.
5. Лайх Х. и др. ОИЯИ, P11-83-385, Дубна, 1983.
6. Ермолин Ю.В. и др. ИФВЭ, 84-8, Серпухов, 1984.
7. Гузик З. и др. ОИЯИ, P13-85-530, Дубна, 1985.
8. Гриднев Г.Ф. и др. ОИЯИ, 13-87-582, Дубна, 1987.
9. Вьонг Дао Ви и др. — ПТЭ, 1984, № 3, с.66.
10. Анисимов Ю.С. и др. ОИЯИ, P13-11872, Дубна, 1978.
11. Anisimov Yu.S. et al. — NIM, 1986, v. B17, p.524.
12. Abdushukurov D.A. et al. — NIM, 1983, v.217, p.101.
13. Andrianova M.E. et al. — J. Appl. Cryst., 1982, v.15, p.626.
14. Анисимов Ю.С. и др. ОИЯИ, 18-86-170, Дубна, 1986.
15. Анисимов Ю.С. и др. ОИЯИ, 18-87-289, Дубна, 1987.
16. Андрианова М.Е. и др. ОИЯИ, P13-87-937, Дубна, 1987.

Рукопись поступила в издательский отдел
5 мая 1988 года.

Иванов А.Б., Фам Куок Чунг, Черемухина Г.А.
Буферная память емкостью 64К 16-битных слов
с микропрограммным управлением

13-88-303

Описывается блок буферной памяти с микропрограммным управлением емкостью 64К 16-битных слов. Широкие функциональные возможности позволяют реализовать 16 мод работы. Блок имеет два информационных входа, выполнен в стандарте КАМАК и имеет ширину 2М.

Работа выполнена в Лаборатории высоких энергий ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1988

Перевод О.С.Виноградовой

Ivanov A.B., Pham Quoc Trung, Cheremukhina G.A.
64K 16-Bit Word Buffer Memory
with Microprogrammable Control

13-88-303

The buffer memory unit (64K 16-bit words) with microprogrammable control is described. Wide functional possibilities permit to realize 16 modes of operation. The unit has two data inputs and is performed in CAMAC standard of 2M width.

The investigation has been performed at the Laboratory of High Energies, JINR.

Communication of the Joint Institute for Nuclear Research. Dubna 1988