

СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА

Г 836

13-87-582

Г.Ф.Гриднев, Ю.Б.Семенов, В.И.Смирнов,
Л.П.Челноков

БУФЕРНАЯ ПАМЯТЬ FIFO
ОБЪЕМОМ 16К 16-РАЗРЯДНЫХ
СЛОВ КИ-16К

1987

Источники ядерно-физической информации имеют, как правило, импульсный характер, а увеличение числа измеренных параметров исследуемых ядерных событий еще больше сосредотачивает информацию в малых промежутках времени. Для разравнивания потока информации используются блоки буферной памяти^{1,2/}. В эксперименте широкое распространение получила организация многопараметровых измерений с использованием цифровых преобразователей в стандарте КАМАК с последовательным считыванием пакета информации специализированным крейт-контроллером типа КК-001/3/. Реальное время опроса станции крейта КАМАК составляет 2÷3 мкс. Однако прием информации в ЭВМ с таким периодом затруднен и поэтому использование буферной памяти между контроллером и приемником данных представляется целесообразным.

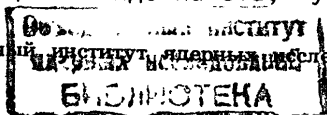
Среди приемников информации имеются такие, для которых данные должны быть предварительно собраны в пакеты, массивы. В первую очередь к таким приемникам относится накопитель на магнитной ленте. Использование промежуточной памяти умеренного быстродействия для образования таких пакетов и считывание массивов данных с магнитной ленты также может найти применение.

Опыт использования различных блоков буферной памяти в практике эксперимента определил требования к организации записи, считывания и управления памятью. Так, организация работы промежуточной памяти только одним способом /по типу FIFO/ является достаточной для большинства применений.

В описываемом блоке был выбран объем памяти 16К 16-разрядных слов. Увеличение объема памяти в случае необходимости достигается последовательным каскадированием блоков.

Запись и считывание информации блоком буферной памяти независимы. Это условие совершенно необходимо при работе с источниками информации, которые не могут ждать. Таким устройством является накопитель на магнитной ленте, обладающий строго ограниченным временем ожидания и при записи, и при считывании очередного слова в пакете данных /10 мкс для НМЛ-5012-03/. Максимальное время обслуживания блоком буферной памяти одного слова и при записи, и при считывании зависит от типа установленных микросхем памяти и составляет 2÷3 мкс для микросхем 565РУЗ и 1÷2 мкс для 565РУ6.

Для приема информации в блок буферной памяти от источника, выдающего информацию в виде пакета, нужно к началу приема быть



уверенным в наличии свободного объема памяти, достаточного для приема всего пакета. Для этого весь объем памяти блока условно разделен на 4 участка по 4К слов. После заполнения очередного участка проверяется наличие полностью свободного следующего участка памяти в 4К слов и только в этом случае разрешается запись очередного пакета. Такая организация записи обеспечивает гарантированный прием информации в пакетном режиме с длиной пакета 2 в степени N, где N - целое число /максимальная длина пакета 4К слов/, и никак не ограничивает прием статистически распределенного потока информации до тех пор, пока при прохождении границы очередного участка не окажется, что заполнено более 3/4 всей памяти блока. Это позволило ограничиться единственным режимом записи информации.

Считывание данных из промежуточной памяти допускается в 2-х режимах: в режиме независимого считывания одиночных слов по мере заполнения памяти и в режиме пакетного считывания, при котором считывание очередного участка памяти в 4К слов не разрешается до его полного заполнения. Последний режим предназначен для работы с приемниками информации, требующими предварительного формирования пакета.

На лицевой панели блока буферной памяти /рис.1/ расположены: входной и выходной разъемы типа МРН-32 /размещение сигналов на разъеме дано на рис.2/, индикация сигналов обмена информацией при записи и считывании, тумблер и разъем очистки всей памяти /"Сброс"/, разъем управления дозаполнением нулевой информацией текущего участка памяти и всех полностью свободных участков по 4К слов /"Доввод"/.

Протокол обмена информацией при записи и считывании одинаков: асинхронный, потенциальный, электрические уровни ТТЛ, активным уровнем является низкий потенциал^{4/}. Инициатор обмена - передатчик информации, который выставляет сигнал "Слово готово" /СГ/. Однако разрешением для выставления СГ передатчиком является отсутствие запрещающего потенциала "Слово принято" /СП/ от приемника. Сигнал СП используется передатчиком для проверки возможности записи в блок. Так, при передаче на блок управляющих потенциалов "Сброс" и "Доввод", кроме основных действий, выставляется запрещающий потенциал СП на разъеме записи.

Следует отметить следующие особенности функционирования блока буферной памяти:

1/. Подача сигнала "Сброс" обнуляет содержимое всей памяти и до снятия этого сигнала выставлением потенциала СП запрещает подачу новой информации на вход блока.

2/. При подаче сигнала "Доввод" также выставляется потенциал СП на разъем записи и осуществляется дозаполнение нулевой ин-

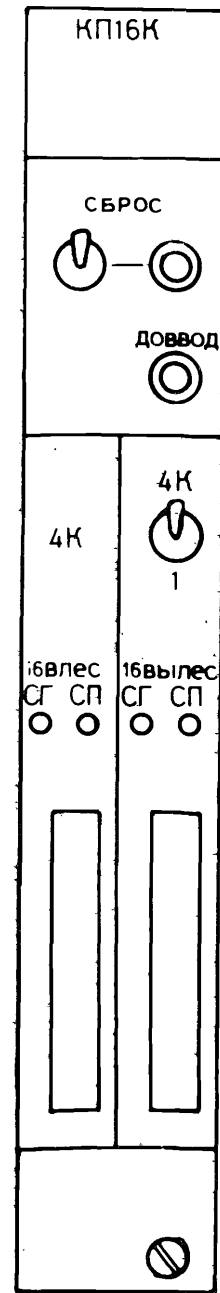
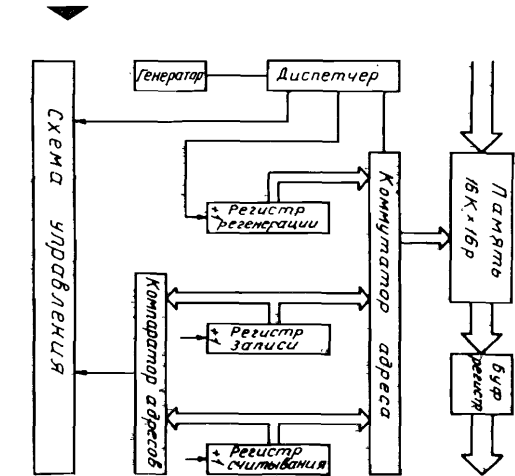


Рис.1. Лицевая панель блока.

Рис.2. Блок-схема буферной памяти.



формацией участка памяти, в который производилась запись, и всех последующих участков памяти по 4К. При этом блок переходит в режим только выдачи информации. Возможность приема новой информации наступает после снятия потенциала "Доввод" и полного освобождения памяти считыванием или подачей сигнала "Сброс", что обеспечивает правильность считывания буферной памяти в пакетном режиме.

3/. Режим считывания устанавливается до начала работы с блоком, однако возможно переключение режимов и во время работы. При этом переключение из режима пакетирования в режим независимого чтения не изменяет содержимого памяти и может использоваться для вывода неполного пакета. При обратном переключении происходит принудительное обнуление всей памяти, то есть накопленная и не считанная информация безвозвратно пропадает.

Блок-схема буферной памяти представлена на рис.3. Блок состоит из памяти объемом 16К 16-разрядных слов с буферным регистром

1	Вх 1р
2	Вх 2р
3	Вх 3р
4	Вх 4р
5	Вх 5р
6	Вх 6р
7	Вх 7р
8	Вх 8р
9	Вх 9р
10	Вх 10р
11	Вх 11р
12	Вх 12р
13	Вх 13р
14	Вх 14р
15	Вх 15р
16	Вх 16р
26	Слово принято
30	Слово готово
31	Слово принято
32	Корпус

1	Вых 1р
2	Вых 2р
3	Вых 3р
4	Вых 4р
5	Вых 5р
6	Вых 6р
7	Вых 7р
8	Вых 8р
9	Вых 9р
10	Вых 10р
11	Вых 11р
12	Вых 12р
13	Вых 13р
14	Вых 14р
15	Вых 15р
16	Вых 16р
30	Слово готово
31	Слово принято
32	Корпус

Рис.3. Наполнение входного и выходного разъема.

считывания; трех адресных регистров-счетчиков: чтения, записи и регенерации; коммутатора адреса; схемы сравнения адресов чтения и записи; задающего генератора; диспетчера и схемы управления.

Отличительной особенностью данной схемы является наличие диспетчера, обеспечивающего бесконфликтное взаимодействие записи и чтения путем жесткого разделения текущего времени на интервалы записи, чтения и регенерации. Сигналы с диспетчера оп-

ределяют работу коммутатора адреса и подаются на схему управления. Такое распределение времени на запись, чтение и регенерацию позволяет производить запись в буферную память независимо от считывания информации из памяти, так как на запись, считывание и регенерацию отводятся 3 независимых интервала времени, идущих последовательно и постоянно друг за другом с периодом 2-3 мкс /для 565РУ3/.

Схема управления обеспечивает необходимые сигналы и фазировку обращения к памяти во всех режимах работы блока. Для уменьшения потребляемой мощности регенерация осуществляется не в каждом цикле /запись - считывание - регенерация/, а только в каждом восьмом цикле.

Блок буферной памяти выполнен в конструктиве КАМАК /от магистральной берется только питание/ в виде модуля шириной 2М и состоит из двух плат: платы управления, содержащей 46 корпусов, и платы памяти с входными ключами и выходным буферным регистром /29 корпусов/. Плата памяти - съемная, она закрепляется на плате управления при помощи 2-х разъемов МРН-32. Настройка платы управления возможна без установки платы памяти.

Потребляемые блоком токи: 1,4 А по цепи +6В, 100 мА по цепи -6 В и 100 мА по цепи +12 В.

Отсутствие избыточности в элементах памяти блока предполагает полную работоспособность всех микросхем памяти и тщательную проверку работы блока в целом специальными программными средствами.

Работа блока тестировалась с помощью ЭВМ через входной-выходной регистр^{5/}. Программно осуществлялась запись, считывание и сравнение кодов. Проверялась правильность:

1/ наличия или отсутствия сигналов СГ на выходе и СП на входе во всех режимах работы блока;

2/ считывания каждого разряда, записанного во все ячейки памяти;

3/ считывания при чередовании на входе кодов 0 и 177777В, а также при записи линейно нарастающих и линейно убывающих кодов;

4/ долговременного функционирования блока.

Использование блоков буферной памяти между КК-001 и ЭВМ для записи и чтения данных при работе с НМЛ-5012-03 и между ЭВМ и графопостроителем ДИГИГРАФ показало его высокую работоспособность.

ЛИТЕРАТУРА

1. Басиладзе С.Г. и др. ОИЯИ, 13-80-386, Дубна, 1980.
2. Бойа Я. и др. ОИЯИ, P10-86-777, Дубна, 1980.
3. Журавлев Н.И. и др. ОИЯИ, 10-7332, Дубна, 1973.
4. Челноков Л.П. - В кн.: X International Symposium on Nuclear Electronics, (Dresden, 1981), Zfk-433, 1981, vol.2, D25, p.288.
5. Смирнов В.И. и др. ОИЯИ, P13-86-256, Дубна, 1986.

Рукопись поступила в издательский отдел
24 июля 1987 года.

НЕТ ЛИ ПРОБЕЛОВ В ВАШЕЙ БИБЛИОТЕКЕ?

Вы можете получить по почте перечисленные ниже книги, если они не были заказаны ранее.

Д7-83-644	Труды Международной школы-семинара по физике тяжелых ионов. Алушта, 1983.	6 р.55 к.
Д2,13-83-689	Труды рабочего совещания по проблемам излучения и детектирования гравитационных волн. Дубна, 1983.	2 р.00 к.
Д13-84-63	Труды XI Международного симпозиума по ядерной электронике. Братислава, Чехословакия, 1983.	4 р.50 к.
Д2-84-366	Труды 7 Международного совещания по проблемам квантовой теории поля. Алушта, 1984.	4 р.30 к.
Д1,2-84-599	Труды VII Международного семинара по проблемам физики высоких энергий. Дубна, 1984.	5 р.50 к.
Д10,11-84-818	Труды V Международного совещания по проблемам математического моделирования, программированию и математическим методам решения физических задач. Дубна, 1983.	3 р.50 к.
Д17-84-850	Труды III Международного симпозиума по избранным проблемам статистической механики. Дубна, 1984. /2 тома/	7 р.75 к.
Д11-85-791	Труды Международного совещания по аналитическим вычислениям на ЭВМ и их применению в теоретической физике. Дубна, 1985.	4 р.00 к.
Д13-85-793	Труды XII Международного симпозиума по ядерной электронике. Дубна, 1985.	4 р.80 к.
Д4-85-851	Труды Международной школы по структуре ядра. Алушта, 1985.	3 р.75 к.
Д3,4,17-86-747	Труды V Международной школы по нейтронной физике. Алушта, 1986.	4 р.50 к.
	Труды IX Всесоюзного совещания по ускорителям заряженных частиц. Дубна, 1984. /2 тома/	13 р.50 к.
Д1,2-86-668	Труды VIII Международного семинара по проблемам физики высоких энергий. Дубна, 1986. /2 тома/	7 р.35 к.
Д9-87-105	Труды X Всесоюзного совещания по ускорителям заряженных частиц. Дубна, 1986. /2 тома/	13 р.45 к.
Д7-87-68	Труды Международной школы-семинара по физике тяжелых ионов. Дубна, 1986	7 р.10 к.
Д2-87-123	Труды Совещания "Ренормгруппа-86". Дубна, 1986	4 р.45 к.

Заказы на упомянутые книги могут быть направлены по адресу: 101000 Москва, Главпочтамт, п/я 79. Издательский отдел Объединенного института ядерных исследований.

Гриднев Г.Ф. и др.
Буферная память FIFO объемом 16К
16-разрядных слов КП - 16К

13-87-582

Описывается блок буферной памяти широкого применения типа FIFO емкостью 16К 16-разрядных слов. Блок выполнен в конструктиве КАМАК шириной 2М. Данные записываются и считываются независимо через разъемы на передней панели блока по протоколу асинхронной потенциальной связи. Предусмотрена возможность работы блока в двух режимах: режим разравнивания и режим пакетирования по 4К слов при записи и при считывании.

Работа выполнена в Лаборатории ядерных реакций ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1987

Перевод О.С.Виноградовой

Gridnev G.F. et al.
FIFO Buffer Memory of 16K Word Capacity,
Each 16 Bits

13-87-582

A model of FIFO buffer memory (capacity of 16K words, each 16 bits) of a wide application is described. It has been designed in CAMAC construction 2M wide. The data is written and read independently across the connectors on a face panel via the protocol of asynchronous transfer. Two regimes are realised in read and write cycles - the regime of leveling and that of packeting by 4K words.

The investigation has been performed at the Laboratory of Nuclear Reactions, JINR.

Communication of the Joint Institute for Nuclear Research. Dubna 1987