

8603

ОБЪЕДИНЕННЫЙ  
ИНСТИТУТ  
ЯДЕРНЫХ  
ИССЛЕДОВАНИЙ  
ДУБНА



8603

Экз. чит. зал

13 - 8603

В.Ф.Борейко, В.М.Гребенюк, В.Г.Зинов

БЛОКИ СОВПАДЕНИЙ  
НА ИНТЕГРАЛЬНЫХ СХЕМАХ

1975

13 - 8603

В.Ф.Борейко, В.М.Гребенюк, В.Г.Зинов

**БЛОКИ СОВПАДЕНИЙ  
НА ИНТЕГРАЛЬНЫХ СХЕМАХ**

*Направлено в ПТЭ*

**Научно-техническая  
библиотека  
ОИЯИ**

ОИЯИ

Использование интегральных схем позволяет разрабатывать электронные блоки, обладающие высокой надежностью, широкими функциональными возможностями и идентичными характеристиками. Однако следует заметить, что наряду с этими несомненными достоинствами широкополосность даже наиболее быстродействующей ЭСЛ-серии 138<sup>1/1</sup> невысока и составляет ~100 МГц, в то время как полоса туннельных диодов составляет ~1 ГГц. Это надо учитывать при построении пороговых элементов, в частности, таких, как элемент отбора схем совпадений. Удовлетворительными пороговыми свойствами элемент отбора совпадений, выполненный полностью на интегральных схемах, обладает для сигналов длительностью более  $5 \div 10 \text{ нс}^2$ . С учетом сказанного целесообразно использовать для элемента отбора комбинацию из туннельного диода и интегральных схем. В этом случае сохраняются пороговые свойства туннельного диода и добавляются преимущества интегральных схем. Такой элемент описывается в работе<sup>3</sup>, однако, на наш взгляд, он содержит значительное количество навесных элементов и требует подстройки режимов.

Предлагаемый элемент отбора, на основе которого выполнены схемы совпадений, представлен на рис. 1.

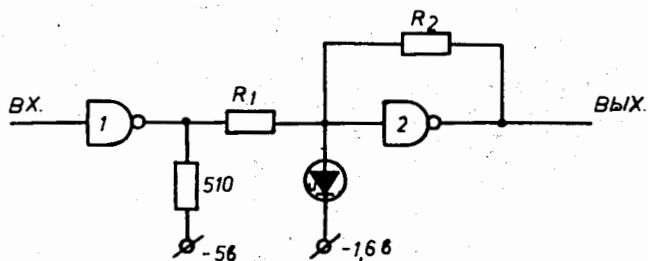


Рис. 1. Принципиальная схема элемента отбора совпадений.

Преимуществами этой схемы являются уменьшение величины петли гистерезиса ТД и повышение его нагрузочной способности.

Схема работает следующим образом. Запуск ТД осуществляется через резистор R1 выходным эмиттерным повторителем микроэлемента 1. В исходном состоянии ТД смещен в прямом направлении током, текущим через резистор R2, и находится на восходящей туннельной ветви характеристики. С приходом входного сигнала ток через резистор R1 возрастает, и при достижении суммарным током через резисторы R1 и R2 значения  $I_{max}$ , рабочая точка ТД переключается на диффузионную ветвь характеристики. Через определенный промежуток времени, равный задержке распространения сигнала, состояние выхода элемента 1 изменяется. Ток, текущий через резистор R2, меняет направление, рабочая точка туннельного диода спускается вниз по диффузионной ветви и удерживается на ней входным током, текущим через R1. С окончанием входного сигнала ТД возвращается в исходное состояние. Таким образом, длительность выходного сигнала, получаемого с элемента отбора, равна длительности входного на уровне порога. В том случае, когда длительность входного сигнала меньше задержки элемента 2, длительность выходного сигнала равна величине задержки элемента 2, т.к. после окончания входного сигнала ТД удерживается на диффузионной ветви током, текущим через R2.

На рис. 2 представлена схема формирователя дли-

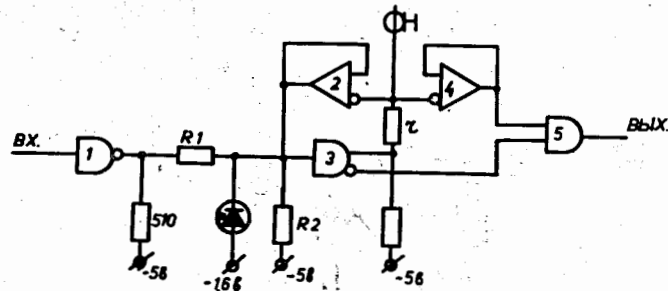


Рис. 2. Принципиальная схема формирователя длительности выходных сигналов.

тельности выходных сигналов. Поскольку окончание формируемого сигнала и приход следующего, входного сигнала, не имеют между собой временной связи, то на входе элемента 2 возможно возникновение "резаных" сигналов. Для более четкого отбора сигналов использован туннельный диод. ТД запускается током выходного эмиттерного повторителя, текущим через резистор R1. Запуск формирователя осуществляется короткими сигналами. На элементе 3 собран триггер Шмитта. В исходном состоянии выходной транзистор элемента 3 закрыт по базе и ток, задаваемый резистором R2, течет через ТД, смещая его в прямом направлении по туннельной ветви. С приходом входного сигнала ТД переключается в "высоковольтное" состояние, однако выходной транзистор элемента 3 еще закрыт. Триггер Шмитта срабатывает лишь тогда, когда отраженная волна от разомкнутого конца формирующего кабеля возвратится, и суммарный сигнал на входе 3 превысит величину порога. При этом состояние выхода 3 изменится, откроется выходной эмиттерный повторитель, и ток, задаваемый R2, потечет через выходной транзистор, а рабочая точка туннельного диода перейдет в начало вольт-амперной характеристики. Триггер Шмитта 4 работает параллельно с элементом 3. Причем сигнал с его выхода длится с момента прихода отраженной волны на вход 4 до момента окончания сигнала в линии. Сигналы с инверсного выхода 2 и выхода 4 складываются на выход 5. Таким образом, с выхода 5 снимается сигнал, равный учетверенной длине кабеля. Волновое сопротивление кабеля согласуется сопротивлением  $r$  в эмиттере прямого выхода 2. При отключенном кабеле длительность сигнала на ТД равна сумме задержек распространения сигналов в элементах 2 и 3. Следует заметить, что во время присутствия сигнала на выходе элемента 4 туннельный диод блокирован и не реагирует на входные сигналы.

На основе этих элементов построены схемы совпадений. Принципиальная схема блока стробируемых совпадений представлена на рис. 3.

Блок состоит из четырех идентичных каналов и канала "Строб". Входные эмиттерные повторители согласуют

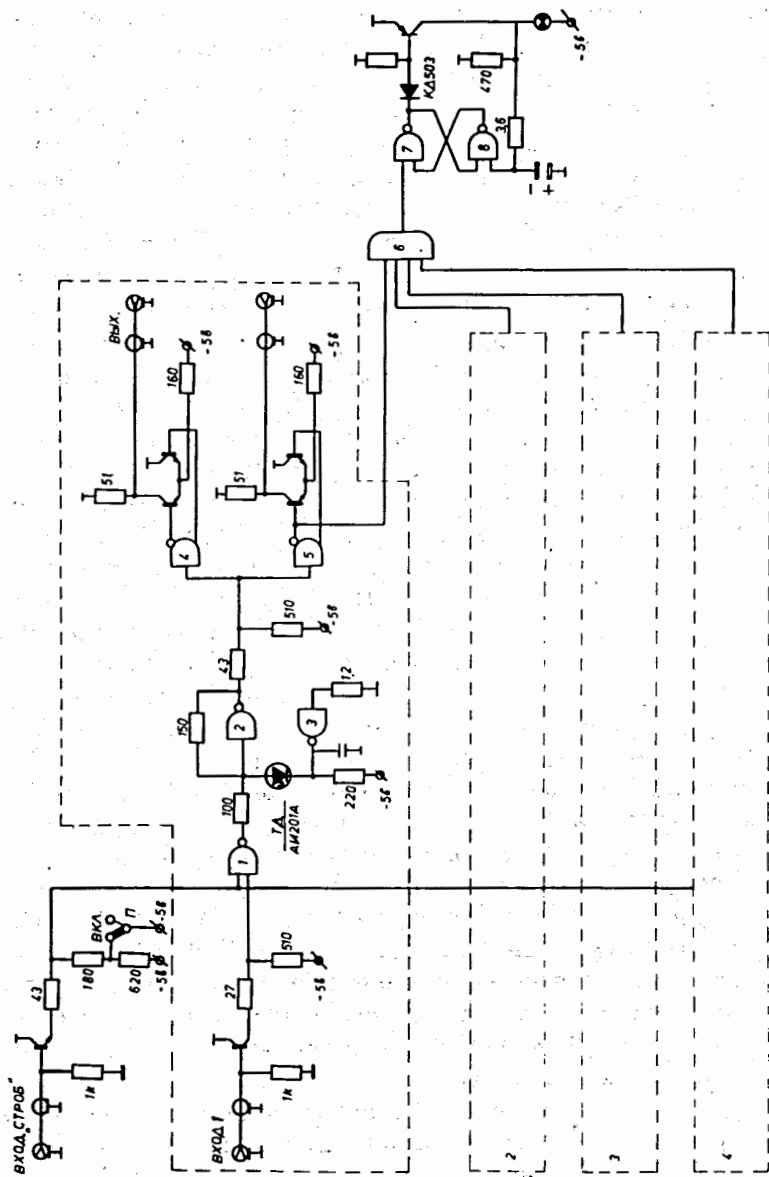


Рис. 3. Принципиальная схема блока стробируемых совпадений.

уровни входов и ЭСЛ-микросхем. Совпадения сигнала "Строб" с сигналами каждого из каналов выделяются элементом 1. ТД и элемент 2 - элемент отбора совпадений. Элемент 3 задает постоянный уровень 1,6 В. Элементы 4,5 и токовые ключи на транзисторах - формирова-тели уровней выходных сигналов. Элемент 6 - сумматор. На элементах 7,8, диоде, транзисторе и лампочке накали-вания собрана визуальная индикация работы блока. Ин-дикация срабатывает при появлении сигнала на любом из выходов схемы. Переключатель П осуществляет вы-ключение канала "Строб".

На рис. 4 представлена принципиальная схема блока совпадений. Он состоит из двух идентичных каналов, реализующих логические функции  $1 \cdot 2 \cdot 3 \cdot \bar{4}$  и  $6 \cdot 7 \cdot 8 \cdot \bar{5}$ . Кроме того, наличие связи между прямыми выходами элемен-тов 11 и 12 /проводное "И"/ позволяет реализовать логическую функцию  $1 \cdot 2 \cdot 3 \cdot 6 \cdot 7 \cdot 8 \cdot \bar{4} \cdot \bar{5}$ . Назначение элемен-тов принципиальной схемы следующее: входные эмиттер-ные повторители согласуют уровни входов и ЭСЛ-ми-кросхем; элементы 2÷9 - схемы управления каналами, причем наличие инверсного выхода в элементах 5 и 6 превращают соответствующие каналы в каналы антисов-падений. Элементы 11 и 12 выделяют совпадения; ТД1, ТД2, ТД3 и 16, 17, 18 - элементы отбора совпадений. Формирователи длительности /ФД/ выходного сигнала одинаковы для всех каналов /на принципиальной схеме изображен один канал/. Элемент 10 укорачивает выход-ной сигнал. Наличие элемента 24 и переключателя П9 по-зволяет изменять режим работы ФД. В положении "Форм" работа ФД аналогична описанной выше, в другом поло-жении переключателя выходной сигнал равен времени перекрытия входных сигналов, но не менее 5 нс. Каждый канал схемы имеет визуальную индикацию работы. Эле-менты 1 и 10 задают уровень 1,2 В; 13 и 15 - 1,6 В, 14 и 21 - 0,8 В. Переключатели П1-П8 осуществляют включение соответствующих каналов.

Разрешающее время блоков совпадений определяется длительностью входных сигналов. Максимальное быстродействие блоков по выходу - не менее 90 МГц. При работе блока совпадений в режиме формируемого по длительности выходного сигнала быстродействие не менее 50 МГц. Задержка выход - вход для схемы стробируемых совпадений - не более 15 нс, для схемы совпадений - не более 25 нс. Блоки выполнены на микросхемах серии 138, в стандарте "Вишня". Питание - 6 В, токи, потребляемые блоками, не более 500 мА и 1,2 А для стробируемых совпадений и совпадений, соответственно.

Электрически и механически описанные блоки полностью стыкуются с системой наносекундных логических блоков<sup>1/4</sup>.

В заключение авторы пользуются случаем, чтобы выразить благодарность Ю.Г.Будяшову за полезные обсуждения и Н.А.Блинову за монтаж блоков.

Литература

1. К.А.Валиев и др. *Электронная промышленность*, № 7, стр. 56-59, 1972.
2. В.А.Арефьев, С.Г.Басиладзе. *Препринт ОИЯИ*, 13-7388, Дубна, 1973.
3. Ю.Б.Бушнин, А.Ф.Дунайцев, В.А.Сенько. *Препринт ИФВЭ СЭФ* 72-49, 1972.
4. В.Ф.Борейко, Ю.Г.Будяшов, Ю.М.Валуев, В.М.Гребенюк, В.Г.Зинов, Б.С.Краснобородов. *Препринт ОИЯИ*, 13-6396, Дубна, 1972.

Рукопись поступила в издательский отдел  
13 февраля 1975 года.

Рис. 4. Принципиальная схема блока совпадений.

