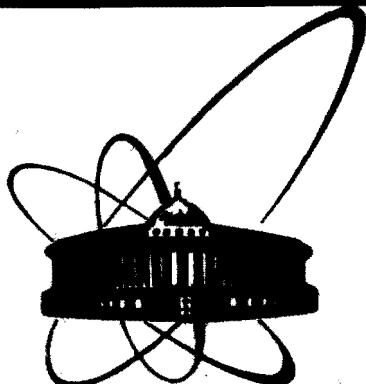


86-742



**СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА**

13-86-742

В.А.Вагов, М.Л.Коробченко, А.П.Сиротин

**БЛОК УПРАВЛЕНИЯ И КОНТРОЛЯ
В СТАНДАРТЕ КАМАК
НА БАЗЕ МИКРОПРОЦЕССОРА К1801ВМ1**

1986

ВВЕДЕНИЕ

В настоящее время в области производства больших интегральных схем (БИС) наблюдается значительный прогресс. Доступность, большие функциональные возможности БИС открывают широкие перспективы их применения в блоках КАМАК, вытесняя схемы средней степени интеграции. Наиболее перспективным представляется путь создания в блоках микропроцессорной шины под управлением микропроцессора (МП), на который ориентированы применяемые БИС. Например, универсальный модуль управления и обработки в стандарте КАМАК на основе микропроцессора^{1/1} K580ИК80А имеет встроенную микропроцессорную шину с подключенными БИС. Сопряжение магистрали КАМАК с микропроцессорной шиной в этом блоке не является полным и обеспечивает доступ с магистрали КАМАК только к ОЗУ микропроцессора.

В настоящей работе представлен иной подход к созданию микропроцессорной шины в блоке КАМАК, который отличается полной "прозрачностью" микропроцессорной шины с магистрали КАМАК. Это позволяет получить доступ не только к ОЗУ, но и ко всем БИС, подключенным к микропроцессорной шине. Основным элементом предлагаемого блока управления и контроля (БУК) на основе МП K1801ВМ1 является сопряжение магистрали КАМАК с микропроцессорной шиной Q.

1. СОПРЯЖЕНИЕ МАГИСТРАЛИ КАМАК С ШИНОЙ Q

Выбор микропроцессора типа K1801ВМ1 обусловлен его программной совместимостью с большинством ЭВМ ИЦ ЛНФ^{2/2}, а также функциональными возможностями БИС данной серии^{3/3}.

Блок-схема сопряжения магистрали КАМАК с шиной Q представлена на рис. 1. Емкость ОЗУ 4К x 16 бит предполагается достаточной для большинства задач управления и контроля систем авто-

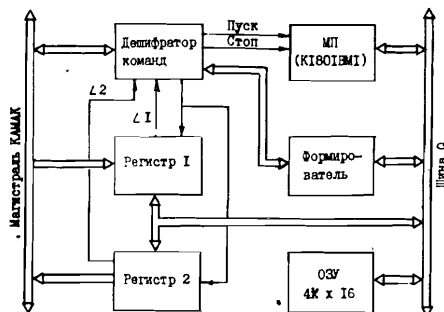


Рис. 1. Блок-схема сопряжения магистрали КАМАК с шиной Q.

матизации физического эксперимента. Микропроцессорная шина Q работает под управлением либо МП, либо формирователя, который вырабатывает сигналы управления по командам магистрали КАМАК, связанным с обращением к шине Q. Дешифратор команд реализует следующую систему команд:

FOA0	— чтение регистра 2,	Q = 1;
F8A0	— проверка запроса от регистра 1,	Q = L1;
F8A1	— проверка запроса от регистра 2,	Q = L2;
F8A2	— проверка занятости шины Q,	Q = BSY;
F16A0	— запись данных в регистр 1, пуск цикла "Вывод" шины Q,	Q = 1;
F16A1	— запись адреса в регистр 1, пуск цикла "Ввод" шины Q,	Q = 1;
F16A2	— запись данных в регистр 1 без обращения к шине Q,	Q = 1;
F24A0	— запрет работы МП, перевод его в отключенное от шины Q состояние,	Q = 0;
F26A0	— запуск выполнения программы с адреса ОЗУ, записанного в регистре 1,	Q = 0;
Z	— общий сброс всех устройств на шине Q.	

Регистры 1 и 2 служат для временного хранения информации при обмене данными между магистралью КАМАК и шиной Q. Оба регистра с шины Q имеют адрес 177716_8 , регистр 1 для чтения, а регистр 2 для записи. Этот адрес использует МП для начального пуска программы, причем младший байт воспринимается равным нулю.

При занесении данных в регистр 1 вырабатывается запрос L1, который сбрасывается только после чтения регистра с шины Q. При занесении данных в регистр 2 так же вырабатывается запрос L2, который будет сброшен после чтения регистра с магистрали КАМАК. Запросы L1, L2 доступны для проверки с магистрали КАМАК по соответствующим командам, а с шины Q — по адресу 160000_8 для чтения. Это обеспечивает синхронизацию обмена информацией между магистралью КАМАК и шиной Q в процессе выполнения микропроцессором какой-либо программы.

Регистр 1 содержит 16 разрядов и позволяет адресоваться к любому устройству на шине Q. Для чтения необходимо выполнить следующую последовательность команд:

F16A1	— запись адреса в регистр 1; пуск цикла "Ввод" шины Q; прочитанные данные заносятся в регистр 2;
FOA0	— чтение регистра 2.

Для записи необходимо выполнить следующие команды:

F16A2	— запись в регистр 1 без обращения к шине Q;
F16A0	— запись данных в регистр 1, пуск цикла "Вывод" шины Q с этими данными по адресу, записанному предыдущей командой в регистр 1.

Таким образом, сопряжение магистрали КАМАК с шиной Q позволяет получить доступ к любому адресуемому элементу на шине Q, управлять микропроцессором во время выполнения программы управления и контроля.

2. БЛОК УПРАВЛЕНИЯ И КОНТРОЛЯ

Во многих измерительных модулях ЛНФ^{/4/} существует необходимость контроля за интенсивностью счета различных детекторов. До настоящего времени эта задача решалась специальными счетчиками в стандарте КАМАК^{/5/}. Использование БИС типа K580ВИ53 в блоке управления и контроля позволяет контролировать 9 каналов счета в заданных пределах. На рис. 2 представлена блок-схема БУК. Часто задачи управления и контроля не требуют сложной системы прерываний, и очень удобно использовать для этих целей аппаратные прерывания микропроцессора K1801BM1: по векторам 100_8 (1PQ2) и 270_8 (1PQ3). В БУК используется аппаратное прерывание по вектору 100_8 от "стартов реактора", которые служат контрольными точками для измерения интенсивности счета в 9 каналах счета.

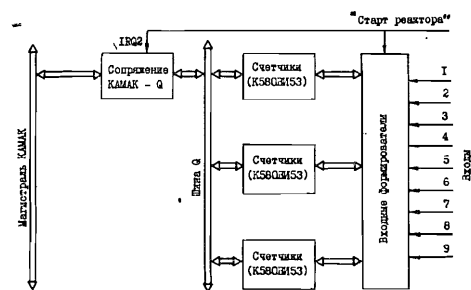


Рис. 2. Блок-схема блока управления и контроля.

На рис. 3 представлена структурная схема алгоритма программы контроля. По "старту реактора" программа проводит выборку 9 счетчиков и их повторный пуск с 0. Каждый счетчик имеет 16 разрядов и регистр управления. После анализа данных программа заносит в регистр 2 соответствующие разряды:

- 0 — счет по данному каналу находится в заданных пределах;
- 1 — счет по данному каналу вышел из допустимого диапазона.

На выборку информации из 9 счетчиков затрачено 180 мкс,

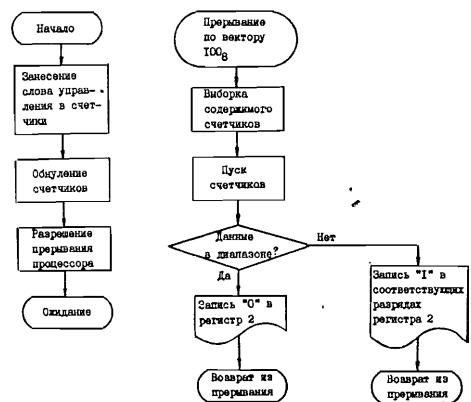


Рис. 3. Структурная схема алгоритма программы контроля.

включая 12 мкс на аппаратную обработку прерывания. БУК может быть использован как блок широкого применения в различных измерительных модулях ЛНФ.

ЗАКЛЮЧЕНИЕ

Блок управления и контроля в стандарте КАМАК на основе микропроцессора K1801BM1 реализует новый подход к созданию микропроцессорных шин в блоках КАМАК. Полная "прозрачность" шины Q магистрали КАМАК имеет неоспоримые преимущества: — возрастает возможность тестирования функциональных элементов, БИС микропроцессорного блока; — при частичном выходе из строя элементов блока можно сохранить его работоспособность путем смены программы в ОЗУ; — при выходе из строя МП можно передать управление элементами блока ЭВМ, к которой подключен КАМАК.

Таким образом, существенно повышается надежность микропроцессорных блоков в стандарте КАМАК. Схема сопряжения магистрали КАМАК с шиной Q, разработанная для БУК, может быть применена для создания целого ряда микропроцессорных блоков в стандарте КАМАК для автоматизации физического эксперимента. Блок управления и контроля выполнен в станции КАМАК 1 М, содержит 40 интегральных схем.

ЛИТЕРАТУРА

1. Романов Е.Г. и др. — ПТЭ, 1985, №5, с.71.
2. Вагов В.А. и др. ОИЯИ, 10-82-351, Дубна, 1982.
3. Малашевич Б.М. и др. — Микропроцессорные средства и системы, 1984, №4, с.3.
4. Останевич Ю.М. ОИЯИ, P13-85-310, Дубна, 1985.
5. Вьонг Дао Ви и др. Цифровые блоки в стандарте КАМАК (выпуск IX). ОИЯИ, 10-81-755, Дубна, 1981, с.20.

Рукопись поступила в издательский отдел
25 ноября 1986 года.

Вагов В.А., Коробченко М.Л., Сиротин А.П.

13-86-742

Блок управления и контроля в стандарте КАМАК
на базе микропроцессора K1801BM1

Блок управления и контроля в стандарте КАМАК на базе микропроцессора K1801BM1 предназначен для контроля за частотой счета по девяти входам. Разработан новый подход к созданию микропроцессорных шин в блоках КАМАК, позволяющий обеспечить доступ с магистрали КАМАК ко всем элементам микропроцессорной шины. Это приводит к повышению надежности, облегчает тестирование и настройку блока. Схема сопряжения магистрали КАМАК и шины Q может быть применена для создания целого ряда микропроцессорных блоков в стандарте КАМАК для автоматизации физического эксперимента.

Работа выполнена в Лаборатории нейтронной физики ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1986

Перевод О.С.Виноградовой

Vagov V.A., Korobchenko M.L., Sirotin A.P.

13-86-742

CAMAC Control and Monitoring Block

CAMAC control and monitoring block on the base of K1801BM1 microprocessor is intended for monitoring the count frequency over nine inputs. A new approach to creation of microprocessor buses in CAMAC blocks is developed. It permits to provide an approach from CAMAC line to all elements of the microprocessor bus. It increases the reliability, facilitates block testing and adjustment. Circuit of conjunction of CAMAC-bus and Q-bus could be employed for creating CAMAC microprocessor block line in order to automatize physical experiments.

The investigation has been performed at the Laboratory of Neutron Physics, JINR.

Communication of the Joint Institute for Nuclear Research. Dubna 1986