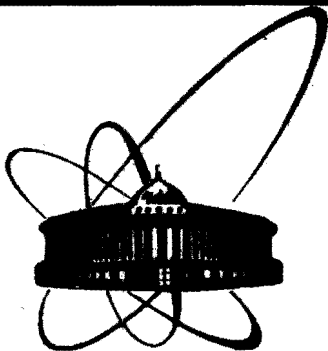


86-538



**СООБЩЕНИЯ  
ОБЪЕДИНЕННОГО  
ИНСТИТУТА  
ЯДЕРНЫХ  
ИССЛЕДОВАНИЙ  
ДУБНА**

13-86-538

**В.Н.Замрий**

**МНОГОКАНАЛЬНЫЕ РЕГИСТРАТОРЫ  
ОДНОКРАТНЫХ ИМПУЛЬСНЫХ СИГНАЛОВ**

**1986**

Регистраторы однократных импульсных сигналов <sup>/1,2/</sup> находят все более широкое применение при исследованиях и измерениях параметров быстро протекающих однократных процессов. При большом числе  $M$  параметров часто требуется быстрое преобразование и запоминание величины аналоговых сигналов для последующих измерений, в ходе исследуемого процесса или после его окончания. Продолжительность и погрешности хранения аналоговых величин в  $M$  измерительных каналах зависят от длительности выбора и коммутирования в мультиплексоре/МП/, кодирования в аналого-цифровом преобразователе /АЦП/ и регистрации в запоминающем устройстве /ЗУ/. Мультиплексированное измерение  $M$  сигналов осуществляется в режимах последовательного сканирования или выбора по какой-либо программе <sup>/3/</sup>, причем для синхронизации используется запускаемый генератор серии импульсов /ГС/. Такие блоки составляют многоканальный АЦП /АЦПМ/, являющийся основой построения быстрого тракта мультиплексированного измерения амплитудных и временных параметров <sup>/4/</sup>. В измерительный тракт вводится процессор для отбора и обработки/например, нормировки и сжатия/ регистрируемой информации <sup>/5/</sup>. Продолжительность нормировки процессором, например, микро-ЭВМ, ограничена как недопустимыми задержками измерений параметров процесса, так и увеличением времени и погрешности хранения аналоговых сигналов. Необходимое повышение пропускной способности измерительного тракта на 1-2 порядка достижимо при применении встраиваемого блока специализированного процессора /СП/ с малым временем операций умножения и деления <sup>/6/</sup>. В результате проведенных разработок созданы модули многоканальных регистраторов, в которых обеспечивается программно-управляемый выбор или синхронное однократное и периодическое сканирование всех  $M = 10^2 - 10^3$  сигналов, а также  $M$  значений выбранного сигнала, со скоростью  $0 \div 10^5 \text{ с}^{-1}$ , и последующий вывод /8-12/-разрядных данных через магистраль и контроллер КАМАК, ЭВМ. Они применимы в качестве многоходовых регистраторов сигналов  $M$  измерительных каналов и регистраторов последовательностей значений, формы сигналов в заданных временных интервалах,  $M$  временных каналов.

Общая структурная схема многоканального регистратора показана на рис.1, где: 1÷3 - входы аналоговых сигналов, импульсов запуска и синхронизации; 4÷8 - блоки МП, АЦП, СП и ЗУ с их связями; 9 - магистраль крейта КАМАК. Блок МП, построенный по схеме модуля мультиплексора <sup>/7/</sup>, для применения в быстром тракте модифицирован: длительность коммутирования и установления уровня сигнала сокращена /к выходу группы 32 аналоговых ключей подключен операционный усилитель К154УД3 с временем установления 0,5 мкс

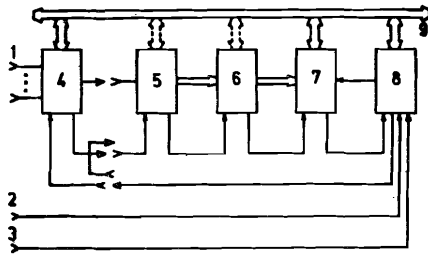


Рис. 1.

при погрешности сигнала  $0,1\%$ , и зависящая от нее длительность выходного импульса /задержка запуска АЦП/ уменьшена с 20 до 3-4 мкс. Блоки АЦП, ЗУ и ГС размещены на основной плате АЦПМ, а блок СП - на дополнительной плате модуля КАМАК двойной ширины. Блок СП построен по минимизированной схеме для вычисления функций нормировки с делением 12-разрядных чисел за 6-8 мкс /при использовании БИС микропроцессорного комплекта К589ИК02, ИК03, ИР12/<sup>8/</sup>.

При организации последовательности циклов сканирования, кодирования, нормирования и регистрации с минимальным периодом повторения Т предусмотрены возможности более быстрого выполнения их без обращения к магистрали КАМАК. Число измерительных каналов  $M = C \cdot K$  ограничено емкостью С используемого буферного ЗУ и коэффициентом сжатия регистрируемой информации, например, числом  $K \geq 2$  слагаемых функции нормировки. Задержка начала обработки поступившего кода АЦП меньше Т при совмещении циклов кодирования и нормировки, время нормировки не превышает  $T \cdot K$  при имеющих место величинах Т и К, и не происходит заметного снижения скорости кодирования сигналов. Число циклов регистрации С, период Т, режимы работы модулей МП и АЦПМ устанавливаются программно, по командам КАМАК. После запуска импульсом, синхронизированным с исследуемым процессом, поступающие импульсы сканирования с выхода ГС вызывает в МП коммутирование входов. Затем ответные выходные импульсы МП запускают последовательности циклов АЦП, СП и ЗУ, отсчет числа циклов и изменение адреса ЗУ. Когда выход ГС отключен, запуск этих циклов возможен после выполнения выбора и сканирования входов МП по командам КАМАК. Когда выход ГС соединен непосредственно с входом запуска АЦП, значения сигнала, присутствующего на выбранном входе МП и АЦП, регистрируются с периодом Т, кратным периоду следования импульсов синхронизации. После отсчета С циклов выключается ГС и генерируется сигнал запроса для программной организации вывода данных из буферного ЗУ регистратора. Для улучшения динамических характеристик и расширения применения регистратора дополнительно вводятся быстрые аналоговые схемы выборки и хранения /СВХ/ перед АЦП, буферный регистр ЗУ /с параллельным и последовательным входами для занесения кодов АЦП или СП/<sup>8/</sup> и регистр статуса. Разработаны многоканальные нормирующие преобразователи с запоминанием амплитуды коротких импульсов /АП-8/<sup>8/</sup> и малых временных интервалов /ВАП-4/<sup>9/</sup>, а также аналоговых сигналов низкого уровня /НП-4 и ГНП/<sup>10/</sup>, подключаемые к входам модулей МП и АЦПМ /без быстрой СВХ/. Далее рассмотрены особенности основных схем регистраторов.

Первая схема /АЦП-12М/ была разработана с учетом требуемых характеристик быстрого тракта мультиплексированного измерения

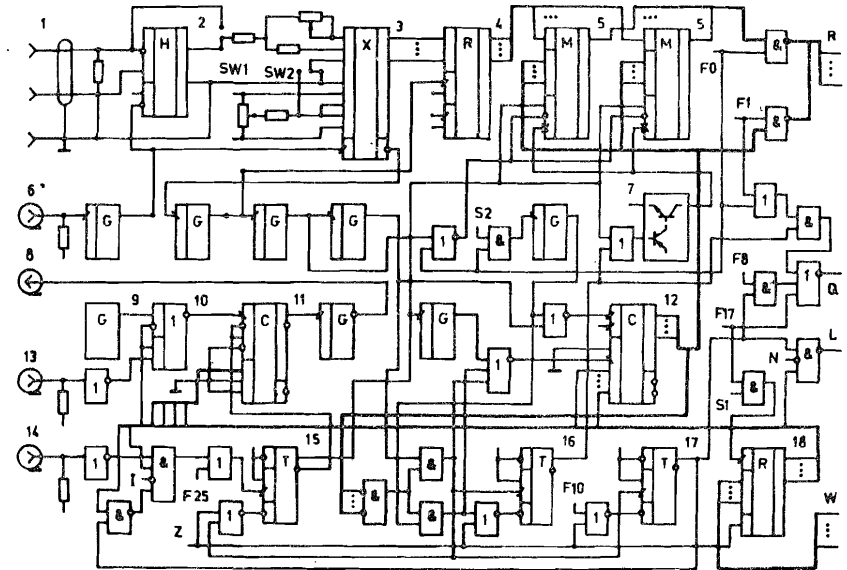


Рис. 2.

амплитудных и временных параметров<sup>4/</sup>, групп импульсных сигналов ускорителя ЛИУ-30<sup>11/</sup>, поступающих с частотой  $0 \div 50 \text{ с}^{-1}$  по параллельным каналам одновременно или с малой задержкой. Для решения этих задач обеспечивается выбор и сканирование сигналов, а также значений сигнала с периодом  $T \geq 5 \div 40$  мкс и регистрация 1  $\div$  256 12-разрядных данных.

На схеме, приведенной в несколько упрощенном виде /рис. 2/, показаны: 1, 6, 14 - входы аналогового сигнала, импульсов сканирования и запуска; 2 - СВХ; 3 - АЦП; 4, 5, 7 - буферный регистр, ЗУ и ключ питания; 8 - выход импульсов сканирования; 9, 10, 13 - генератор, переключатель и вход импульсов синхронизации; 11 - счетчик-делитель частоты; 12 - счетчик адреса; 15  $\div$  17 - триггеры режимов регистрации, вывода и сигнала запроса; 18 - регистр статуса, причем 4, 10  $\div$  12, 15  $\div$  17, 18 соответственно ИС типа К155ИР1, ЛР1, ИЕ8, ИЕ7, ТМ2, ТМ5, 5 - К505РУ4 и 7 - транзисторы КТ361, КТ603, а также формирующие одновибраторы G с динамическими входами, реагирующими на указанные изменения сигнала, и элементы И, ИЛИ с прямыми и инверсными входами и выходами. Используемые команды и сигналы КАМАК:  $N \cdot A(0) \cdot F(0)$  - чтение данных и изменение адреса,  $X=1, Q=1$  по условию,  $F(1)$  - чтение адреса,  $X=1, Q=1$  по условию;  $F(8)$  - проверка запроса,  $X=1, Q=L$ ;  $F(10)$  - сброс запроса,  $X=1, Q=0$ ;  $F(17)$  - запись статуса,  $X=1, Q=1$ ;  $F(24)$  - запрещение запроса,  $X=1, Q=0$ ;  $F(25)$  - запуск регистрации,  $X=1, Q=0$ ;  $F(26)$  - разрешение запроса,  $X=1, Q=0$ . Значения разрядов

кода, хранимого в регистре статуса, определяют режимы работы: P1/P1 - запрос разрешен/не разрешен; P2/P2 - запуск регистрации разрешен/не разрешен; P3/P3 - синхронизация разрешена/не разрешена; P4/P4 - запуск регистрации однократный/не однократный; P5 ÷ P12 - код числа C = 1 ÷ 255; P13 ÷ P16 - период T, 2T, 4T, 8T, где T = 8T<sub>c</sub> и T<sub>c</sub> - период следования импульсов синхронизации. При P3 = 0 разрешены импульсы внутреннего генератора с заданным периодом T<sub>c</sub> = 0,6 мкс. Сигналы контроллера I и Z.S2 используются для запрета запуска и начальной установки P1 = P2 = P3 = P4 = L = 0. Команды F/24/ и F/26/ меняют значение разряда P1. При P1 = 1 разрешается передача запроса, генерируемого после выполнения C циклов регистрации. Запуск регистрации внешним импульсом разрешен при условии I·P2·(P4·L) = 1. Однократный запуск регистрации при P4 = 1 возможен после программного сброса сигнала L. Это позволяет сохранять данные однократно регистрируемых процессов или сигналов.

Работа этой схемы иллюстрируется временными диаграммами /рис.3/, приведенными для режимов регистрации /T1/ двух сигналов с периодом 2T = 10 мкс и вывода данных /T2/. Сигнал разрешения 1 устанавливается при записи статуса. Разрешенным импульсом запуска 2 либо стробом F(25)·S1 включается триггер режима регистрации. Его сигнал 3 разрешает работу счетчика-делителя частоты синхроимпульсов, запись данных в ЗУ и занесение кода C импульсом 4 в счетчик адреса. С выхода

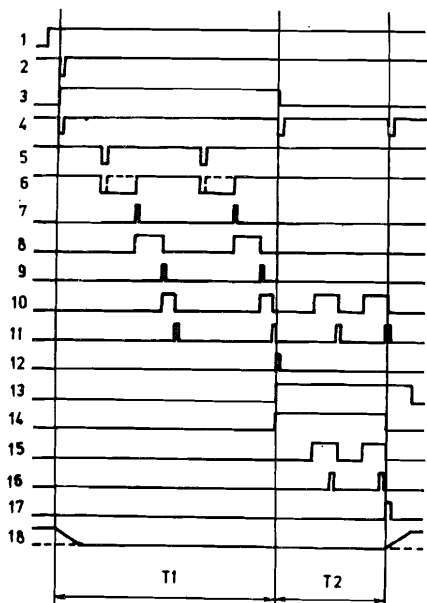


Рис.3.

счета счетчика-делителя поступают импульсы 5, причем первый из них с задержкой, определяемой половиной величины периода, а последующие - с установленной величиной периода. Они подаются с выхода сканирования на его вход непосредственно или через формирователь МП выходных импульсов 6, расширенных на время коммутирования МП. Задержанным импульсом 7 включается режим выборки СВХ и АЦП. После окончания сигнала 8 работы АЦП формируется последовательность импульсов: 9, 10 и 11 - для занесения кода АЦП в буферный регистр, на время записи в ЗУ и затем для вычитания "1" в счетчике адреса. Когда код адреса становится равным 0, разрешается прохождение последнего импульса 12 для сброса сигнала

регистрации 3. Одновременно включаются сигналы триггеров запроса 13 и режима вывода 14, затем заносится код C в счетчик адреса импульсом 4. Сигнал 15 команды F(0) подается на время чтения 10 кода ЗУ, причем условием ответа Q=1 является сигнал режима вывода 14. После окончания строба 16 команды F(0)·S2 формируется импульс 11 для последующего вычитания "1" в счетчике адреса. Если код адреса равен 0, разрешается прохождение импульса 17 для сброса сигнала 14. При этом снова может быть занесено число C и повторено чтение данных /при Q=0/. С целью уменьшения значительного нагрева включение питания 18 цепей управления ЗУ возможно только на время сигналов 3 и 14. Частота запуска - от 0 до  $\sim 1/T(C+1) \leq 10^2 \div 10^5$  с<sup>-1</sup>.

Аналоговая часть схемы выполнена с использованием совместимых по своим характеристикам гибридных БИС<sup>12/</sup>: быстрой СВХ и 12-разрядного АЦП с временем преобразования до 2,8 мкс. Время выборки - 0,2 мкс при погрешности сигнала 0,1%, задержка включения режима хранения - 0,02 мкс и погрешность 0,01 мВ/мкс, величина дискреты 2,5 мВ, погрешности квантования и нелинейности  $\pm 0,5$  дискреты определяют прецизионные характеристики измерительного тракта. Возможное смещение "0" шкалы / $\sim 10$ мВ/ и погрешность преобразования в конце шкалы / $\pm 0,1\%$ / корректируются практически полностью подстрочечными резисторами. Для питания необходимых стабильные источники  $\pm 15$  В/0,1 А/, +5 В /0,25 А/ с высокочастотной развязкой. При инвертирующей СВХ с коэффициентом передачи  $-1 \pm 0,1\%$  может быть введен переключателем SW2 режим преобразования двухполярного сигнала  $\pm 5,12$  В. При преобразовании быстро меняющихся импульсных сигналов подключение СВХ уменьшает в  $\sim 10$  раз время выборки и динамические погрешности. Частота преобразований сигналов - 0-0 ÷ 230 /125/ кГц определяется периодом T  $\geq 4,3/8,0/$  мкс при длительностях импульсов 5/6/, 7 ÷ 11 соответственно 0,3/4,0/; 0,3; 2,8; 0,2; 1,0; 0,2 мкс, может приближаться к пределу 250-300 кГц при частичном совмещении периодов. Схема рис.2 выполнена с применением 60 ИС, БИС, причем схема управления и интерфейса содержит 46 ИС, и для них требуется питание: +6 В /1,7 А/, -12 В/0,5А/,  $\pm 24$  В /0,1 А/.

Вторая схема /АЦПМ/, разработанная с учетом опыта применения первой, отличается более гибкой организацией однократных и повторяемых циклов как регистрации, так и вывода, и более удобна при регистрации формы импульсных сигналов: увеличено число регистрируемых данных C = 1 ÷ 1023, встроен аналоговый выход для контроля, индикации /на осциллографе/ как регистрируемой, так и выводимой информации, и введен режим индикации C данных с периодом T во время пауз между основными режимами. Варианты аналоговой части схемы - на основе прецизионных гибридных БИС и на основе менее дорогих и более доступных для применения полупроводниковых БИС - выполнены в виде отдельной, сменяемой части платы. На основной части платы КАМАК размещена общая схема управления и интерфейса регистраторов с различными входными преобразовате-

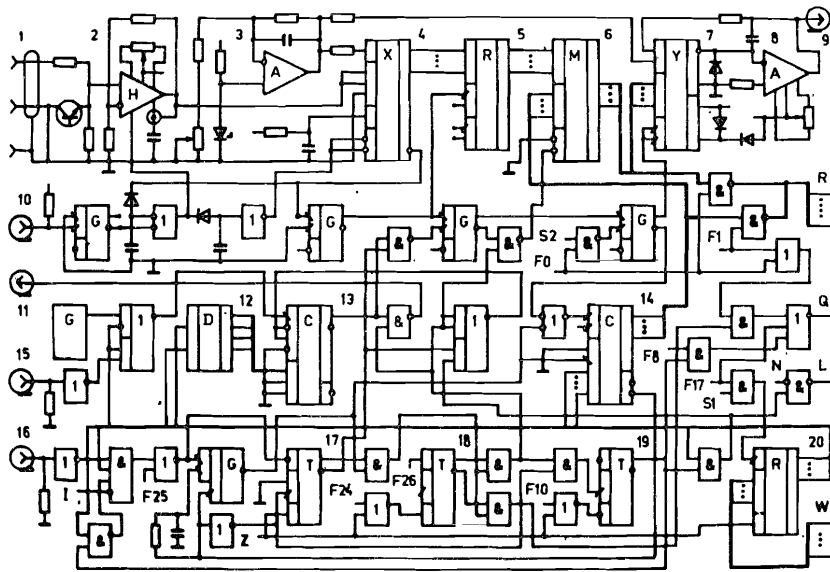


Рис. 4.

лами. Далее рассматриваются основные отличия второй схемы регистратора и варианта аналоговой схемы на полупроводниковых БИС с числом разрядов 8/12/.

На схеме рис.4 показаны: 1, 10, 15, 16 - входы аналогового сигнала, импульсов сканирования, синхронизации и запуска; 2 - СВХ; 3,8 - операционные усилители ОУ опорного напряжения и выходного аналогового сигнала; 4 - АЦП; 5, 6 - буферный регистр, ЗУ; 7 - цифро-аналоговый преобразователь ЦАП с регистрами; 9, 11 - выходы аналогового сигнала и импульсов сканирования; 12 - дешифратор кода; 13 - счетчик-делитель; 14 - счетчик адреса; 17 ÷ 19 - триггеры циклов, режима и запроса; 20 - регистр статуса, причем 6, 12, 20 - ИС типа К565РУ2, К155ЛИ1, ТМ8, а одно-вибраторы G - К155АГ3, АГ1 с логическими элементами. Назначение команд F(24) и F(26) - запрещение и разрешение режима регистрации, F(25) - запуск регистрации или вывода. Разряды P2 и P4 разрешают запуск и однократный запуск регистрации или вывода, P13 и P14 - число C соответственно 256 и 512, код P15 ÷ P16 - период T, 2T, 4T, 8T, причем  $T \geq 10$  мкс для внутреннего генератора при более медленных полупроводниковых БИС СВХ и АЦП.

Временные диаграммы /рис.5/ приведены для режимов регистрации /T1/ двух значений сигнала при  $T = 10$  мкс, вывода /T2/ и индикации /T3/. Сигнал 1 триггера режима включается и выключается стробом F(26) · S1 и F(24) · S1, тем самым разрешается регистрация либо вывод. Разрешенным импульсом запуска 2 либо стробом F(25) включается сигнал 3 триггера циклов. Одновременно формируется

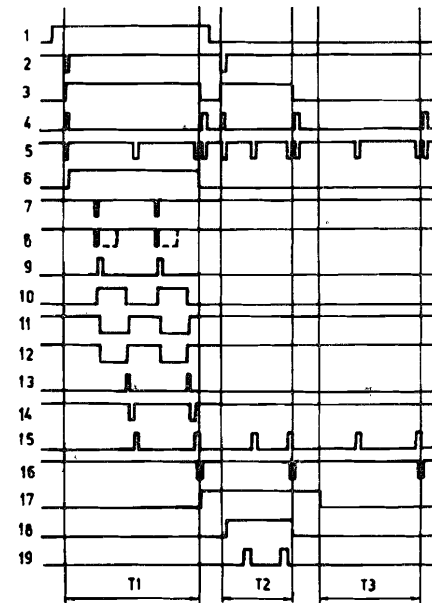


Рис.5.

импульс 4 занесения числа C в счетчик адреса и инвертированный импульс 5, после окончания которого происходит вычитание "1" в счетчике адреса, устанавливается начальный адрес /C-1/. Затем при включенном сигнале 1 устанавливается сигнал регистрации 6, разрешающий работу счетчика-делителя и прохождение его выходных импульсов 7 на выход сканирования. После окончания входного импульса сканирования 8 сформированный импульс 9 подается на логические элементы управления полупроводниковыми БИС аналоговой части схемы. При этом устанавливаются сигналы включения режима хранения 10 и затем преобразования 11, которые продлеваются поступившим сигналом 12 занятости АЦП. После окончания преобразования /12/ снимается сигнал 10 и подается импульс 13 занесения кода в регистр. Затем снимается сигнал 11 и формируется импульс 14 записи ЗУ. По окончании записи 14 формируются импульсы 15 и 5 для занесения кода ЗУ в регистры ЦАП и последующего изменения адреса. Если код адреса был равен 0, импульс 5 проходит на выход "заем" счетчика. Этот импульс 16 выключает сигналы 3,6, останавливая регистрацию, и включает запрос 17. Когда сигнал режима 1 выключен, аналогично устанавливаются начальный адрес после включения триггера циклов /3 ÷ 5/ и затем сигнал вывода 18, являющийся условием ответа Q=1 для команд чтения. По окончании строба 19 команд F(0) · S2 аналогично заносится код в ЦАП и затем изменяется адрес /15, 5/. Если код адреса равен нулю, импульс остановки вывода 16 снимает сигналы 3, 18. Режим индикации, разрешаемый при условии  $L \cdot P1 = 0$ , запрос сброшен или не разрешен, может начаться после окончания сигнала 3. При этом поступает разрешение работы счетчика-делителя, и его импульсы передаются для занесения кода ЗУ в ЦАП и изменения адреса. После окончания импульсов остановки 16 снова устанавливается /4,5/ адрес C-1 для начинающихся циклов индикации.

Аналоговая часть схемы рис.4 построена на основе полупроводниковых БИС СВХ<sup>12,13/</sup> и 8-разрядного функционального аналога АЦП<sup>14/</sup> среднего быстродействия. Подключаемая СВХ в режиме выборки действует как обычный ОУ с коэффициентом передачи сигнала  $\geq 1$  и подавлением синфазной помехи до 70 дБ. При емкости внешнего запоми-

нающего конденсатора  $0,5 \pm 1$  нФ время выборки  $\sim 3 \pm 4$  мкс сигнала 10В с погрешностью 0,1%, а погрешности хранения -  $60 \pm 20$  мВ/с и включения -  $20 \pm 6$  мВ. На время кодирования аналогового сигнала СВХ переключается в режим хранения с задержкой  $\sim 0,1$  мкс. БИС АЦП при величине дискреты 40 мВ и меньшей погрешности нелинейности имеет номинальное время преобразования 15 мкс, но реально оно для испытанных образцов - 4,5 мкс. Рабочая тактовая частота АЦП задается внешней RC-цепью. На входах запуска и считывания АЦП одновременно устанавливаются инвертированные сигналы включения на время кодирования и занесения кода в регистр. Смещение "0" шкалы /30-60 мВ/ и погрешности преобразования в конце шкалы / $\pm 3 \pm 5$  дискрет/ корректируются резисторами СВХ и ОУ опорного напряжения -10 В /К140УД6/. Частота преобразований сигналов -  $0 \pm 130$  /110/ кГц, при длительностях импульсов 7/8/, 10,  $13 \pm 15$  соответственно 0,5 /3,5/; 4,7; 0,2; 0,4; 0,4 мкс определяется периодом  $T \geq 6,2$  /9,2/ мкс и минимальным периодом выборки хранения 7,7 мкс. В схеме аналогового выхода 8/12/-разрядных регистраторов используется полупроводниковая БИС ЦАП /типа К572ПА2/ <sup>14</sup>, в составе которой 12-разрядные КМОП регистры с временем занесения информации более 0,3-0,4 мкс. При минимальных периодах T становится существенным и время установления выходного аналогового сигнала. В выходном каскаде использован ОУ с малым временем установления сигнала напряжения. Смещение нулевого уровня и погрешности преобразования / $\pm 20$  дискрет/ корректируются резисторами ОУ и цепи опорного напряжения ЦАП. Питание аналоговой части схемы: +5 В и  $\pm 15$  В, 0,03/0,1/ А, с использованием ИС стабилизаторов К142ЕН2. Схема /рис.4/ для 8/12/-разрядных регистраторов выполнена с применением 51/56/ БИС, ИС, причем в схеме управления и интерфейса - 37. Питание: +6 В /2 А/,  $\pm 24$  В /0,1 А/.

Созданные и рассмотренные выше модули многоканальных регистраторов однократных импульсных сигналов, различные их модификации прошли длительные испытания. Наборы модулей регистраторов с мультиплексорами и нормирующими преобразователями применяются при измерениях параметров групп однократных импульсных сигналов, используются при исследованиях однократных и периодически повторяющихся процессов ускорения и проводки пучка электронов ускорителя ЛИУ-30.

#### ЛИТЕРАТУРА

1. Батраков А.М. и др. Препринт ИЯФ 79-36, СО АН СССР, Новосибирск, 1979.
2. Ишмухаметов М.З., Пепёлышев Ю.Н. ОИЯИ, 11-12153, Дубна, 1979.
3. Замрий В.Н. ОИЯИ, 10-12041, Дубна, 1978.
4. Замрий В.Н. В кн.: XI Международный симпозиум по ядерной электронике. ОИЯИ, Д13-84-53, Дубна, 1984, с.142.

5. Замрий В.Н., Туфанов А.Е. ОИЯИ, Р10-81-347, Дубна, 1981.
6. Замрий В.Н. В кн.: XII Международный симпозиум по ядерной электронике. ОИЯИ, Д13-85-793, Дубна, 1985, с.240
7. Гуляев В.А. и др. ОИЯИ, 10-11927, Дубна, 1978.
8. Журавлев В.В., Замрий В.Н. ОИЯИ, 13-83-435, Дубна, 1983.
9. Замрий В.Н., Самойлов А.К. ОИЯИ, 13-85-587, Дубна, 1985.
10. Замрий В.Н., Роганов А.Б. ОИЯИ, 13-86-106, Дубна, 1986.
11. Журавлев В.В. и др. В кн.: Труды VI Всесоюзного совещания по ускорителям заряженных частиц. Дубна, 1983, т.2, с.312.
12. Data acquisition Products Catalog Supplement. Analog Devices. Norwood, 1979, p.293S, 231S, 513C/.
13. Федорков Б.Г. и др. Микроэлектронные цифро-аналоговые и аналого-цифровые преобразователи. "Радио и связь", М., 1984, с.17, 51.
14. Татхилл М., Бэртон Д.П. Электроника, 1979, №18, с.56.

Рукопись поступила в издательский отдел  
4 августа 1986 года.

Замрий В.Н.

13-86-538

Многоканальные регистраторы  
однократных импульсных сигналов

Разработаны программно-управляемые регистраторы, обеспечивающие выборку, сканирование сигналов  $M$  измерительных каналов, а также значений импульсного сигнала в  $M$  временных интервалах, с периодом  $T = (1 \div 8) 8T_c \geq 5 \div 40$  мкс, где  $T_c$  - период следования импульсов синхронизации. Последовательность циклов сканирования, кодирования, обработки и запоминания  $C = 1 \div 1023$  данных запускается внешним импульсом с частотой от 0 до  $\sim 1/T(C+1) \leq 10^2 \div 10^5$  с $^{-1}$ . Выбор режимов однократного либо периодического запуска, внешней либо внутренней синхронизации, разрешения запуска, запроса вывода, числа циклов  $C \leq M$  и периода  $T$  - программируемый. Рассмотрены схемы и временные диаграммы вариантов модуля КАМАК: в первом после регистрации генерируется запрос и включается режим вывода, а во втором программно разрешаются запуски циклов как регистрации, так и вывода, и в промежутках - индикация  $C$  данных с периодом  $T$  на аналоговом выходе.

Время выборки величины импульсного сигнала  $\approx 0,2$  /либо 3/ мкс и преобразование  $3(5)$  мкс в  $12(8)$ -разрядный код с величиной дискреты  $2,5(40)$  мВ. Модули применяются при измерениях параметров групп однократных импульсных сигналов ускорителя.

Работа выполнена в Лаборатории нейтронной физики ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1986

Перевод О.С. Виноградовой

Zamrij V.N.

13-86-538

Multichannel Registers  
of Single Pulse Signals

The program-controlled registers are developed for sampling, scanning of signals of  $M$  measuring channels, and of the pulse signal values in  $M$  time intervals with the period  $T = (1 \div 8) 8T_c \geq 5 \div 40$   $\mu$ s, where  $T_c$  is synchronizing pulse period. The sequence of cycles of scanning, analog-to-digital conversion, on-line processing and registration of  $C = 1-1023$  data is started by the outside pulse with frequency from 0 till  $\sim 1/T(C+1) \leq 10^2 \div 10^5$  s $^{-1}$ . The choice of modes of single or periodic start, outside or inside synchronization, start permission, data output request, cycle number  $C \leq M$  and period value  $T$  is programmed. The circuits and timing circuits of CAMAC module variants are considered: in the first-after the registration the request is generated and output state is switched on, and in the second one-the cycles start by program both of registration and output, and in intervals the indication of  $C$  data with  $T$  period at the analog output. Time for pulse signal sampling is  $\sim 0,2$  /or 3/ $\mu$ s and for conversion  $3/5/\mu$ s for  $12/8$ /bit code with the value of the last significant bit  $2,5/40/mV$ . The modules are used for measuring parameters of groups of single pulse signals of the accelerator.

The investigation has been performed at the Laboratory of Neutron Physics JINR.

Communication of the Joint Institute for Nuclear Research. Dubna 1986