

сообщения
объединенного
института
ядерных
исследований
дубна

13-85-63

З.Гузик, В.Н.Рыжов

ЦИФРОВОЙ ИНТЕГРАТОР ТОКА

1985

При выводе пучка из кольца синхротрона ЛВЭ с помощью изогнутого монокристалла^{1/} появилась необходимость прецизионного измерения токов ФЭУ сцинтилляционного счётчика, предназначенного для контроля интенсивности выводимого пучка. С этой целью был разработан специальный интегратор тока, обеспечивающий широкий динамический диапазон измерений и обладающий высокой точностью.

Почти все известные схемы интеграторов тока работают по одноковому принципу. Измеряемый ток интегрируется с помощью операционного усилителя, охваченного емкостной обратной связью. Входной ток конвертируется в электрический потенциал, образующийся на выходе операционного усилителя по принципу: $V = 1/C \int i(t) dt$. Затем этот потенциал мониторируется с помощью компаратора напряжения, и в момент достижения уровня порога вырабатывается импульс с заданной длительностью (t) и амплитудой тока I , который сбрасывает накопленный на емкости заряд ($Q = I \cdot t$). Скорость выработки импульсов сброса заряда, регистрируемая с помощью пересчетных устройств, пропорциональна измеряемой величине входного тока.

Одним из отличительных черт различных реализаций интеграторов тока является способ сброса накопленного заряда. Величины утечки начального тока биполярных транзисторов достигают в настоящее время $10^{-12} - 10^{-13} A$. Если такой транзистор включить в инверсном режиме, то токи утечки уменьшаются согласно уравнению Эберса-Молла:

$$I_3 = I_{KBO} \left[\frac{h_{211}}{h_{21N}} \right] \cdot \left(1 - e^{-\frac{q \cdot V}{k \cdot T}} \right),$$

где h_{211} и h_{21N} являются соответственно инверсным и нормальным коэффициентами усиления тока транзистора^{2/}. Описанный интегратор тока разработан с использованием в качестве электронных ключей биполярных транзисторов, включенных в инверсном режиме. Принципиальная схема интегратора показана на рис. 1.

Вычитание накопленного заряда осуществляется следующим образом. Комплементарные транзисторы T_1 и T_2 работают в качестве переключателей тока. В состоянии покоя они находятся в инверсном режиме при переходах Б-Э, смещённых на 100 мВ. В этих условиях эффективная утечка тока является суммой разнозначных токов комплементарных транзисторов и практически компенсируется. Импульс сброса переводит один из этих транзисторов в активное состояние, при котором на вход интегратора подается положитель-

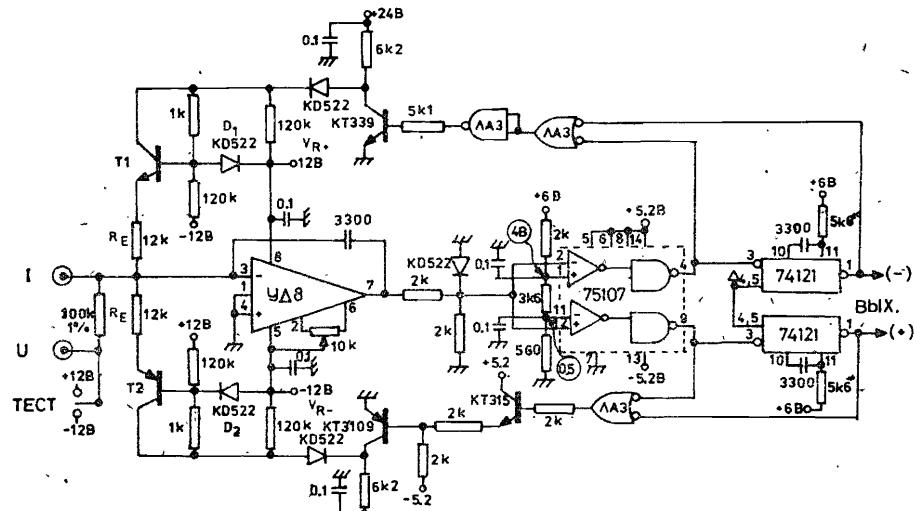


Рис.1. Принципиальная схема интегратора тока.

ный или отрицательный постоянный ток на определенное время. Амплитуда этого тока равна:

$$I = \frac{U_R - U_{B\beta} + U_D}{R_E},$$

где U_R - опорное напряжение из прецизионного источника питания 12 В, $U_{B\beta}$ - напряжение перехода транзисторного ключа в активном состоянии, U_D - напряжение на проводимом диоде.

Так как $U_{B\beta}$ и U_D имеют противоположные знаки, происходит очень хорошая температурная компенсация. Вход интегратора находится на уровне виртуальной земли, и транзисторный ключ вместе с сопротивлением R_E образуют стабильный источник тока.

Полупроводниковые операционные усилители с минимальным током утечки по входу реализуются с применением на входе усилителя полевого транзистора. В описываемой схеме применен операционный усилитель типа 140УД8. Как компаратор напряжения использован приемник линии SN75107, отличающийся очень хорошей стабильностью порогов. В качестве времязадающих элементов применены одновибраторы ТТЛ типа SN74121, характеризующиеся минимальным температурным и временным дрейфом.

Чувствительность схемы, т.е. минимальный квант заряда, при котором срабатывает схема сброса, равна:

$$Q_K = t \cdot \frac{U_R}{R_E} = 10^{-8} \text{ Кл},$$

что соответствует току 10 нА.

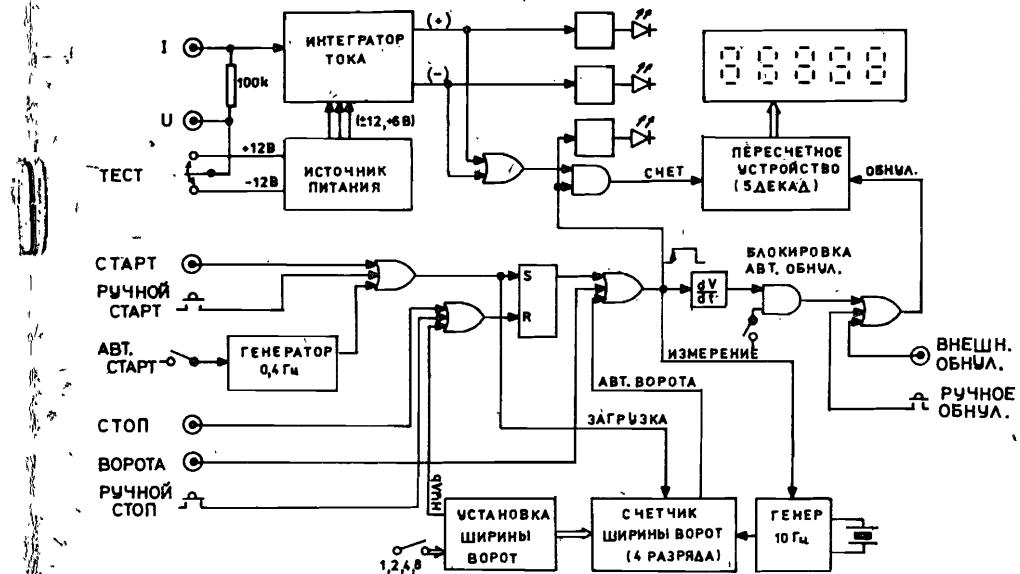


Рис.2. Блок-схема системы управления и индикации устройства.

Схема полностью симметрична и может работать как от отрицательных, так и от положительных токов.

Интегратор тока снабжен многофункциональной схемой управления и индикации, что показано на рис.2. Предусмотрены различные режимы работы устройства. Разрешение на работу может происходить вручную /кнопками "Старт" и "Стоп"/, от внешнего сигнала "Ворота", а также от внутреннего генератора ширины ворот, работающего в диапазоне до 1,5 с с шагом 100 мс. Инициирование выработки внутренних ворот осуществляется или по внешнему сигналу "Старт", или автоматически, с интервалом 2,5 с.

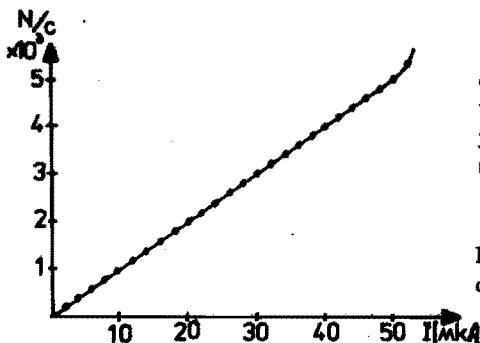
"Обнуление" пятидекадного пересчетного устройства может происходить вручную, по внешнему импульсу или автоматически, в начале каждого интервала измерений.

На передней панели устройства установлен семисегментный пятизначный цифровой индикатор и три светодиода, указывающих на полярность измеряемого тока и состояние режимов работы.

Таким образом, описываемый прибор является полностью автономным устройством, выполненным в ячейке КАМАК двойной ширины.

На рис.3 показана зависимость скорости счета интегратора в функции входного тока. Максимальная величина измерений прибора составляет $2 \cdot 10^{-4}$ А, при интегральной нелинейности 0,2%.

Прибор может также работать в качестве прецизионного цифрового вольтметра. Для этой цели предназначен специальный вход,



По которому напряжение подается на вход интегратора через сопротивление 100 кОм. При такой величине сопротивления устройство позволяет измерять напряжение до +50 В.

Рис.3. Скорость счета устройства в функции входного тока.

ЛИТЕРАТУРА

1. Авдейчиков В.В. и др. Краткие сообщения ОИЯИ, №1-84, Дубна, 1984, с.3.
2. Glass F.M. et al. IEEE Trans. on Nucl.Sci., 1967, NS-14, No.1, p.143.

Гузик З., Рыжов В.Н.
Цифровой интегратор тока

13-85-63

Описывается цифровой интегратор тока, разработанный с целью прецизионного измерения токов ФЭУ сцинтилляционного счетчика, предназначенный для контроля интенсивности пучка в эксперименте по выводу пучка из кольца синхрофазотрона ЛВЭ с помощью изогнутого монокристалла. Устройство выполнено по принципу сброса накопленного заряда и обладает интегральной нелинейностью не хуже 0,2%, чувствительностью - 10^{-9} А. Интегратор снабжен многофункциональной схемой управления и индикации и является полностью автономным устройством.

Работа выполнена в Лаборатории высоких энергий ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1985

Перевод О.С.Виноградовой

Guzik Z., Ryzhov V.N.
A Digital Current Integrator

13-85-63

A digital current integrator designed for accurate PM-tube current measurements intended for controlling the beam intensity in an experiment on the beam extraction out of the JINR synchrophasotron using bent crystal is described. The device is based on the principle of charge resetting and is characterized by integral linearity better than 0.2% and sensitivity of 10^{-9} A. The integrator is equipped with multi-functional controlling and indication circuitry and is fully autonomous.

The investigation has been performed at the Laboratory of High Energies, JINR.

Рукопись поступила в издательский отдел
30 января 1985 года.

Communication of the Joint Institute for Nuclear Research. Dubna 1985