

ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА

13-85-58

В.В.Зильберг*, П.А.Кулинич, Р.Толедо

МИКРОПРОЦЕССОРНОЕ УСТРОЙСТВО
КОНТРОЛЯ ТОКА
И УПРАВЛЕНИЯ НАПРЯЖЕНИЕМ
НА ГАЗОВЫХ ПРОВОЛОЧНЫХ ДЕТЕКТОРАХ

Направлено в журнал
"Приборы и техника эксперимента"

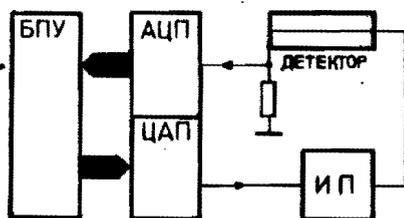
* Московский государственный университет
им. М. В. Ломоносова

1985

ВВЕДЕНИЕ

При запуске и во время эксплуатации проволочных газовых детекторов, в частности, работающих в самогасящемся стримерном режиме /1,2/, возникает необходимость контроля потребляемого тока и оперативного управления высоким напряжением. Это особенно важно в процессе т.н. "тренировки" /3/. Для автоматизации продолжительной процедуры "тренировки" и облегчения эксплуатации детекторов разработано устройство управления высоковольтным источником /УУВИ/ на базе микропроцессора /рис.1/. В отличие от разработанных ранее интеллектуальных контроллеров /4-7/, в данном устройстве микропроцессор расположен в нормальном блоке КАМАК. Работа ведется по программе, заложенной в постоянную или оперативную память устройства. Для подготовки программ используется внешняя ЭВМ с подключенным крейтом КАМАК. Это позволяет сократить количество аппаратных средств УУВИ на этапе подготовки и отладки программы.

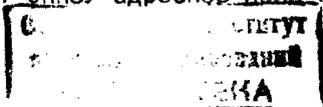
Рис.1. Функциональная схема устройства. БПУ - блок процессорного устройства, АЦП - аналого-цифровой преобразователь, ЦАП - цифро-аналоговый преобразователь, ИП - управляемый высоковольтный источник NB-850.



БЛОК ПРОЦЕССОРНОГО УСТРОЙСТВА /БПУ/

Он состоит /рис.2/ из процессорного модуля, памяти, контроллера прямого доступа к памяти, параллельного интерфейса и схемы синхронизации внешних устройств. Процессорный модуль собран по схеме, близкой к описанной в /9/. Его основой является ИС КР580ИК80А. Для повышения нагрузочной способности шин адреса и данных используются шинные формирователи К589АП26 и К589АП16 соответственно.

Память состоит из оперативного запоминающего устройства /ОЗУ/ объемом 1Кx8 бит и стираемого перепрограммируемого постоянно запоминающего устройства /СППЗУ/ объемом также 1Кx8 бит. Схема выборки адреса при включении питания или приеме команды NA(O)F(25) приписывает СППЗУ адресное поле 0000H=03FFH, а ОЗУ -



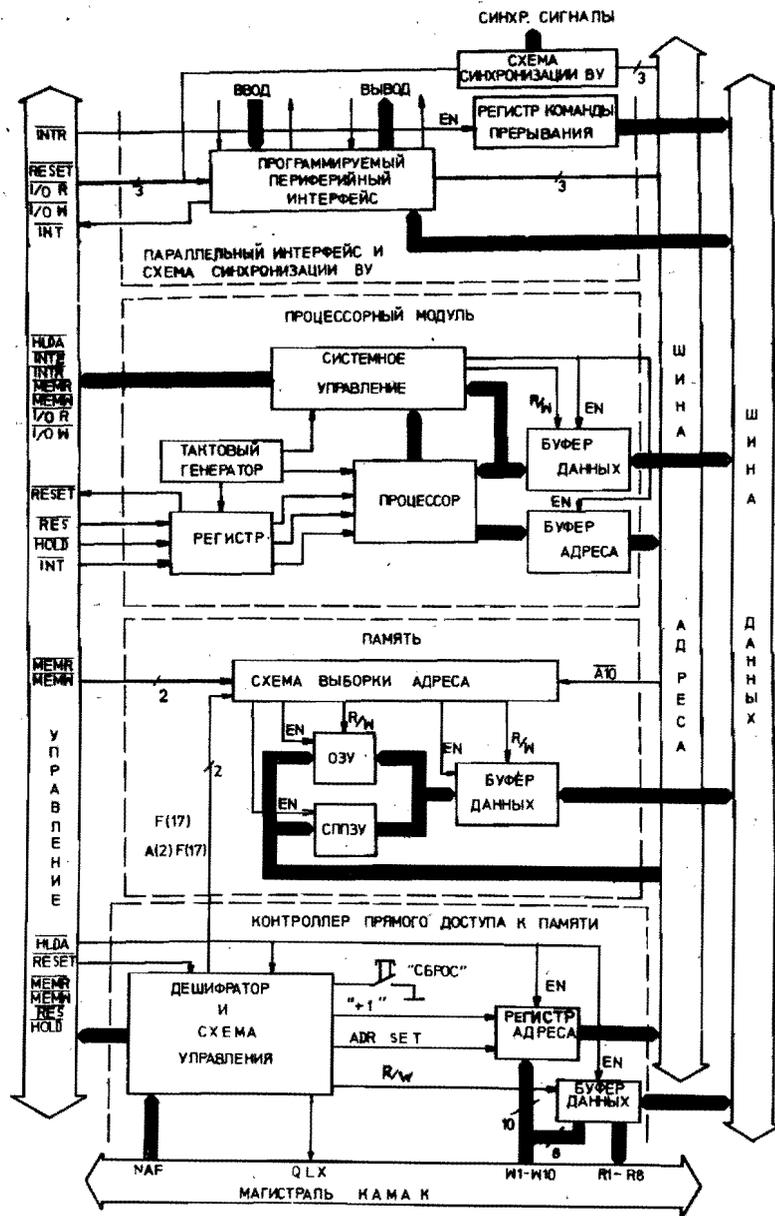


Рис.2. Блок процессорного устройства. Сигналы управления: RESET - сброс; HOLD, HLDA - запрос и подтверждение захвата шин; INT, INTE - запрос и разрешение прерывания, MEMR, MEMW - чтение/запись в память, I/OR, I/OW - чтение/запись в устройства ввода/вывода; INTR - чтение команды обслуживания прерывания; EN - активация модуля; R/W - чтение/запись.

0400H=07FFH /автономный режим/. Сигнал сброса /начало работы/ и стандартные команды прерывания в этом случае обрабатываются программами, заложенными в СПЗУ. При поступлении команды NA(0)F(17) схема "меняет местами" адресные поля, передавая управление программам, записанным в ОЗУ /режим отладки/.

На этапе отладки программы требуется удобная связь оператора с ОЗУ микропроцессора. Она может быть организована либо программным образом, либо по каналу прямого доступа к памяти /ПДП/. В данном устройстве реализован обмен по каналу ПДП. При незначительном усложнении аппаратной части такой режим упрощает обмен информацией с памятью и позволяет делать это без вмешательства микропроцессора. Связь с внешней ЭВМ осуществляется через контроллер крейта КК 007 - КЭ 002/8,10/ - магистраль КАМАК - контроллер ПДП. Контроллер ПДП работает следующим образом. При NA(0)F(17) производится запись начального адреса обмена в адресные регистры и активизируется шина HOLD. Процессор в ответ посылает сигнал HLDA, который разрешает контроллеру выход на шины адреса и данных, а также устанавливает сигналы L, Q, X, необходимые для ведения обмена с КЭ 002/10/. Запись и чтение памяти происходят по NA(0)F(16)*HLDA и NA(0)F(0)*HLDA соответственно /рис.3/. В конце каждого цикла чтения/записи адрес увеличивается на 1. Выход из режима ПДП /снятие сигнала HOLD/ после начальной загрузки отлаживаемой программы производят по NA(1)F(11). При этом подается также сигнал сброса RES, по которому процессорный модуль вырабатывает команду общего сброса RESET. Для выхода из режима ПДП без сброса применяется команда NA(0)F(11).

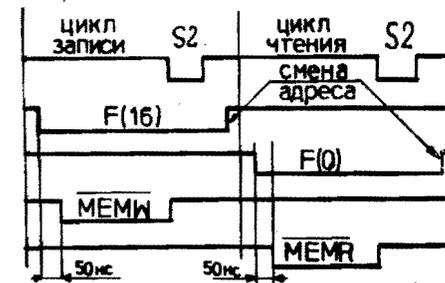


Рис.3. Временные диаграммы работы контроллера ПДП. S2 - строб-импульс магистрали КАМАК; F(0), F(16) - функции чтения и записи; MEMR, MEMW - сигналы чтения и записи в память.

Связь с внешними устройствами /ВУ/ осуществляется с помощью параллельного интерфейса на базе ИС КР580ИК55 и схемы синхронизации ВУ. Параллельный интерфейс программно настраивается так /11/: порт А ввод в режиме 1 с подачей запроса прерывания INT, порт В - вывод в режиме 1. При этом обмен происходит по инициативе передатчика и сопровождается стробирующими сигналами. Первая команда обслуживания прерывания по сигналу INTR читается из регистра К589ИР12. Схема синхронизации ВУ вырабатывает четыре сигнала при выполнении процессором команд OUT 03, OUT 02, OUT 01, OUT 00, причем первый из них - в уровнях NIM, остальные - TTL.

Блок имеет на передней панели 3 разъема: один - для связи с АЦП и ЦАП через параллельный интерфейс, на второй выведены 3 ТТЛ - сигнала OUT для синхронизации ВУ, через третий подается сигнал OUT 03 в стандарте NIM.

БЛОК ПРЕОБРАЗОВАТЕЛЕЙ

Внешним устройством, ведущим обмен с параллельным интерфейсом, является блок АЦП-ЦАП /рис.4/. Он соединяется с БПУ кабелем через разъемы на передних панелях блоков. АЦП, работающий по принципу поразрядного взвешивания, построен на базе 12-битного ЦАП К594ПА1 и регистра последовательного приближения К155ИР17. АЦП запускается при приеме сигнала OUT 00 из БПУ. Для обмена с БПУ используются 8 старших бит. Схема ограничения выходного уровня ЦАП задает максимально допустимое выходное напряжение, оно регулируется потенциометром, выведенным на переднюю панель.

Возможен также обмен информацией с блоком по магистрали КАМАК: NA(0)F(25) - запуск АЦП, NA(0)F(1) - чтение АЦП, NA(0)F(17) - запись в АЦП.

РАБОТА С УСТРОЙСТВОМ

Подготовка программ для устройства ведется с помощью внешней ЭВМ /используется ДВК-1/8// по программам INTEL и CONTR. INTEL /кросс-ассемблер/ транслирует программы с языка ассемблера в машинный код. CONTR /управление прямым доступом в память/ загружает программу в ОЗУ. При отладке алгоритма CONTR осуществляет чтение необходимых данных из ОЗУ, их обработку и вывод на экран ЭВМ; оператор может внести изменения в параметры алгоритма. Отложенная программа записывается в СППЗУ с помощью программатора /блока КАМАК/ КП 001/12/.

ЗАКЛЮЧЕНИЕ

Устройство было испытано в работе с пластиковыми стримерными трубками/2/. Процесс тренировки при этом проводился по достаточно сложному алгоритму, не требуя постоянного контроля со стороны оператора.

Устройство можно использовать и для управления тренировкой нескольких детекторов, подключенных к общему источнику высокого напряжения. При этом АЦП необходимо поочередно подключать к каждому из детекторов - например, с помощью коммутатора аналоговых сигналов КА 004/12/. Последовательное сканирование можно обеспечить подачей сигнала OUT 03 на "Вх.+1" КА 004. Возможно также

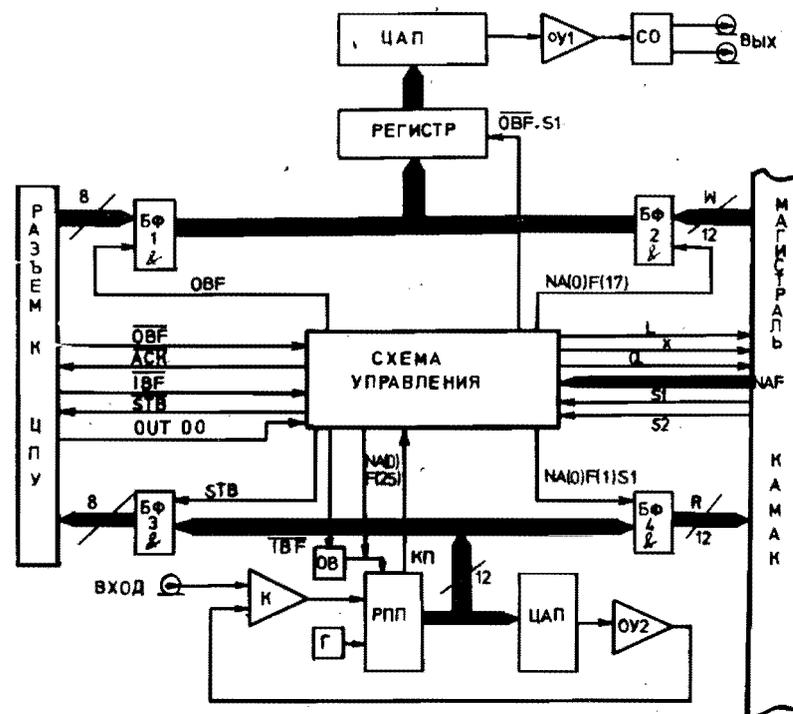


Рис.4. Структурная схема блока АЦП-ЦАП. РПП - регистр последовательного приближения, К - компаратор, Г - тактовый генератор, ОВ - запускающий одновибратор, СО - схема ограничения выходного напряжения, БФ1+БФ4 - буферные регистры, КП - сигнал "Конец преобразования", ОВФ, АСК, ИВФ, СТБ - сигналы стробирования для управления обменом с БПУ.

подключение к БПУ других внешних устройств, что расширяет область его применения.

Подготовка программ упрощена благодаря использованию внешней ЭВМ. Вместе с тем устройство автономно в работе, т.к. имеет в своем составе СППЗУ.

Авторы благодарны Н.В.Хомутову за предоставление программы кросс-ассемблера, И.Н.Чурину и В.Т.Сидорову за полезные обсуждения, М.С.Биленькому за помощь в работе с ДВК-1 и Г.В.Мицельмахеру за постоянную поддержку и внимание.

ЛИТЕРАТУРА

1. Алексеев Г.Д. и др. ЭЧАЯ, 1982, 13, с.703.
2. Iarocci E. Nucl.Instr. and Meth., 1983, 217, p.30.
3. Алексеев Г.Д. и др. ОИЯИ, Д13-84-259, Дубна, 1984.
4. Елизаров О.И. и др. ОИЯИ, 10-11736, Дубна, 1978.
5. Сидоров В.Т. и др. ОИЯИ, Р10-12481, Дубна, 1979.
6. Гласнек К.-П. и др. ОИЯИ, Р10-12555, Дубна, 1979.
7. Немеш Т. ОИЯИ, 10-12106, Дубна, 1979.
8. Кулинич П.А., Ольшевский А.Г. ОИЯИ, 10-84-181, Дубна, 1984.
9. Зеленко Г. и др. "Радио", 1983, №2, с.40.
10. Синаев А.Н., Чурин И.Н. ОИЯИ, 10-81-691, Дубна, 1981.
11. Алексенко А.Г. и др. Проектирование радиоэлектронной аппаратуры на микропроцессорах. "Радио и связь", М., 1984.
12. Антюхов В.А. и др. ОИЯИ, 10-11636, Дубна, 1978.

СООБЩЕНИЯ, КРАТКИЕ СООБЩЕНИЯ, ПРЕПРИНТЫ И СБОРНИКИ ТРУДОВ КОНФЕРЕНЦИЙ, ИЗДАВАЕМЫЕ ОБЪЕДИНЕННЫМ ИНСТИТУТОМ ЯДЕРНЫХ ИССЛЕДОВАНИЙ, ЯВЛЯЮТСЯ ОФИЦИАЛЬНЫМИ ПУБЛИКАЦИЯМИ.

Ссылки на СООБЩЕНИЯ и ПРЕПРИНТЫ ОИЯИ должны содержать следующие элементы:

- фамилии и инициалы авторов,
- сокращенное название Института /ОИЯИ/ и индекс публикации,
- место издания /Дубна/,
- год издания,
- номер страницы /при необходимости/.

Пример:

1. Переушин В.Н. и др. ОИЯИ, Р2-84-649, Дубна, 1984.

Ссылки на конкретную СТАТЬЮ, помещенную в сборнике, должны содержать:

- фамилии и инициалы авторов,
- заглавие сборника, перед которым приводятся сокращенные слова: "В кн."
- сокращенное название Института /ОИЯИ/ и индекс издания,
- место издания /Дубна/,
- год издания,
- номер страницы.

Пример:

Колпаков И.Ф. В кн. XI Международный симпозиум по ядерной электронике, ОИЯИ, Д13-84-53, Дубна, 1984, с.26.

Савин И.А., Смирнов Г.И. В сб. "Краткие сообщения ОИЯИ", № 2-84, Дубна, 1984, с.3.