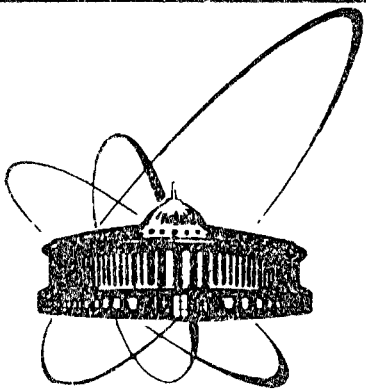


22-148



ОБЪЕДИНЕННЫЙ  
ИНСТИТУТ  
ЯДЕРНЫХ  
ИССЛЕДОВАНИЙ  
ДУБНА

2246/82

7/6-82

13-82-148

С.Г.Басиладзе, Нгуен Тхи Ша

СДВОЕННЫЙ ДИФФЕРЕНЦИАЛЬНЫЙ  
ДИСКРИМИНАТОР ТОЧНОЙ  
ВРЕМЕННОЙ ПРИВЯЗКИ  
С КОНВЕРТОРОМ ВРЕМЯ-АМПЛИТУДА

*Направлено в ПТЭ*

1982

Для временных спектрометров необходимы формирователи с точной временной привязкой, которые дают сигналы для последующего временного анализа, например, с помощью время-амплитудного конвертора и амплитудного анализатора. Эти же каналы очень часто используются для отбора сигналов по амплитуде дифференциальными дискриминаторами.

Из литературы известен ряд разработок формирователей с точной временной привязкой<sup>/1-8/</sup>, известны также дифференциальные дискриминаторы на интегральных схемах<sup>/9,10/</sup>. Отличие описываемой разработки состоит в том, что в схему дифференциального дискриминатора встроен канал точной временной привязки. Кроме того, на одной плате с двумя дискриминаторами размещен и время-амплитудный конвертор. Таким образом, один модуль заменяет собой целый узел спектрометра, собиравшийся ранее из нескольких модулей. Не требуется производить разветвления сигнала ФЭУ отдельно в тракты временного и амплитудного анализа.

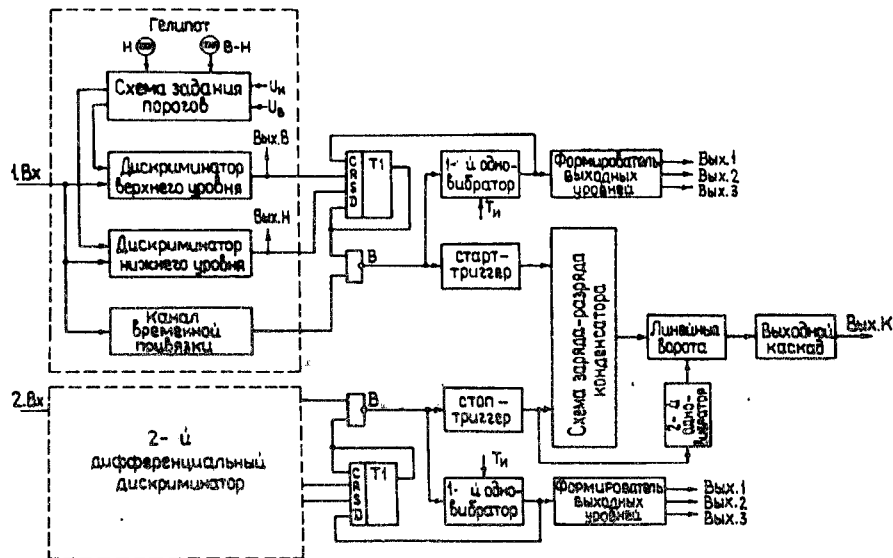


Рис.1. Структурная схема блока двойного дифференциального дискриминатора с конвертором время-амплитуда.

Структурная схема блока приведена на рис.1. Входные импульсы поступают на дискриминаторы в каналы нижнего и верхнего порога, а также в канал точной временной привязки, который работает по принципу следящего порога. Пороги дискриминаторов нижнего и верхнего уровня устанавливаются специальной схемой задания порогов. Дискриминаторы открывают ворота для импульса точной временной привязки при наличии сигнала дискриминатора нижнего порога и отсутствии сигнала дискриминатора верхнего порога - с помощью триггера Т1. С выхода ворот /В/ импульсы поступают на 1-й мультивибратор, задающий длительность выходного импульса, и далее на схему формирователя выходных уровней. Импульсы с выхода ворот первого дифференциального дискриминатора запускают схему заряда конденсатора время-амплитудного конвертора, а импульсы второго дифференциального дискриминатора останавливают ее с помощью стоп-триггера. Стоп-триггер запускает 2-й мультивибратор, выходной сигнал которого управляет линейными воротами. Сигнал с конденсатора, амплитуда которого пропорциональна интервалу времени между импульсами "Старт"- "Стоп", проходит на выход через линейные ворота и выходной каскад.

Дифференциальный дискриминатор. Принципиальная схема одного дискриминатора показана на рис.2. Входные импульсы усиливаются двухкаскадными усилителями-дискриминаторами в каналах нижнего и верхнего уровня. Усилители собраны на интегральных

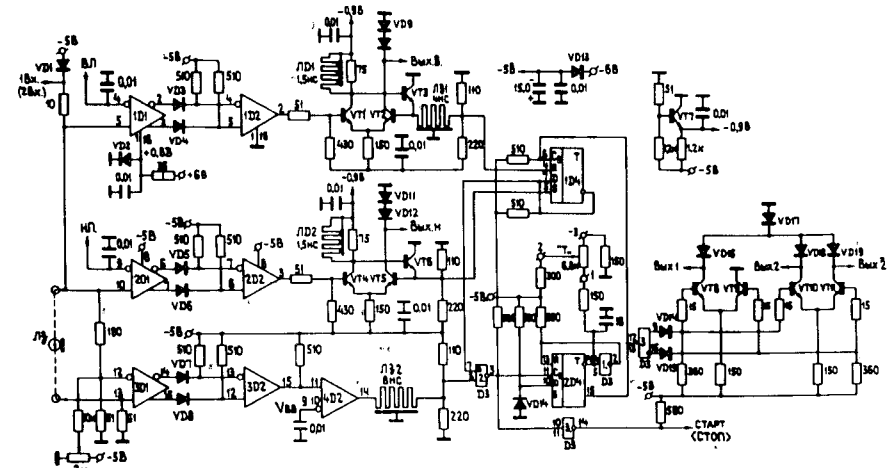


Рис.2. Принципиальная схема дифференциального дискриминатора с точной временной привязкой. Микросхемы: D1 - K500ЛП116Т; D2 - K500ЛП115Т; D3 - K500ЛП102; D4 - K500ТМ131Т. Транзисторы: VT1, VT2, VT4, VT5 - 2Т370; VT7 - КТ315, остальные - КТ316. Диоды: VD13 - КД208, остальные - КД513.

элементах /2D1 , 2D2 , 1D1 -1D2 / . Регенеративный формирователь<sup>/11/</sup> формирует импульсы, поступающие с выходов усилителей, длительностью ~3 нс. На переднюю панель выведены контрольные выходы с дискриминаторов: нижнего /выход Н/ и верхнего порога /выход В/. Импульсы канала нижнего уровня запускают триггер/1D4/ и открывают ворота при отсутствии импульсов с выхода канала верхнего уровня. Импульсы канала верхнего порога закрывают ворота до прихода импульсов канала точной временной привязки. Для того, чтобы импульсы на входах R и S триггера одновременно были исключены, в канал верхнего порога введена дополнительная задержка /4 нс/, реализованная на печатной плате / $\rho = 75 \text{ Ом}$ /. Канал временной привязки аналогичен описанному в<sup>/8/</sup>, с отличием в схеме детектора нуля, она выполнена на интегральных схемах. Задержка в канале выведена на переднюю панель, это позволяет работать с импульсами разных длительностей фронтов. Для согласования во времени в этом канале также введена линия задержки /8 нс/. Одновибратор, задающий длительность выходного импульса, выполнен на D-триггере /2D4/ с обратной связью на выход R через инвертор с выхода  $\bar{Q}$ <sup>/12/</sup>. Преимуществом такого одновибратора является способность работать с входными импульсами любой длительности, то есть не требуется дифференцирования входного импульса. Схема, задающая верхний и нижний пороги, выполнена на операционных усилителях /рис.3/. Она состоит из схем задания нижнего порога /Н/ и "окна" /В-Н/ и схемы сложения, с выхода которой снимается уровень верхнего порога. Такое схемное решение обеспечивает высокую линейность / $< 0,5\%$ / благодаря маленькой нагрузке многооборотного потенциометра /входной ток операционного усилителя типа К553УД1 - 0,6 мкА<sup>/13/</sup>/ и постоянную ширину "окна" при регулировании нижнего порога. Коэффициент усиления операционного усилителя определяется по формуле

$$K_1 = 1 + \frac{R_2}{R_1},$$

а передаточная характеристика схемы сложения /A3/ по формуле<sup>/14/</sup>

$$U_{\text{вых.}} \approx \left[ U_1 \cdot \frac{R_4 \times R_5}{R_3 + R_4 \times R_5} + U_2 \cdot \frac{R_3 \times R_5}{R_4 + R_3 \times R_5} \right] \cdot \left[ 1 + \frac{R_7}{R_6} \right].$$

Выбрав  $R_3 = R_4 = R_5 = R$  и  $R_7 = 2R_6$ , получим  $U_{\text{вых.}} = U_1 + U_2$ .

На рис.4а,б приведены график собственного временного сдвига выходного импульса дискриминатора при порогах срабатывания 50 и 100 мВ и блок-схема измерения. Длительность фронта ФЭУ составляла 4 нс.

Преобразователь время-амплитуда работает следующим образом /см. рис. 5а,б/. В исходном состоянии ключи K1, K2 находятся

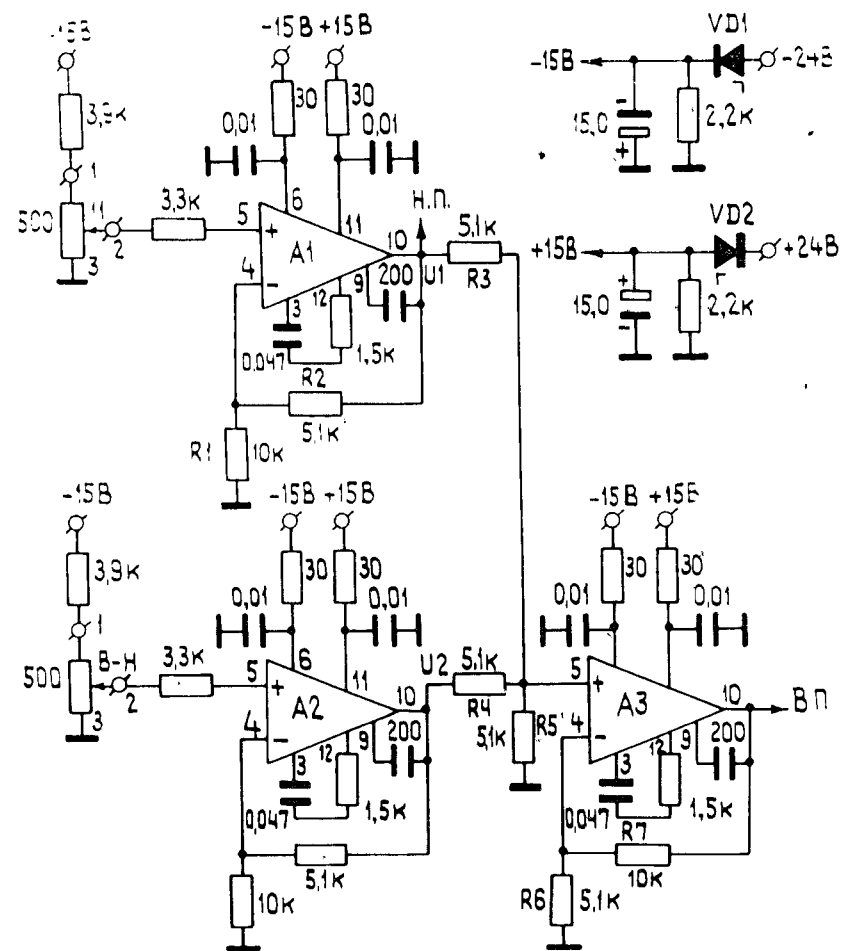


Рис.3. Принципиальная схема узла задания порогового дискриминатора. Микросхемы: A1, A2, A3:К553УД1 / $\mu\text{A} 709$ /. Диоды: Д818Е.

во 2-м положении. Ворота стартового триггера открыты, а стоп-триггера закрыты. Импульс "Старт" устанавливает стартовый триггер /Т1/, который переключает ключ K1 в 1-е положение и снимает блокировку ворот стоп-триггера /Т5/. Одновременно он запускает вспомогательный триггер /Т2/, переключающий ключ K2 в 1-е положение. В этот момент конденсатор  $C_3$  отключен от ключей K1, K2. Через время задержки линии /ЛЗ/ / $\sim 10 \text{ нс}$ /, необходимое на переключение электронных ключей, старто-

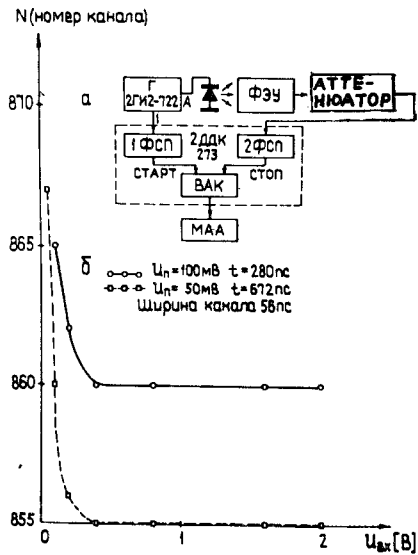


Рис. 4. Временной сдвиг выходного импульса дискриминатора /а/ и блок-схема измерения /б/.

вый импульс сбрасывает вспомогательный триггер в исходное положение и запускает старт-стопный триггер /Т3/. Выходной сигнал Т3 переключает ключ К2 во 2-е положение, благодаря чему начинается зарядка конденсатора постоянным током генератора тока ( $I_3$ ). Если в диапазоне измерения /~ 55 нс/ появляется импульс "Стоп", то через определенное время /время задержки/ он устанавливает второй вспомогательный триггер /Т4/ и сбрасывает стартстопный триггер. Ключ К2 переключается

в 1-е положение, и напряжение на конденсаторе остается постоянным. Сигнал с триггера Т4 запускает одновибратор ОВ1, который открывает линейные ворота на 1 мкс. По окончании времени выдержки одновибратора ОВ1 запускается одновибратор ОВ2, который сбрасывает систему триггеров в исходное положение. Разрядка конденсатора  $C_3$  происходит через ключ К1 за 50 нс. На это время стартовый и стоп-входы блокируются импульсом одновибратора ОВ2 /~ 150 нс/.

При отсутствии импульса "Стоп" в диапазоне измерения конденсатор  $C_3$  заряжается до максимального значения ~5 В. Схема переполнения выдает импульс и запускает одновибратор ОВ2, который сбрасывает триггеры в исходное состояние.

Для исключения нежелательных комбинаций /"Стоп" без "Старта" или второй импульс "Старт", или "Стоп" во время преобразования/ ворота "Старт" и "Стоп" блокируются с выходов соответствующих триггеров. Ворота "Стоп" также блокируются выходными сигналами стартового триггера и схемы переполнения. Для исключения действия импульса "Стоп", приходящего во время переполнения, одновибратор ОВ2 блокирует ОВ1. В случае, если импульс "Стоп" приходит на вход стартстопного триггера раньше появления импульса переполнения, то одновибратор ОВ1 запрещает ему запустить ОВ2 с помощью ворот-3. Такая логика обеспечивает высокую надежность работы конвертора в конце диапазона измерения. Конвертор симметризован по каналам "Старт" и "Стоп". Триггеры Т1 и Т5 взяты в одной интегральной схеме /рис.6/, стартстопный триггер управляется по симметричным входам /R и S /.

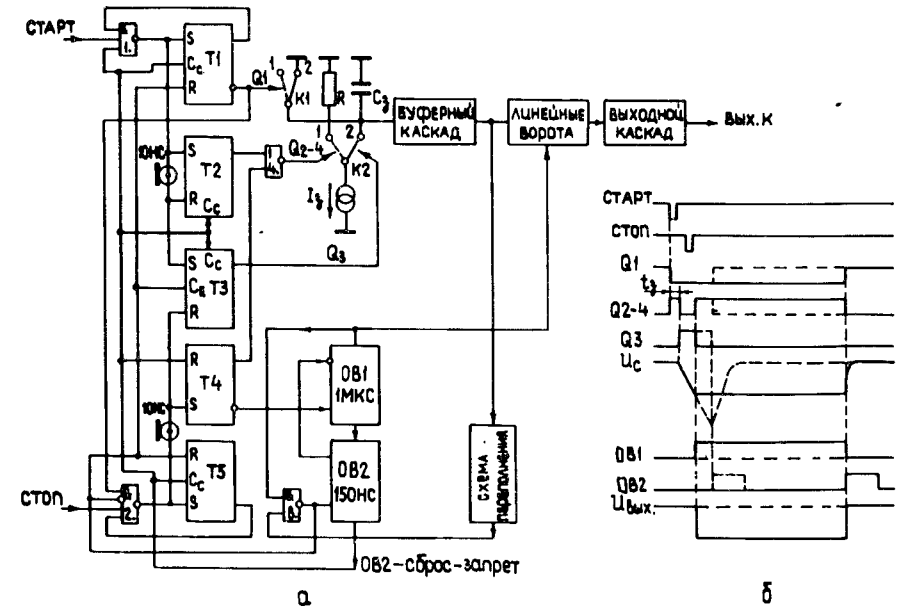


Рис. 5. Блок-схема конвертора время-амплитуда /а/ и временная диаграмма сигналов в узловых точках схемы /б/.

Это дает хорошую компенсацию по температуре и во времени. Ключи и схема заряд-разряд конденсатора выполнены на транзисторах ( $VT1 \div VT7$ ), линейные ворота - на транзисторах  $VT12$ ,  $VT13$  и  $D3^{15}$ . Потенциометр R1 служит для регулирования "нуля" на выходе. Использование сочетания  $npn-pnp$  транзисторов / $VT10 \div VT13$ / и  $pn$ -переходов / $VD3$ ,  $VT14$ / в тракте от конденсатора до выхода обеспечивает компенсацию температурного дрейфа напряжения.

Другие узлы конвертора собраны на транзисторах  $VT15- VT16$  /схема переполнения/ и микросхемах D6, D2, D3 /одновибраторы/.

#### ОСНОВНЫЕ ХАРАКТЕРИСТИКИ БЛОКА

##### Дифференциальный дискриминатор

Вход	
Импеданс	- 50 Ом
Коэффициент отражений	- менее 0,05, в пределах 0 ÷ -5 В

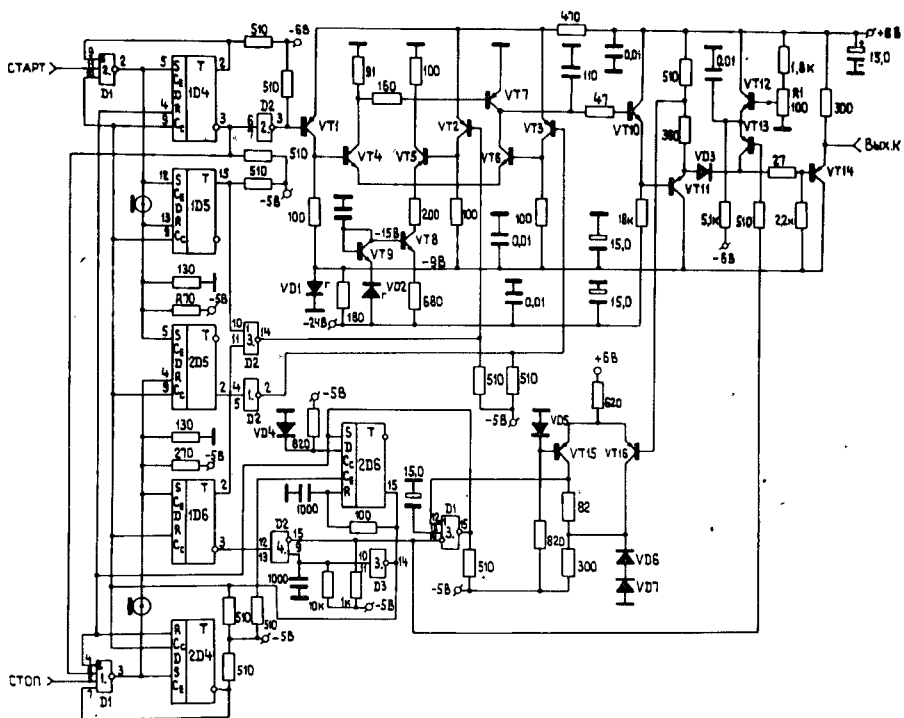


Рис.6. Принципиальная схема время-амплитудного конвертора. Микросхемы: D1 - K500ЛЕ106М; D2, D3 - K500ЛМ102; D4 ÷ D6 - K500ТМ131Т. Транзисторы: VT1 ÷ VT3, VT7 - КТ363; VT4 ÷ VT6 - КТ316; VT8, VT9 - КТ315; VT10 - КТ342В; VT11 - КТ347; VT12, VT14 - КТ361; VT13, VT15, VT16 - КТ363. Диоды: VD1, VD2 - Д818Е; VD3 - КД512; VD4 ÷ VD7 - КД513.

Рабочий диапазон амплитуд	- от 50 мВ до -5 В
Диапазон регулирования нижнего порога	- от 50 до 2500 мВ
Диапазон регулирования "окна"	- от 10 до 2450 мВ, но не более 2500 мВ в сумме с порогом
Неопределенность порога	- не более +0,1%
Нелинейность установки порога	- не более -0,5%
Фронты входных сигналов	- любые *, свыше 1 нс

\* Определяются допустимой длиной внешнего кабеля задержки.

Допустимая длительность входных сигналов  
Мертвое время

- любая, свыше 4 нс
- 30 нс

Выходы

Количество

- 2 прямых /уровни NIM/ для дискриминатора нижнего и верхнего уровня
- 2 прямых с регулированием длительности
- 1 инверсный с регулированием длительности
- генератор тока
- от 5 до 400 нс
- 1,8 нс
- 26 нс + задержка внешнего кабеля

Импеданс

Длительность

Фронты

Задержка

Временной сдвиг выходного импульса при  $t_{\phi} = 4$  нс:  
при  $U_{\Pi} = 50$  мВ - 670 пс от  $U_{\Pi}$  до 2 В;  
при  $U_{\Pi} = 100$  мВ - 280 пс от  $U_{\Pi}$  до 2 В.

#### Конвертор время-амплитуда

Выходы

Полярность

Длительность

Импеданс

Интегральная нелинейность

Дифференциальная нелинейность в диапазоне от 17 нс до 57 нс

Токи, потребляемые блоком,

Конструкция блока

- отрицательная
- 1 мкс
- генератор напряжения
- <0,3%
- <6%
- -6В/1А, +6В/0,3
- -24В/0,120А, +24В/0,020А.
- ячейка КАМАК 2 М.

В заключение авторы считают своим долгом выразить благодарность В.Тлачале, П.К.Маньякову, С.В.Рихвицкому, Л.Лохоня за полезные обсуждения и помощь в работе, а также А.А.Виноградовой за техническую помощь.

#### ЛИТЕРАТУРА

1. Gedeke D.A., McDonald W.J. Nucl.Instr.Meth., 1967, 55, p. 377.
2. Maier M.R., Sperr P. Nucl.Instr.Meth., 1970, 87, p.13.
3. Басиладзе С.Г., Тлачала В. ПТЭ, 1973, №5, с. 128-131.
4. Борейко В.Ф., Гребенюк В.М., Зинов В.Г. ПТЭ, 1972, №6, с. 143-144.
5. Бушнин Ю.Б., Дунайцев А.Ф., Сенько В.А. ПТЭ, 1973, №4, с. 140-144.

6. Akimov Yu.K. et al. Nucl.Instr.Meth., 1972, 104, p. 581-588.
7. Балдин Б.Ю., Крумштейн З.В., Рожнин А.И. ОИЯИ, 13-9850, Дубна, 1976.
8. Басиладзе С.Г., Юдин В.К. ОИЯИ, 13-10016, Дубна, 1976.
9. Буцкий В.В., Ветохин С.С. ПТЭ, 1979, №5, с. 128.
10. Баламатов Н.Н., Нильсен Ю.В. ПТЭ, 1979, №5, с. 130.
11. Басиладзе С.Г., Нгуен Тхи Ша, Парфенов А.Н. ОИЯИ, 13-80-279, Дубна, 1980.
12. Борейко В.Ф. и др. ОИЯИ, P13-80-241, Дубна, 1980.
13. Аналоговые и цифровые интегральные схемы /под общ. ред. С.В.Якубовского и др./ "Сов.радио", М., 1979.
14. Аналоговые интегральные схемы /под ред. Дж.Коннели/. "Мир", М., 1977.
15. Басиладзе С.Г., Маньяков П.К. ОИЯИ, 13-7387, Дубна, 1973.

Рукопись поступила в издательский отдел  
24 февраля 1982 года.

Басиладзе С.Г., Нгуен Тхи Ша. Сдвоенный 13-82-148  
дифференциальный дискриминатор точной временной привязки  
с конвертором время-амплитуда

Описывается сдвоенный дифференциальный дискриминатор точной временной привязки с конвертором время-амплитуда. Дискриминатор работает по принципу следящего порога, схема выделения нуля в канале временной отметки выполнена на интегральных схемах. Задержка во временном канале задается внешним кабелем. Временной сдвиг выходного импульса дискриминатора при  $U_{\text{п}}=100$  мВ составляет 280 пс для входных импульсов с фронтом 4 нс. Диапазон регулирования нижнего порога и "окна" - до -2,5 В. Длительность выходного импульса регулируется от 5 до 400 нс. Конвертор время-амплитуда работает по стартстопному принципу. Сигнал "Старт" дается от 1-го дискриминатора, а "Стоп" - от 2-го. Интегральная нелинейность конвертора: -0,3%, дифференциальная нелинейность  $\pm 6\%$  в диапазоне измерения 17 нс  $\div$  57 нс.

Работа выполнена в Лаборатории высоких энергий ОИЯИ.

Препринт Объединенного института ядерных исследований. Дубна 1982

Basiladze S.G., Nguyen Thi Sa. The Dual 13-82-148  
Differential Constant Fraction Discriminator with a Time-Pulse  
High Converter

The dual differential constant fraction discriminator with a time-pulse high converter is described. The zero-crossing scheme is realized on integrated circuits. The delay in time-channel is controlled with external cable. The walk of output pulse of discriminator is 280 ps at 100 mV threshold. The range of low level and window -2.5 V. Output pulse duration is controlled in the 5-400 ns range. The time-pulse converter operates by start-stop principle. The "start" pulse goes from output of the first discriminator and "stop" from the second one. Integral nonlinearity of the converter: 0,3%, its differential nonlinearity  $\pm 6\%$  in the 17-57 ns range

The investigation has been performed at the Laboratory of the High Energies, JINR.

Preprint of the Joint Institute for Nuclear Research, Dubna 1982

Перевод О.С.Виноградовой.

6. Akimov Yu.K. et al. Nucl.Instr.Meth., 1972, 104, p. 581-588.
7. Балдин Б.Ю., Крумштейн З.В., Рожнин А.И. ОИЯИ, 13-9850, Дубна, 1976.
8. Басиладзе С.Г., Юдин В.К. ОИЯИ, 13-10016, Дубна, 1976.
9. Буцкий В.В., Ветохин С.С. ПТЭ, 1979, №5, с. 128.
10. Баламатов Н.Н., Нильсен Ю.В. ПТЭ, 1979, №5, с. 130.
11. Басиладзе С.Г., Нгуен Тхи Ша, Парфенов А.Н. ОИЯИ, 13-80-279, Дубна, 1980.
12. Борейко В.Ф. и др. ОИЯИ, P13-80-241, Дубна, 1980.
13. Аналоговые и цифровые интегральные схемы /под общ. ред. С.В.Якубовского и др./. "Сов.радио", М., 1979.
14. Аналоговые интегральные схемы /под ред. Дж.Коннели/. "Мир", М., 1977.
15. Басиладзе С.Г., Маньяков П.К. ОИЯИ, 13-7387, Дубна, 1973.

Рукопись поступила в издательский отдел  
24 февраля 1982 года.

Басиладзе С.Г., Нгуен Тхи Ша. Сдвоенный 13-82-148  
дифференциальный дискриминатор точной временной привязки  
с конвертором время-амплитуда

Описывается сдвоенный дифференциальный дискриминатор точной временной привязки с конвертором время-амплитуда. Дискриминатор работает по принципу следящего порога, схема выделения нуля в канале временной отметки выполнена на интегральных схемах. Задержка во временном канале задается внешним кабелем. Временной сдвиг выходного импульса дискриминатора при  $U_{\text{п}}=100$  мВ составляет 280 пс для входных импульсов с фронтом 4 нс. Диапазон регулирования нижнего порога и "окна" - до -2,5 В. Длительность выходного импульса регулируется от 5 до 400 нс. Конвертор время-амплитуда работает по стартстопному принципу. Сигнал "Старт" дается от 1-го дискриминатора, а "Стоп" - от 2-го. Интегральная нелинейность конвертора: -0,3%, дифференциальная нелинейность +6% в диапазоне измерения 17 нс  $\div$  57 нс.

Работа выполнена в Лаборатории высоких энергий ОИЯИ.

Препринт Объединенного института ядерных исследований. Дубна 1982

Basiladze S.G., Nguyen Thi Sa. The Dual 13-82-148  
Differential Constant Fraction Discriminator with a Time-Pulse  
High Converter

The dual differential constant fraction discriminator with a time-pulse high converter is described. The zero-crossing scheme is realized on integrated circuits. The delay in time-channel is controlled with external cable. The walk of output pulse of discriminator is 280 ps at 100 mV threshold. The range of low level and window -2.5 V. Output pulse duration is controlled in the 5-400 ns range. The time-pulse converter operates by start-stop principle. The "start" pulse goes from output of the first discriminator and "stop" from the second one. Integral nonlinearity of the converter: 0,3%, its differential nonlinearity  $\pm$  6% in the 17-57 ns range

The investigation has been performed at the Laboratory of the High Energies, JINR.

Preprint of the Joint Institute for Nuclear Research. Dubna 1982

Перевод О.С.Виноградовой.