

Б-272

ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА



1297/
12-74

1/10-74

13 - 7672

С.Г.Басиладзе, А.Н.Парфенов

УПРАВЛЯЕМЫЙ ЛОГИЧЕСКИЙ БЛОК

1974

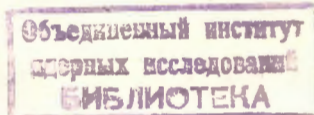
ЛАБОРАТОРИЯ ВЫСОКИХ ЭНЕРГИЙ

13 - 7672

С.Г.Басиладзе, А.Н.Парфенов

УПРАВЛЯЕМЫЙ ЛОГИЧЕСКИЙ БЛОК

Направлено в ПТЭ



Басиладзе С.Г., Парфенов А.Н.

13 - 7672

Управляемый логический блок

Описан логический блок в стандарте КАМАК, управляемый ЭВМ и позволяющий автоматизировать операции настройки временных каналов быстрой электроники физического эксперимента и контроля за правильностью их работы. Блок заменяет собой схему совпадений, логический смеситель, разветвитель и коммутатор. Максимальное быстродействие блока 100 МГц. Блок разработан и изготовлен в Отделе новых научных разработок ЛВЭ.

Препринт Объединенного института ядерных исследований.
Дубна, 1974

Электроника современного физического эксперимента характеризуется большим числом каналов регистрации временной и амплитудной информации. В связи с этим целесообразно автоматизировать рутинные операции настройки аппаратуры* и контроля за правильностью ее работы.

Появление быстрых интегральных схем с эмиттерной связью и распространение стандарта КАМАК позволяет решить эту задачу в области быстрой логической обработки сигналов /1,2,3/.

В настоящей работе описывается управляемый логический блок, предназначенный для решения указанных задач. Введение управления режимами его работы позволило реализовать в одном блоке все логические операции, которые обычно выполнялись схемами совпадений, разветвителем, смесителем и логическим коммутатором.

Быстрая часть блока /рис. 1/ построена на интегральных микросхемах с эмиттерной связью серии К138⁴/. Управляющие сигналы с уровнями TTL подаются на шины O1, O2, ..., O8, 11, 11, ..., 18, 18, "Запрет". Переход от уровней TTL к уровням ECL осуществляется с помощью резистивных делителей (R17 ÷ R40, R45 ÷ R70). Сигналы со входа через переходники уровней NIM → ECL /Д1 ÷ Д4/ поступают на входы микросхем M1, M2. Если на любую из шин O1, O2, O3, O4 подан нулевой потенциал, то соответствующий вход открыт, а если подан положительный потенциал, то закрыт. С выходов элементов M1-1, M1-2, M2-1 и M2-2 сигналы поступают на микросхемы M4 и M5.

* Например, снятие кривых задержанных совпадений.

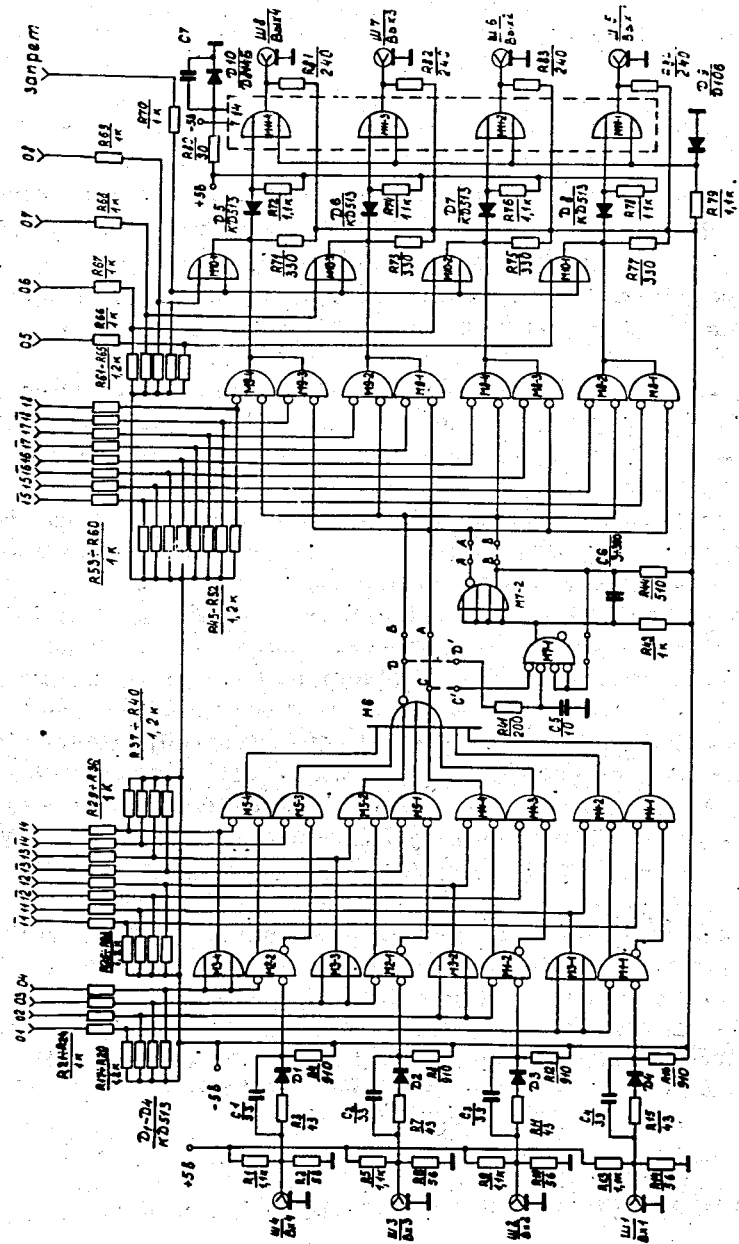


Рис. 1. Принципиальная схема быстрой части блока.

Рассмотрим работу блока на примере первого канала /Vx1/. На вход схемы пропускания M4-1 поступает сигнал отрицательной полярности, а на вход M4-2 - положительной. Если на шине 11 высокий потенциал, то на вход элемента отбора M6 через M4-1 подается сигнал положительной полярности. Если же на шине 11 низкий потенциал, то на элемент отбора через M4-2 подается сигнал отрицательной полярности.

Микросхема M6 является элементом ИЛИ для импульсов положительной полярности и элементом И для импульсов отрицательной полярности. Таким образом, если на шинах 11, 12, 13, 14 находится низкий потенциал /логический "0"/, то блок работает как схема совпадений с кратностью, равной числу включенных каналов.

Если на любой из шин 11, ..., 14 имеется высокий потенциал /логическая "1"/, то этот канал становится каналом антисовпадений.

Если на всех шинах 11, ..., 14 присутствует потенциал, соответствующий "1", то блок работает как логический смеситель.

С выхода M6 сигнал поступает на микросхемы M8 и M9. Элементы для каждого выхода объединены по "проводному ИЛИ". Через переходники уровней /Д5÷Д8/ и микросхему M11 сигнал поступает на выходы блока. В зависимости от управляющих потенциалов на шинах 15, 15... 18 на выход подается сигнал положительной или отрицательной полярности. Таким образом, любой выход может быть как прямым, так и инверсным. При подаче на любую из шин O5, O6, O7, O8 высокого потенциала запрещается поступление сигнала на соответствующий выход. Подачей высокого потенциала на шину "Запрет" запрещается появление сигнала сразу на всех выходах.

При работе блока в режиме схемы совпадений часто необходимо формировать выходной сигнал по длительности. Для этого сигнал с выходов M6 может быть подан на M7-1, где он дифференцируется и запускает одновибратор, собранный на M7-2 /5/. Необходимые соединения показаны на рис. 1 пунктиром.

Управляющая часть блока /рис. 2/ выполнена на

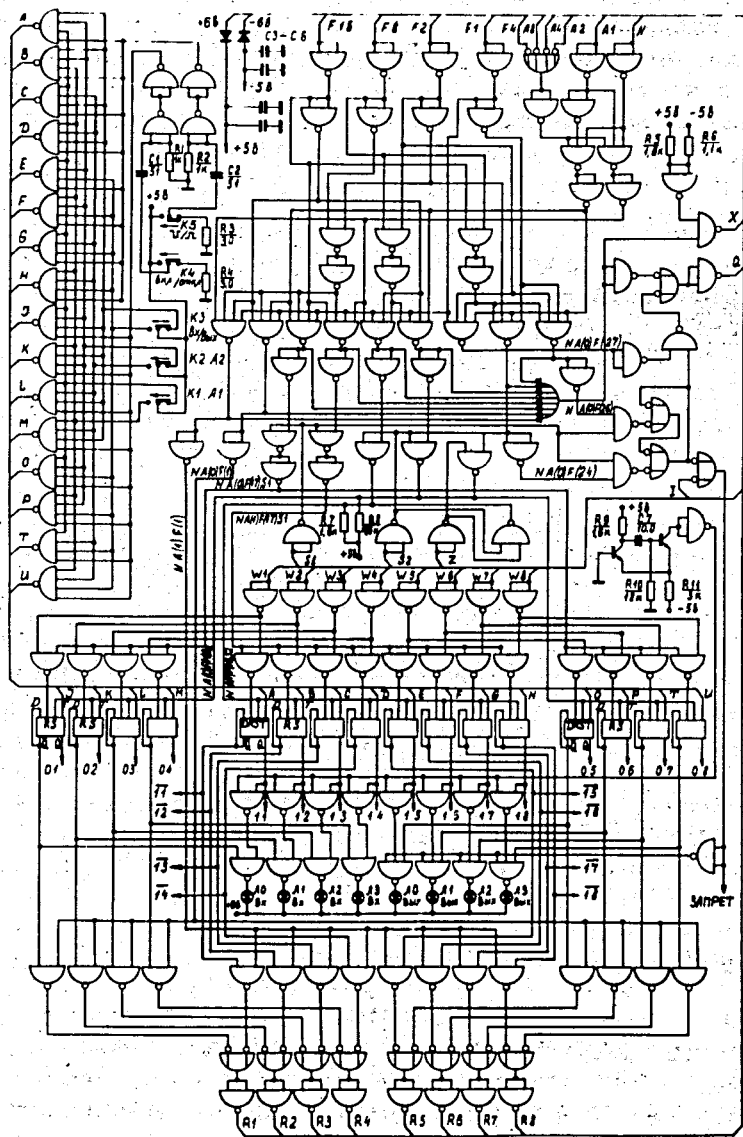


Рис. 2. Схема управления блоком.

TTL микросхемах. Управляющие сигналы на шины $O1 \div O8$, $I1$, $I2 \div I8$, $I8$ поступают с регистра, состоящего из 16 Д-триггеров.

При управлении блоком сигналами КАМАК регистр разбит на две части: первая, включающая и выключающая входы и выходы, - субадрес $A(0)$; вторая, задающая режим работы блока, - субадрес $A(1)$. Дешифратор функций КАМАК находится в верхней части рис. 2. Триггеры устанавливаются в состояние $Q = '1'$ функцией $F(11)$. В состояние $Q = '0'$ функцией $F(17)$ устанавливаются те триггеры, на W -шинах которых была "1". Состояние триггеров считывается по R -шинам с помощью функции $F(1)$.

Состояние триггеров индицируется лампочками на передней панели. Каждому входу и выходу соответствует одна лампочка /ЛО, ... ЛЗ-Вх и ЛО, ... ЛЗ-Вых./. Если вход или выход отключены, то лампочка не горит. Если входы и выходы неинвертирующие /блок выполняет функцию И/, то лампочки горят непрерывно. Если какой-либо из входов является инвертирующим, т.е. входом антисовпадений, то соответствующая ему лампочка мигает с частотой ≈ 1 Гц. Мигание лампочки соответствует также инвертирующему выходу.

Для ручного управления блоком на передней панели имеется 3-клавишный переключатель $K1 \div K3$ с клавишами $K1-A1$, $K2-A2$, $K3-Vx/Vyx$. и две кнопки $K4$ -вкл/откл и $K5$ -И/ИЛИ - по входу, V/\int - по выходу. С помощью клавиш $K1 \div K3$ выбирается нужный вход /выход/, а нажатием на одну из кнопок задается нужное состояние этого входа /выхода/.

Сигнал с дешифратора /расположенного в левом верхнем углу рис. 2/ поступает на триггер, выбранный клавишами и одной из кнопок. Каждый триггер по отношению к таким сигналам работает в счетном режиме, и однократному нажатию кнопки соответствует перебрасывание триггера из одного состояния в другое. Таким образом, ручное управление блоком заключается в изменении состояния лишь тех триггеров, которые находятся не в нужном положении.

Краткие характеристики

Входы

Число входов	- 4
Импеданс	- 50 Ом
Уровень логического "0"	- $0 \pm 0,1 В$
Уровень логической "1"	- $-0,8 \pm 0,1 В$
Коэффициент отражения	- $\leq 0,1$

Режимы работы и их индикация

1. Логическая операция И, осуществляемая над всеми четырьмя входами, - четырехкратные совпадения. Лампочки горят постоянно.
2. Любые входы могут быть установлены в режим антисовпадений. Соответствующие им лампочки мигают.
3. Когда все 4 входа находятся в режиме антисовпадений, выполняется логическая операция ИЛИ-НЕ.
4. Любые входы могут быть отключены. Лампочки не горят.

Длительность входных сигналов

- любая выше 3 нсек в режиме ИЛИ; 5 нсек в режиме И.

Минимальное время перекрытия входных сигналов, необходимое для срабатывания схемы в режиме совпадений

- 5 нсек

Разрешающее время в режиме совпадений

- равно перекрытию сигналов по времени минус 5 нсек

Выходы

Число выходов
Уровни выходных сигналов

- 4
- логический "0" $0 \pm 0,1 В$
логическая "1" $-0,8 \pm 0,1 В$

Выходной импеданс

- низкоомный /эмиттерный повторитель */

Длительность фронтов

- 3 нсек для отрицательного, 5,5 нсек для положительного.

Задержка

Минимальное время разрешения окончания предыдущего импульса и начала следующего
Режимы работы и их индикация

- 15 нсек
- 4,5 нсек
- любой выход может давать:
1/ прямой сигнал, лампочка горит постоянно;
2/ инверсный сигнал, лампочка мигает;
- любой выход может быть отключен, лампочка не горит.

Максимальная частота

- 100 МГц

* Обеспечена защита от короткого замыкания на землю.

Управление

1. С передней панели: Задание адреса входа /выхода/ тремя клавишами A1/K1/, A2/K2/, Вх/вых /K3/. Изменение состояния входа /выхода/ по заданному адресу производится однократным нажатием кнопок: Вкл/откл - K4, И/ИЛИ для входов, $\overline{I}/\overline{L}$ для выходов - K5
2. Сигналами КАМАК
- Субадреса:
- A(0) - включение и выключение входов и выходов;
- A(1) - задание прямого и инвертирующего режимов входов и выходов
- Шины записи
- W1 ÷ W4 соответствуют Вх1 ÷ Вх4,
W5 ÷ W8 соответствуют Вых1 ÷ Вых4
- Функции КАМАК:
- F(I) - чтение состояния управляющего регистра
- F(II) - сброс управляющего регистра*
- F(17) - установка управляющего регистра по W шинам
- F(24)** - дополнительный запрет по всем выходам
- F(26)** - снятие дополнительного запрета
- F(27)** - проверка состояния триггера дополнительного запрета

* F(II) A(0) - все входы и выходы отключаются.

F(II) A(1) - все выходы и входы устанавливаются в инвертирующее состояние, соответствующее операции ИЛИ.

**Только по субадресу A(0).

- Z - эквивалентно F(11)
- I - запрет по всем выходам
- Q - сигнал появляется:
1/ при расшифровке функций F(I), F(II), F(17), F(24), F(26),
2/ при наличии F(27), если триггер дополнительного запрета сброшен
- X - сигнал появляется при расшифровке функций F(I), F(II), F(17), F(24), F(26), если в блоке имеется питание +5В и -5В.

Дополнительные возможности

При работе блока в режиме схемы совпадений выходной сигнал может быть сформирован по длительности. Длительность выходного сигнала

- может быть установлена от 7 нсек до 1 мсек.

Задержка

- 18 нсек

Мертвое время

- большее из $\left\{ \begin{array}{l} t_{\text{выд.}} + 8 \text{ нсек} \\ t_{\text{вх.}} + 5 \text{ нсек} \end{array} \right.$

Максимальная частота - 65 МГц

Питание блока

- +6В - 1А
- -6В - 0,6А

Схема блока выполнена в стандарте КАМАК и занимает блок единичной ширины. Если нет необходимости в электронном управлении функциями, выполняемыми блоком, может быть собрана лишь его быстрая часть. В этом случае блок используется как обычная схема совпадений или разветвитель или смеситель в зависимости от той или иной распайки управляющих шин.

В заключение авторы благодарят В.И.Какурину и Т.А.Пляшкевич за помощь в монтаже и в оформлении документации.

Литература

1. C.Prezzi, F.Soso. *Nucl. Instr. and Meth.*, 68, 45-49 (1969).
2. F.Pořar. *Nucl. Instr. and Meth.*, 91, 253 (1969).
3. P.Horvath. *IEEE Trans.Nucl.Sci.*, NS-20, no. 1, 193.
4. К.А.Валиев и др. *Электронная промышленность*, №7, 56-59 /1972/.
5. В.А.Арефьев, С.Г.Басиладзе. *Препринт ОИЯИ, 13- 6594, Дубна, 1972.*

Рукопись поступила в издательский отдел
15 января 1974 года.