

14/0-7

ОБЪЕДИНЕННЫЙ  
ИНСТИТУТ  
ЯДЕРНЫХ  
ИССЛЕДОВАНИЙ  
ДУБНА



С 344.36  
Б-202

13 - 6954

1689/2-73  
Б.Ю.Балдин

СХЕМА БЛОКИРОВКИ  
И ВРЕМЯ-АМПЛИТУДНЫЙ ПРЕОБРАЗОВАТЕЛЬ  
НА ИНТЕГРАЛЬНЫХ СХЕМАХ

**1973**

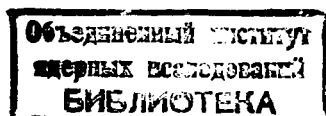
**ЛАБОРАТОРИЯ ЯДЕРНЫХ ПРОБЛЕМ**

13 - 6954

Б.Ю.Балдин

СХЕМА БЛОКИРОВКИ  
И ВРЕМЯ-АМПЛИТУДНЫЙ ПРЕОБРАЗОВАТЕЛЬ  
НА ИНТЕГРАЛЬНЫХ СХЕМАХ

*Направлено в ПТЭ*



Использование быстродействующих интегральных схем серии ECL<sup>/1/</sup> в блоках быстрой электроники<sup>/2,3/</sup> позволяет существенно повысить надежность работы этих блоков, расширить их функциональные возможности, сократить габариты и улучшить параметры. При этом значительно упрощается монтаж и настройка блоков.

В данной работе описываются схема блокировки и время-амплитудный преобразователь наносекундного диапазона, выполненные полностью на интегральных схемах /за исключением линейной части конвертора/.

## 1. Схема блокировки

Схема блокировки предназначена для управления работой спектрометрических трактов, связанных с ЭВМ или анализатором, а также для задания фиксированного мертвого времени в трактах логических сигналов<sup>/4/</sup>. Схема блокировки имеет четыре режима работы:

1. Режим пропускания входных сигналов с сохранением их формы.

2. Режим фиксированного мертвого времени, задаваемого с помощью переключателя на передней панели.

3. Режим внешнего управления со входа "сброс". Закрывание блокировки осуществляется проходящим сигналом, открывание - через 20 нсек после прихода импульса внешнего сброса.

4. Режим комбинированного управления. Закрывание блокировки происходит проходящим сигналом, открывание - либо импульсом внешнего сброса, либо сигналом от внутреннего одновибратора, если сигнал внешнего сброса не приходит в пределах заданного мертвого времени.

Принципиальная схема блокировки представлена на рис. 1. Рассмотрим работу схемы в режиме фиксированного мертвого времени. В исходном состоянии триггеры М5 и М7 находятся в сброшенном состоянии и схема пропускания М10 открыта. Отрицательный входной сигнал через преобразователь уровней М1 и формирователь М9 поступает на вход схемы пропускания М10, далее через М11 и выходной каскад М12 проходит на выход схемы. Длительность выходного сигнала определяется временем переключения триггера М5 и не зависит от длительности сигнала на входе схемы. Выходной сигнал схемы пропускания вызывает переключение триггера М5 и закрывание схемы М10. Одновременно со срабатыванием триггера М5 начинает разряжаться одна из времязадающих емкостей С1-С13, подключенная через переключатель к резистору R6.

При достижении потенциалом на емкости-порога срабатывания М6 срабатывает одновибратор М7, М8 и через схему "И-НЕ"-М4 сбрасывает триггер М5 в исходное состояние. При этом времязадающая емкость быстро восстанавливает свой заряд. Поскольку сброс триггера М5 происходит только после переключения триггера М7, схема пропускания М10 остается закрытой до окончания времени выдержки одновибратора М7, М8. Одновибраторы М5, М6, М4 и М7, М8 имеют время восстановления  $< 20\%$  от длительности импульса, поэтому к моменту окончания времени выдержки второго одновибратора первый полностью восстанавливается. Длительности импульсов одновибраторов одинаковы и равны половине мертвого времени, задаваемого переключателем.

После окончания импульса одновибратора М7, М8 схема пропускания М10 открывается, и с приходом очередного входного сигнала процесс повторяется.

При работе в режиме внешнего управления все клавиши переключателя должны быть отжаты. При этом вход инвертора М6 через резистор R9 соединяется с землей, и благодаря этому разрывается цепь обратной связи в одновибраторе М5, М6, М4.

Сигнал внешнего управления поступает на вход "сброс". После преобразователя уровней М1 и формирователя М2 с помощью интегральных схем М3, М4 осуществляется формирование короткого импульса сброса  $\sim 7$  нсек/. Укорочение сигнала сброса необходимо для уменьшения вероятности "пролезания" нескольких сигналов на выход схемы блокировки при одновременном воздействии сигнала сброса и входного сигнала на триггер М5. С этой же целью введена вторая схема пропускания М11. С выхода М4 сигнал сброса поступает на входы триггеров М5 и М7. Сброс триггера М5 вызывает открывание блокировки. Поступление сигнала на вход блокировки вызывает переворот

триггера М5, который остается в этом состоянии и блокирует схему пропускания М10 до прихода следующего сигнала сброса.

В режиме комбинированного управления переключателем задается некоторое мертвое время. При поступлении входного сигнала блокировка закрывается и ждет импульса сброса в течение заданного мертвого времени. Если сигнал сброса попадает в этот интервал времени, то он одновременно восстанавливает состояние триггеров М5, М7, и схема готова к приему следующего сигнала. Если сигнал сброса в пределах мертвого времени отсутствует, то открывание блокировки происходит по истечении этого времени, как описано выше. При нажатии клавиши "откр." триггер М5 принудительно удерживается в сброшенном состоянии. В этом режиме схема обеспечивает пропускание входных сигналов с максимальным быстродействием  $/75$  Мгц/. С помощью цепочки D1, D2, R10 обеспечивается необходимый порог срабатывания формирователей М2, М9.

Схема блокировки работоспособна при нагрузках по входу до  $7 \times 10^7$  имп/сек.

Временная привязка выходного сигнала ко входному при статистической нагрузке  $\sim 10^7$  имп/сек не хуже 0,2 нсек.

Конструктивное оформление схемы - стандартный блок "Вишня" с шириной передней панели 40 мм. Передняя панель блока показана на рис. 4.

#### Основные технические параметры:

Входной сигнал и сигнал сброса	- отрицательные
Амплитуда	- 16 ма/50 ом
Длительность	$\geq 7$ нсек
Порог срабатывания	- 0,4 в
Выходной сигнал	- отрицательный
Амплитуда	- 16 ма/50 ом
Длительность	- 7 нсек
Длительность фронтов	$\leq 3$ нсек
Диапазон мертвых времен	- 0,1 - 10,0 мсек
Максимальное быстродействие	- 75 Мгц
Задержка выходного сигнала	- 18 нсек
Потребляемый ток	- 5 в 210 ма

#### 2. Время-амплитудный преобразователь /конвертор/

Время-амплитудный преобразователь предназначен для преобразования временных интервалов наносекундного диапазона

в аналоговый сигнал с амплитудой, пропорциональной измеряемому временному интервалу. Конвертор построен по принципу старт-стоп, его принципиальная схема представлена на рис. 2.

Входные сигналы "старт" и "стоп" формируются с помощью схем М1, М2, как в схеме блокировки. До прихода стартового импульса триггеры М4 и М5 удерживаются в сброшенном состоянии потенциалом одновибратора М3, М6. С приходом стартового сигнала одновибратор запускается и разблокирует М4, М5. Триггер М4 переключается стартовым сигналом, а триггер М5 - сигналом "стоп". Одновременно со срабатыванием одновибратора закрывается схема пропускания М2 в стартовом канале, другая половина этой схемы в канале "стоп" закрывается после переключения триггера М5. Такая блокировка исключает попадание входных сигналов на входы триггеров М4, М5 в течение времени формирования выходного сигнала конвертора. Открывание схем пропускания происходит после окончания времени выдержки одновибратора, которое равно 1 мксек.

Схема "И-НЕ"-М7 формирует из сигналов триггеров М4, М5 прямоугольный импульс с длительностью, равной интервалу между стартовым и стоповым сигналами. Этот сигнал через вторую половину схемы М7 подается на зарядно-разрядное устройство.

Зарядно-разрядное устройство содержит токовый ключ М8 и эмиттерный повторитель на транзисторе Т4. В исходном состоянии одна из интегрирующих емкостей С4-С6 подключена к эмиттеру Т4 и заряжена до напряжения, близкого к +5 в. Импульс одновибратора усиливается дифференциальной парой М9 и запирает транзистор Т4. Через 8-10 нсек после запираания Т4 начинается линейный разряд интегрирующей емкости токовым ключом М8.

После окончания линейного разряда потенциал на интегрирующей емкости не меняется до окончания импульса одновибратора, после чего триггеры М4, М5 сбрасываются в исходное состояние, а емкость быстро заряжается током эмиттерного повторителя до начального потенциала.

Использование эмиттерного повторителя позволяет сократить время заряда интегрирующей емкости и тем самым уменьшить мертвое время преобразователя. Через 1,5 мксек после прихода стартового импульса потенциал на емкости восстанавливается с точностью 1%.

Во входном каскаде линейной части конвертора используется полевой транзистор, что улучшает линейность преобразования.

Транзисторная двойка Т1, Т2 передает аналоговый сигнал с интегрирующей емкости на выход схемы с нулевым уровнем.

Коэффициент преобразования задается с помощью переключателя путем изменения разрядного тока и величины интегрирующей емкости. Диод Д4 ограничивает максимальную амплитуду выходного сигнала преобразователя.

В конверторе не предусмотрено подавление одиночных стартовых сигналов, так как такую логику работы можно построить, используя блоки стандартной электроники.

Линейность преобразования на диапазонах 20-100 нсек проверялась с помощью калиброванной линии задержки типа NZ-244. На диапазонах 200 и 500 нсек измерения проводились по блок-схеме, представленной на рис. 3. Генератор на кабеле /Г/ генерирует колебания стабильной частоты с периодом 20 или 50 нсек.

Схема блокировки /Б/ в цепи управляющих каналов схем пропускания /СП/ обеспечивает работу многоканального анализатора /МАО/ без перегрузки. Формирователь /Ф/ вырабатывает прямоугольный сигнал длительностью ~ 20 нсек для управления схемами пропускания.

Изменением задержки в управляющем канале схемы пропускания стопового сигнала временной интервал между сигналами "старт" и "стоп" конвертора изменяется с шагом, равным периоду частоты генератора. Постоянство приращения интервала определяется стабильностью частоты генератора. Измерения показали, что интегральная нелинейность конвертора на всех диапазонах не превышает 0,3%.

#### Основные технические параметры

Входные сигналы	- отрицательные
Амплитуда	- 16 ма/50 ом
Длительность	- 7 нсек < $t$ < 1 мксек
Выходной сигнал	- отрицательный
Длительность	- 1,2 мксек
Максимальная амплитуда	- 0,5 в/ 50 ом
Диапазон измеряемых интервалов времени	- 20 - 500 нсек
Интегральная нелинейность	- 0,3%
Предельное разрешение	$\leq$ 10 псек
Мертвое время	- 1,5 мксек
Минимальный интервал между сигналами "старт" и "стоп"	- 10 нсек
Потребляемые токи	- + 5 в - 1 ма - - 5 в - 220 ма

Конвертор размещен в стандартном блоке "Вишня" с шириной передней панели 40 мм. Передняя панель блока показана на рис. 4.

Блоки описанных типов использовались в эксперименте по поиску новых тяжелых частиц на синхротроне ИФВЭ<sup>/5/</sup>. За более чем 1000 часов эксплуатации неполадок в работе блоков не отмечалось.

В заключение автор пользуется возможностью выразить благодарность А.И. Ронжину и З.В. Крумштейну за ценные обсуждения в процессе разработки блоков, а также Н.Н. Хованской и Т.А. Агудиной за монтаж партии блоков.

### Литература

1. Sowjetische integrierte Schaltkreise, v/o Elektronorgtechnika, UdSSR, Moskau.
2. Ю.Б.Бушнин, А.Ф.Дунайцев, В.А.Сенько. Препринт ИФВЭ, 72-49, Серпухов, 1972.
3. В.А.Арефьев, С.Г.Басиладзе. Препринт ОИЯИ, 13-6594, Дубна, 1972.
4. З.Цисек. Сообщение ОИЯИ, 13-6021, Дубна, 1971.
5. Я.В.Гришкевич и др. Материалы международной конференции по аппаратуре в физике высоких энергий. Д-5805, Дубна, 1970.

Рукопись поступила в издательский отдел  
16 февраля 1973 года.

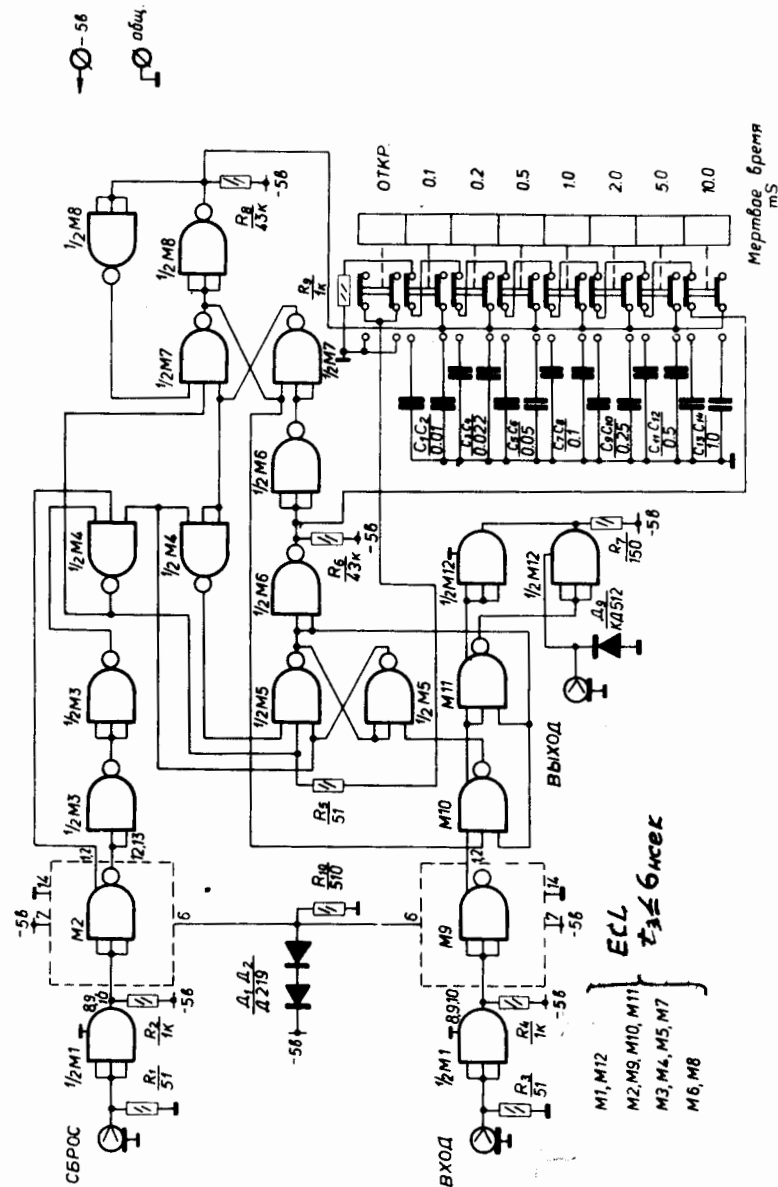


Рис. 1. Принципиальная схема блокировки.

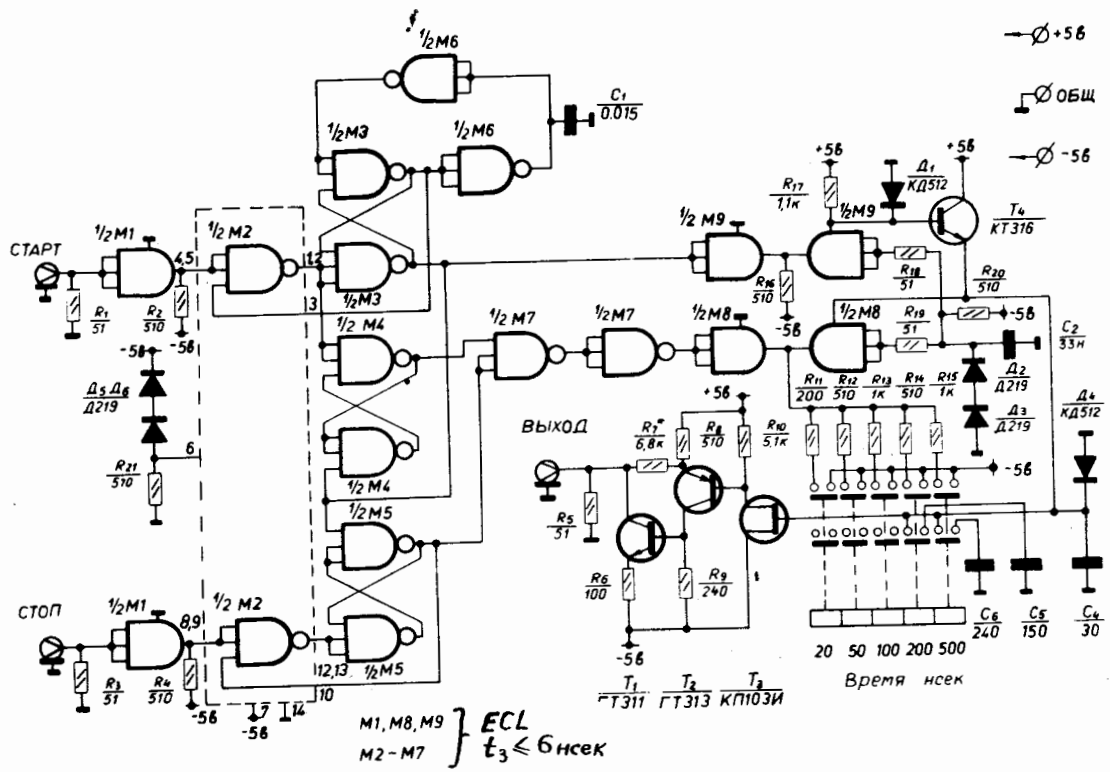


Рис. 2. Принципиальная схема время-амплитудного преобразователя.

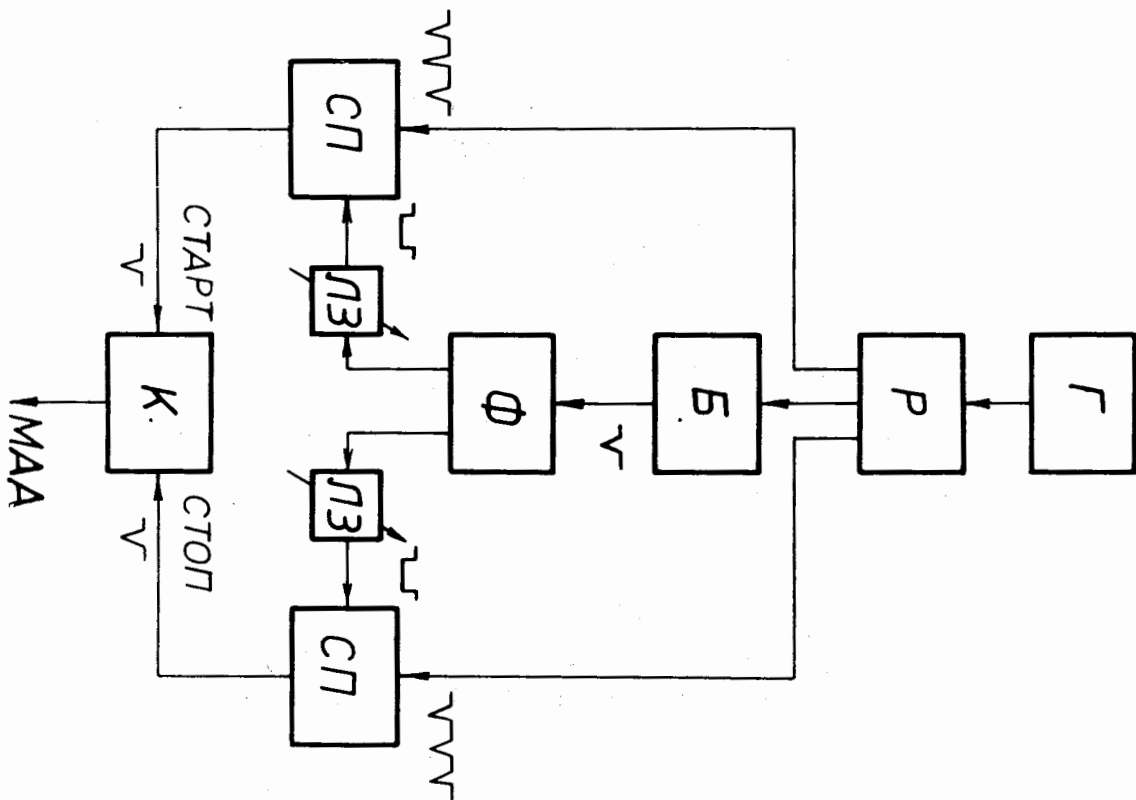


Рис. 3. Блок-схема измерения интегральной нелинейности кон-  
вертора.

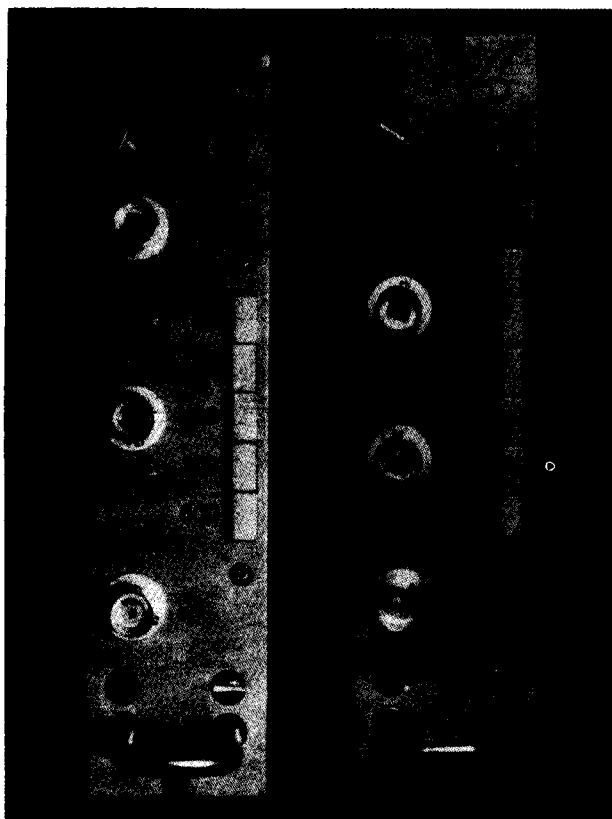


Рис. 4. Внешний вид передних панелей блокировки и конвертора.