

6382

ЭКЗ. ЧИТ. ЗАЛА

СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ

Дубна

13 - 6382



С.Г.Басиладзе, В.Я.Гвоздев, П.К.Маньяков,
В.Тлачала

ЛАБОРАТОРИЯ ВЫСОКИХ ЭНЕРГИЙ

ШИРОКОДИАПАЗОННЫЕ
ВРЕМЯ-АМПЛИТУДНЫЙ КОНВЕРТОР
И ЛИНЕЙНЫЕ ВОРОТА

1972

13 - 6382

С.Г.Басиладзе, В.Я.Гвоздев, П.К.Маньяков,
В.Тлачала

ШИРОКОДИАПАЗОННЫЕ
ВРЕМЯ-АМПЛИТУДНЫЙ КОНВЕРТОР
И ЛИНЕЙНЫЕ ВОРОТА

Объединенный институт
ядерных исследований
БИБЛИОТЕКА

Настоящая работа посвящена описанию блоков, завершающих усовершенствование /1/ систем /2/ быстрых схем ядерной электроники, которые используются в ЛВЭ в качестве стандартных. Работа была проведена с целью улучшить характеристики схем и устранить имевшиеся в них недостатки. Так, в блоке время-амплитудного конвертора необходимо было достичь следующего:

1. Реализовать связь с элементами преобразования время-амплитуда до линейного выхода по постоянному току для ликвидации динамических сдвигов уровней от загрузки и расширения временного диапазона схемы.

2. Повысить мощность выходного каскада для обеспечения согласования выходного диапазона схемы с остальными линейными блоками. Изменить его схему для получения на выходе импульса отрицательной полярности.

3. Ввести разрешение срабатывания стоп-канала только после срабатывания старт-канала. Снизить мертвое время стоп-канала.

4. Уменьшить время восстановления элемента преобразования, по крайней мере в диапазоне до нескольких микросекунд.

5. Выполнить старт и стоп-выходы так, чтобы они давали стандартные логические сигналы.

6. Ввести канал непосредственного измерения длительности временного интервала.

В схеме линейных ворот необходимо было

1. Обеспечить связь между входом и выходом в линейном канале по постоянному току.

2. Повысить мощность выходного каскада для обеспечения согласования выходного диапазона схемы с остальными линейными блоками и для улучшения линейности.

3. Уменьшить амплитуду управляющих сигналов на элементе

"ворот" для повышения скорости и частоты переключения ворот.

4. Упростить, для облегчения наладки, схему управления воротами.

5. Ввести в интеграторе выход с "медленным" ($\sim 1,5$ миксек) фронтом нарастания, поскольку блок амплитудно-цифрового преобразования^{/2/} при более коротких фронтах не обеспечивает достаточной линейности.

ВРЕМЯ - АМПЛИТУДНЫЙ КОНВЕРТОР

Перейдем к описанию блока время-амплитудного конвертора, принципиальная схема его приведена на рис. I. В одном блоке расположено две схемы. Основа элемента преобразования время-амплитуда описана в^{/3/}, разработана для наносекундного диапазона в^{/4/} и с некоторыми видоизменениями использовалась в^{/2/}. Остановимся сначала на описании работы схемы.

Предположим, что импульс пришел только на старт-вход. Этим импульсом закрывается транзистор T_1 во входной дифференциальной паре и включается старт-триггер на туннельном диоде TD_1 (на диффузионную ветвь). При включении триггера с переключающей пары T_3+T_4 снимается выходной сигнал старт-канала и переключается дифференциальная пара T_5+T_6 . С коллектора T_5 закрывается разрядный транзистор T_9 в элементе преобразования и через 15 нсек (линия задержки на кабеле длиной ~ 3 м) приходит закрывающий сигнал с коллектора T_6 на базу T_7 . Ток транзистора T_7 переключается в зарядный транзистор T_8 , с этого мо-

мента времени на интегрирующей емкости C_3 появляется линейно нарастающее напряжение. Диапазон пилообразного увеличения потенциала на интегрирующей емкости от $-8,6\text{в}$ до $-2,6\text{в}$. При достижении верхней границы диапазона открывается транзистор T_{10} и сбрасывает ~~старт~~-триггер в исходное состояние. После этого прекращается сигнал на старт-выходе, включается разрядный транзистор T_9 , а зарядный транзистор T_8 выключается. Для уменьшения времени восстановления интегрирующей емкости используется заряд, накопленный на разделительно-дифференцирующей емкости C_1 во время прямого хода "пилы".

Если единичный импульс пришел на стоп-вход схемы, то он не вызовет переброса стоп-триггера ($T_{Д3}$), поскольку тот заблокирован от старт-канала по цепи T_3-T_{26} .

При совместном приходе старт- и стоп-импульсов схема работает следующим образом. Старт-канал запускается, как и прежде. На интегрирующей емкости нарастает пилообразное напряжение, а стоп-канал разблокирован. При приходе стоп-сигнала срабатывает стоп-триггер. Он переключает диодно-транзисторную пару $D_{14}+T_{27}$, и на стоп-выходе появляется сигнал. Переключается дифференциальная пара $T_{28}+T_{29}$, с коллектора T_{29} выключается зарядный транзистор T_8 , а с коллектора T_{28} запускается одновибратор стоп-канала (транзисторы $T_{30}+T_{32}$). Напряжение на интегрирующей емкости сохраняется постоянным (отсутствуют токи заряда и разряда), а на времязадающей емкости одновибратора (C_{15}) оно возрастает (транзистор T_{31} -закрыт). На интервал времени выдержки одновибратора с коллектора T_{33} открывается линейные ворота (T_{19}). Плоская вершина сигнала с интегрирующей емкости через эмиттерные повторители T_{11}, T_{12} и схему

сдвига потенциала от -8в до 0в (T_{18} , R_{30}), пройдя линейные ворота, подается на мощный выходной инвертирующий каскад ($T_{20} + T_{24}$). Через 1 мксек напряжение на времязадающей емкости возрастает (\sim на 2 в) и открывает транзистор T_{30} настолько, что происходит общий сброс старт-и стоп-триггеров. Прекращается сигнал на старт-и стоп-выходах, закрываются линейные ворота, восстанавливаются напряжения на интегрирующей и времязадающей (через эмиттер T_{31}) емкостях.

Если схема работает в режиме непосредственного измерения величины временного интервала, то через транзистор T_{13} запускается триггер Шмитта на туннельном диоде TD_2 , формирующий крутые перепады импульса. Через T_{14} импульс подается на дифференцирующую цепь R_{37}, C_{14} и через транзисторы T_{14} и T_{16} запускает соответственно от переднего фронта старт-, а от заднего - стоп-триггер. После этого схема работает так, как описано выше.

Если длительность измеряемого непосредственно интервала значительно больше, чем выбранный диапазон, то старт-триггер успевает сброситься, а напряжение на интегрирующей емкости восстановиться до нормальной величины. Однако, поскольку по каналу непосредственного измерения нет блокировки стоп-триггера, он запустится от заднего фронта входного импульса. На линейном выходе в это время появится только "пьедестал" линейных ворот, который можно проверять или регулировать таким образом.

КРАТКИЕ ХАРАКТЕРИСТИКИ

Схема преобразования. Диапазон измеряемых интервалов : от 0 до 100 нсек, до 300 нсек, до 1 мксек, до 3 мксек, до 10 мксек,

до 30 мксек, до 0,1 мсек, до 1 мсек, до 10 мсек.

Длительность "полочки" потенциала на интегрирующей емкости после измерения интервала - 1 мксек.

Длительность импульса "ворот" по окончании измерения интервала - 1 мксек.

Интегральная нелинейность - $\leq \pm 0,5\%$.

Предельное разрешение - < 10 псек.

Мертвое время при измерении интервала

- а) 1,2 от измеряемого интервала плюс 1 мксек в диапазонах до 3 мксек,
- б) 1,9 от измеряемого интервала плюс 1 мксек в диапазонах свыше 3 мксек.

Входы. Число входов: 1 - непосредственного измерения интервала; 1 - старт-вход; 1 - стоп-вход, блокированный в нормальном состоянии.

Импеданс - 50 ом.

Коэффициент отражения для перепадов с фронтами 1 нсек - $\leq 0,15$.

Полярность импульсов - отрицательная.

Допустимые уровни логических сигналов - $(0 \pm 0,1) + -(0,7 \pm 1,0)в$.

Допустимая длительность импульсов по каналу "старт" - от 5 нсек до величины измеряемого интервала.

Допустимая длительность импульсов по каналу "стоп"	- 5 нсек + 1 мксек.
Минимальная измеряемая длительность импульса по каналу непосредственного измерения	- 20 нсек.
Мертвое время по каналу "старт"	
1) при единичном сигнале	- а) 1,2 от диапазона измерений в диапазонах до 3 мксек, б) 1,9 от диапазона измерений в диапазонах свыше 3 мксек;
2) при совместном приходе старт-и стоп-сигналов	- равно мертвому времени схемы преобразования.
Мертвое время по каналу "стоп"	- 1,1 мксек.
ВЫХОДЫ. Число выходов : I - логический, свидетельствующий о срабатывании старт-канала; I - логический, свидетельствующий о срабатывании стоп-канала; I - линейный (на амплитудный анализатор).	
Импеданс	- логических: высокоомный (генератор тока), линейного: генератор напряжения (допускает нагрузку на 50 ом).
Полярность импульса	- отрицательная.
Уровни логических сигналов	- 0+ - 16 ма (-800 мв на нагрузку 50 ом).
Диапазон линейного сигнала	- 0+ - 6 в.
Длительность импульса по каналу "старт"	

- 1) при приходе единичного сигнала - равна диапазону измерения,
- 2) при совместном приходе старт-и стоп-сигналов - равна измеряемому интервалу плюс 1 мксек.

Длительность импульса по каналу "стоп" - 1 мксек.

Длительность импульса по линейному каналу - 1 мксек.

По линейному каналу

- 1) стабильность "нуля" - $\leq \pm 15$ мВ,
- 2) температурный дрейф "нуля" - $- 3$ мВ / °С,
- 3) стабильность "пьедестала" - $\leq \pm 15$ мВ,
- 4) температурный дрейф "пьедестала" - $+0,1$ мВ / °С,
- 5) температурный дрейф амплитуды сигнала - $+ 0,05\%$ / °С.

УПРАВЛЕНИЕ. На время-амплитудный конвертор может быть подан сигнал запрета срабатывания с разьема питания.

Уровни логического сигнала управления - 0 ± 4 в.

Ток в цепи управления при сигнале запрета - $\leq 1,5$ ма.

Дополнительные возможности. При отключении переключателя диапазонов и установке непосредственно в схему малых интегрирующих емкостей возможно снижение диапазона измеряемых интервалов до 10 нсек. При подключении больших интегрирующих емкостей к свободным выводам переключателя диапазон преобразования может быть увеличен до 1 сек.

Токи, потребляемые схемой от источников: -12 в - 270ма; $+12$ в - 310 ма; температурный диапазон работы 0 ± 40 °С.

ЛИНЕЙНЫЕ ВОРОТА

Линейные ворота (рис.2) могут работать в режиме с нормально закрытым или с постоянно открытым входом (переключение тумблером).

Рассмотрим нормально закрытый режим работы "ворот". В нормальном состоянии входной импульс напряжения преобразуется транзистором T_1 в импульс тока, который поступает в эмиттер транзистора T_6 . Если "ворота" открываются строб-импульсом, подаваемым на базу транзистора T_4 , то ток из T_4 переключается в транзистор T_7 . Импульсы напряжения противоположной полярности с коллекторов T_4 и T_7 подаются на базы транзисторов T_5 и T_6 (открывает T_5 и закрывает T_6). Таким образом, теперь входной импульс через транзисторы T_1, T_5 поступает на выходной усилитель ($T_9, T_{10}, T_{12}, T_{13}$) и через резистор R_{20} и транзисторы T_8, T_{11} на интегратор. Транзистор T_2 служит для задания смещающего напряжения на базу транзистора T_1 . Транзистор T_3 используется для компенсации "пьедестала".

Выходной усилитель собран по схеме с обратной связью по напряжению. Коэффициент усиления схемы - 1,5. Такая величина обусловлена тем, что на входе сигнал ослабляется в три раза резисторами R_2, R_3 (для уменьшения "пролезания"), а далее усиливается в коллекторе T_5 в 2 раза. Таким образом, с выхода усилителя снимается сигнал с амплитудой, равной амплитуде входного сигнала.

В интеграторе ток коллектора T_{11} подается на интегрирующую цепь R_{32}, C_{20} . Напряжение на емкости будет пропорционально входному заряду, если его длительность существенно меньше, чем постоянная времени интегрирования. Импульс напряжения, пропорциональный входному заряду через эмиттерные повторители T_{14}, T_{16}, T_{18} подается на выход схемы.

Для работы с блоком амплитудно-цифрового преобразования необходимо иметь импульсы с фронтами $1 + 2$ мксек, поэтому предусмотрен еще один выход. Для затягивания фронта импульса после транзистора T_{15} включено колебательное звено L_1, C_{27} . С эмиттера транзистора T_{17} снимается импульс той же амплитуды, но с фронтом $1,5$ мксек. Необходимо заметить, что за этим импульсом следуют 2-3 послеимпульса той же длительности, но меньшей амплитуды, они не влияют на работу АЦП.

При большей нагрузке на интегрирующей (C_{20}) и разделительной (C_{19}) емкостях в интеграторе будет смещаться уровень сигнала. Поскольку быстрый (непосредственный) выход может работать с существенно большей частотой, в коллектор T_8 введена защитная цепь - D_6, D_7 , предотвращающая выход его из режима при больших сдвигах уровней на интеграторе.

КРАТКИЕ ХАРАКТЕРИСТИКИ

Линейный вход

Импеданс	- 50 ом.
Полярность импульса	- отрицательная.
Диапазон амплитуд	- 0 + -6в.
Коэффициент отражения для импульсов с фронтами 1 нсек	- $< + 0,07$.
Длительность импульсов	- любая, свыше 5 нсек.
Максимальная частота импульсов	- 80 Мгц.

Строб-вход.

Импеданс	- 50 ом.
Коэффициент отражения для импульсов с фронтами 1 нсек	- $< 0,15$.

Уровни сигнала	- стандартные логические, 0 + -800 мв, прямой или инверсный.
Длительность сигнала	- любая, свыше 10 нсек.
Время переключения ворот	- 3 нсек.
Максимальная частота	- 70 Мгц.
<u>Непосредственный (быстрый) выход.</u>	Сигнал соответствует про -
пускаемому входному сигналу.	
Импеданс	- < 5 ом.
Полярность импульса	- отрицательная.
Диапазон амплитуд	- -0,1 + -6в.
Коэффициент передачи	- 1 (на нагрузку 50 ом).
Задержка	- 5,5 ± 1 нсек.
Длительность фронтов	-а) 3 нсек для сигнала до -3в, б) возрастает до 6 нсек при амплитуде - 6в.
"Пьедестал"	- плавно регулируется в пределах 0 ± 75 мв.
"Пролезание" ступенчатого сигнала с амплитудой - 10в	- < 100 мв.
"Выбросы" в момент включения (выключения) ворот	- < 100 мв.
Интегральная нелинейность	- < ± 1% для 5 нсек импульсов в диапазоне до -3в, 10 нсек - " - -4,5в, 20 нсек - " - -5,5в.
Температурный дрейф "0"	- -0,9 мв/°С.
Температурный дрейф "пьедестала"	- +0,2 мв/°С.
Температурный дрейф коэффи- циента передачи	- +0,05%/°С.
Ограничения на мощность, отдаваемую в нагрузку	- при импульсах с амплиту-

дой -2 + -5в их скважность
должна быть не менее 2.

Интегральный выход. Амплитуда импульса соответствует площади пропускаемого сигнала, а время нарастания равно его длительности.

- Импеданс - < 10 ом.
- Полярность импульса -- отрицательная.
- Амплитудный диапазон - 0 + -6в (на нагрузку не менее 400 ом).
- Временной диапазон интегрируемых сигналов - 5 + 100 нсек.
- Коэффициент передачи - 0,04 нсек⁻¹.
- Точность интегрирования - + 1%.
- Длительность заднего фронта (спада) импульса - 2,5 мсек.
- Динамический сдвиг уровня при частоте 200 кгц - 0,1 + 2% в зависимости от длительности входных сигналов.
- Температурный дрейф коэффициента передачи - < 0,02%/°С.

Интегральный выход на АЦШ. Амплитуда импульса соответствует площади пропускания сигнала, передний фронт равен 1,5 мсек.

- Интервал послеимпульсов за первыми рабочими - 2,5 мсек - с уменьшающейся амплитудой.

Остальные данные такие же, как у первого интегрального выхода.

Дополнительные возможности. По интегральным выходам коэффициент передачи может быть уменьшен до 0,5 мсек⁻¹, при этом максимальная длительность интегрируемых сигналов составит 2 мсек.

Токи, потребляемые схемой в нормальном состоянии от источников питания: -24в - 21 ма; -12в - 80 ма; +12в - 38 ма; +24в - 69ма; температурный диапазон работы 0 + +40 С.

В заключение авторы считают себя обязанными выразить благодарность В.А.Витенко за полезные обсуждения, А.А.Виноградовой, А.А.Ррмину за помощь в изготовлении схем.

Л И Т Е Р А Т У Р А

1. С.Г.Басиладзе. Унифицированный выходной формирователь в схемах быстрой электроники. Препринт ОИЯИ, 13-6331, Дубна, 1972.
2. В.А.Арефьев, С.Г.Басиладзе, В.Я.Гвоздев, А.Г.Грачев, И.Ф.Колпаков, П.К.Маньяков, Н.М.Никитюк, В.А.Смирнов. Система быстрых электронных блоков для физических экспериментов. Сообщение ОИЯИ, 13-5447, Дубна, 1970.
3. С.Г.Басиладзе. ПТЭ, № 4, 58+91 (1967).
4. Ю.Г.Будяшов, В.Г.Зинов, ПТЭ № 4, 102+104 (1968).

Рукопись поступила в издательский отдел
13 апреля 1972 года.

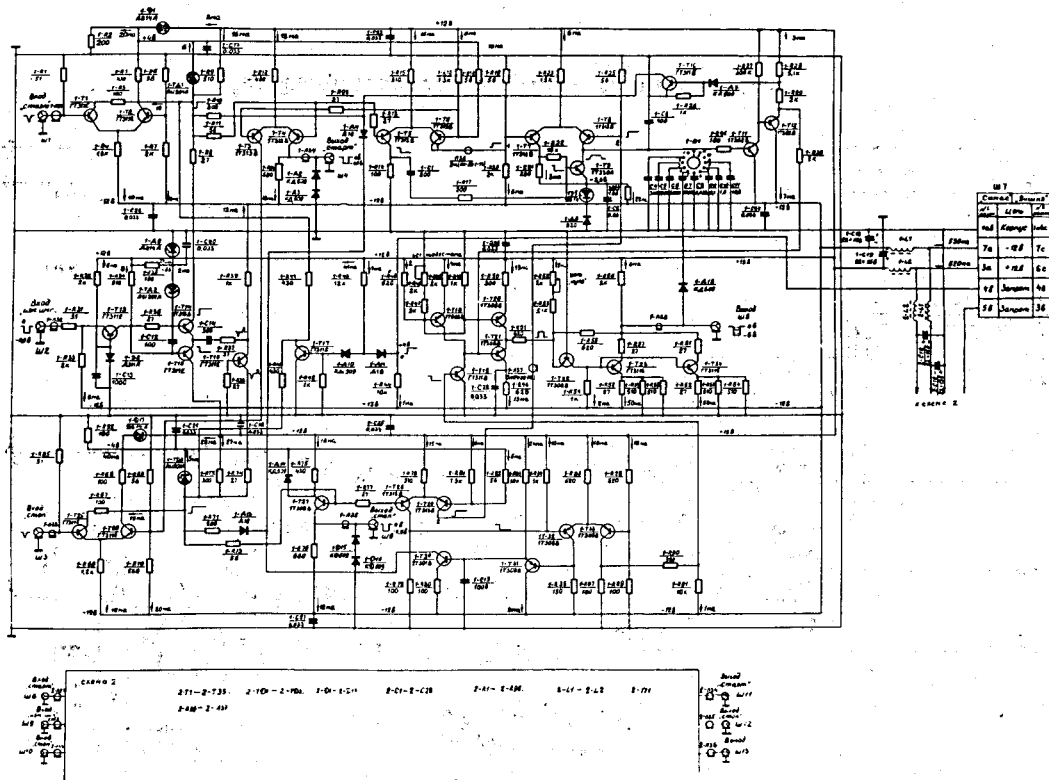


Рис. 1. Принципиальная схема время-амплитудного конвертора.

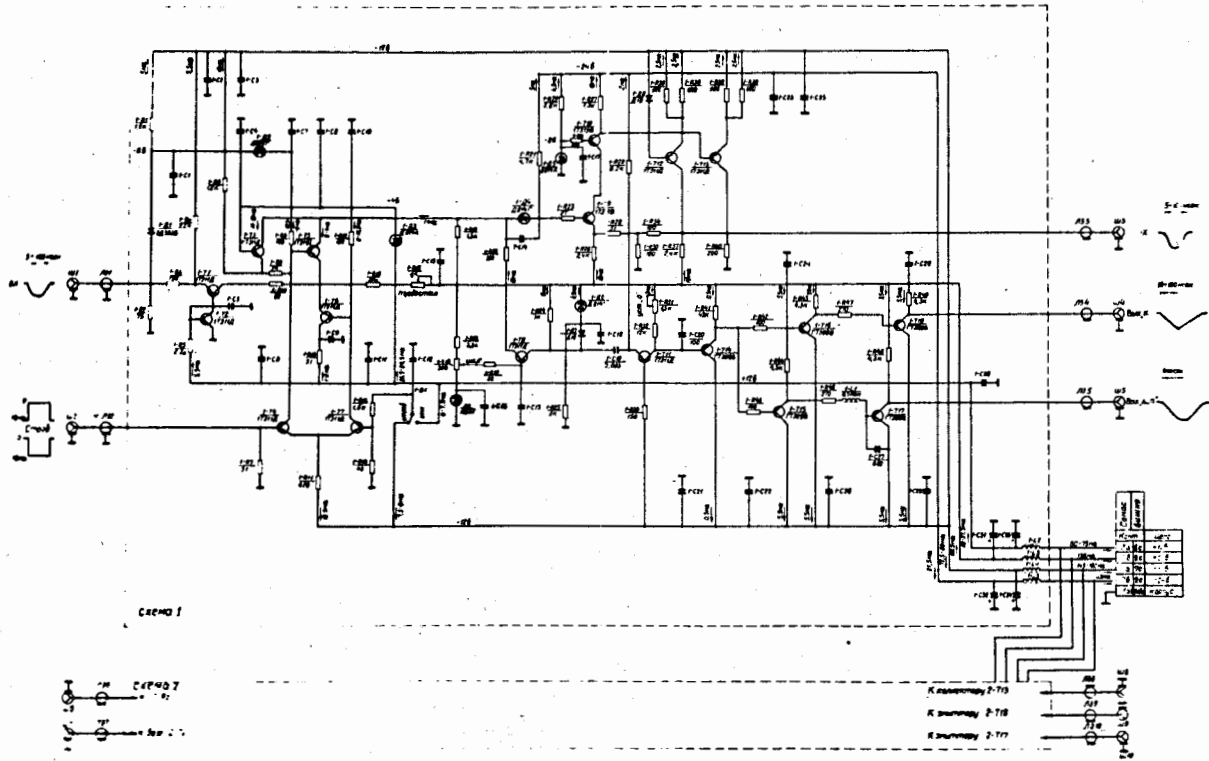


Рис.2. Принципиальная схема линейных ворот.