C344.3e 20/x11-71 A-50 СООБШЕНИЯ ОБЪЕДИНЕННОГО ИНСТИТУТА ЯДЕРНЫХ ИССЛЕДОВАНИЙ Дубна 13 6065 42311

Bbi(OKMX JHEPIMÁ

A 4 5 0 PATO PHA

1971

Ф.К.Алиев, З.Гузик, Р.Красовски, В.Попельски, М.Турала, Э.Н.Цыганов, З.Хайдук

БЫСТРЫЙ ЦИФРОВОЙ ПРОЦЕССОР ДЛЯ ОТБОРА СОБЫТИЙ РАССЕЯНИЯ ПРИ ВЫСОКИХ ЭНЕРГИЯХ

13 - 6065

Ф.К.Алиев, З.Гузик, Р.Красовски, В.Попельски, М.Турала, Э.Н.Цыганов, З.Хайдук

БЫСТРЫЙ ЦИФРОВОЙ ПРОЦЕССОР Для отбора событий рассеяния при высоких энергиях

> Сбъединенный инслитут пясрных асследования БИБЛИОТЕКА

На ускорителе ИФВЭ в Серпухове создана годоскопическая установка/1/ для исследования упругого рассеяния частиц высоких энергий в диапазоне энергий 40+60 Гэв, работающая на линии с ЭВМ "Минск-22"/2/.

Среди регистрируемых событий в эксперименте по изучению рассеяния на малые углы доля событий, испытавших рассеяние на угол больше одного миллирадиана, составляет ~ 0,5%. Этим обстоятельством ограничивается скорость набора статистики в рассматриваемом эксперименте. Для убыстрения набора статистики, т.е. для подавления прямых прохождений был предложен и изготовлен/3,4/ быстрый арифметический процессор, который за время меньше 1 мксек обрабатывает зарегистрированную информацию, вычисляя углы рассеяния в * и у плоскостях и сравнивая их с заданными константами, а после этого выдает разрешение на передачу события в ЭВМ.

Для определения угла рассеяния используется информация с трех годосколов ГО1, ГО2 и ГО4 (рис. 1). Два первых годоскопа состоят из 16 сцинтилляционных трехмиллиметровых счетчиков в каждой плоскости, ГО4 имеет 36 счетчиков шириной 5 мм в плоскости *х* и 24 счетчика шириной 5 мм в плоскости *у*. Информация с каждого годоскопа зашифрована в двоичный код. Координата траектории частицы в годоскопах определяется соотношениями:

$$x = A + a N(1)$$

$$x = B + b N(1)$$

$$x = C + c N(4)$$

(1)

3

где N(1,2,4) - номера сработавших счетчиков годоскопа, a,b,c - ширина сцинтилляционных счетчиков, A,B,C - расстояние годоскопов от условной оси. В одной плоскости условие для прямого прохождения можно записать в виде:

$$\frac{x_4 - x_2}{M} = \frac{x_2 - x_1}{L},$$
 (2)

т.е. используя (1):

И

$$L cN(4) - (M + L)bN(2) + M a N(1) + L(C - B) + M (A - B) = 0.$$
(3)

Для конкретной геометрии установки / 1/ в случае прямого прохождения в каждой плоскости должно выполняться условие

$$N_{p} = |2.04 \cdot N(4) - 3.22 \cdot N(2) + 2N(1) - 27.18| < z , \qquad (4)$$

где z – заданное угловое отклонение от прямой. Этот алгоритм можно записать в некотором приближении в виде, удобном для арифметической обработки

$$= |2 \cdot N(4) - 3 \cdot N(2) + 2 \cdot N(1) - k| < z$$

где k - коэффициент, зависящий от сдвигов годоскопов относительно оси пучка.

Разница результатов между точным алгоритмом (4) и алгоритмом (5) иллюстрируется на рис. 2. Кривые эффективности алгоритмов были получены методом Монте-Карло на ЭВМ *CDC 1604* для 500 случаев для каждой угловой точки при угле обрезания 0,5 мрад. Из рисунка видно, что разница эффективностей двух алгоритмов несущественна.

Более точное условие подавления прямых прохождений имеет вид:

$$\sqrt{N_{p_{x}^{2}}} + N_{p_{x}^{2}} < z' .$$
 (6)

Однако эта формула очень неудобна для арифметической обработки. Вполне удовлетворительный эффект дает условие:

$$|2N_{x}(4) - 3N_{x}(2) + 2N_{x}(1) - k_{x}| < z_{x}$$

$$|2N_{y}(4) - 3N_{y}(2) + 2N_{y}(1) - k_{y}| < z_{y} ,$$
(7)



Рис. 1. Схема экспериментальной установки.





явившееся основой для построения арифметического процессора. Процессор состоит из двух независимых блоков х и у . Арифметические операции каждый блок выполняет по программе:

1. $x_1 + x_4$, 2. $2(x_1 + x_4)$, 3. $2x_2$, 4. $2x_2 + x_2$, 5. $3x_2 + k_x$, 6. $|2(x_1 + x_4) - (3x_2 + k_x)|$,

7. $|2(x_1 + x_2) - (3x_2 + k_3)| < z_3$.

Блок-схема процессора представлена на рис. 3. Как видно из программы, для каждой координаты производится три операции сложения, операция нахождения модуля разности и операция сравнения. Для выполнения каждой из этих операций имеется отдельный арифметический узел. При этом возрастает число примененных компонентов, однако, эначительно повышается скорость обработки и увеличивается надежность и простота работы устройства. Информация из ФЭУ годоскопов кодируется в двоичный код и в процессор поступает уже в виде стандартных НИМ-импульсов шириной 100 нсек; при этом выполнены условия на срабатывание одного и только одного счетчика в каждом годоскопе.

Поскольку процессор выполнен из интегральных модулей типа TTЛ, первоначальная информация транслируется из уровней – 0,70 на уровни +5 в (рис. 4). Дальше информация проходит через схему ворот управляемой мастер-импульсом установки и запоминается в триггере R - S, выполненном на двух схемах И-НЕ для каждого канала. Все триггеры устанавливаются на 0 до прихода информации (на вход схемы облучение подавать можно также импульс ворот) отрицательным импульсом длительностью 20 нсек, выработанным схемой дифференцирования (рис. 4), сделанной из 4 схем И-НЕ. Для первого и второго годоскопов используется по 4 канала (состояние 0000 соответствует шестнадцатому счетчику), для четвертого – по 6 каналов.

Арифметические операции выполняются параллельно -синхроническим способом, т.е. на каждый информационный бит в каждом арифметическом узле применена отдельная схема, а момент появления конечного решения обусловлен окончанием цикла переносов в каждом узле.





. A.



TO NEXT STAGES

÷£

W. Sell

Рис. 4. Схема транслятора, ворот и запоминания для одного канала с общими схемами сброса и стробирования.

7 .

п – разрядный сумматор выполнен из параллельно соединенных полных однобитных сумматоров (рис. 5); операция умножения на два осуществляется сдвигом всех разрядов в сторону старших битов. Умножение на три делается сложением данного числа с его удвоенной величиной. Модуль с разности определяется при помощи двух семиразрядных схем вычитания, составленных из полных однобитных схем вычитания (рис. 6), соединенных параллельно (рис. 7). На соответствующие входы схем вычитания уменьшаемое и вычитаемое поданы в переставленном порядке. Выходы схем пропущены через ворота, открываемые переносом из последней позиции схемы вычитания, в которой уменьшаемое менее вычитаемого, а затем суммированы. Схема сравнения (рис. 8) ищет самый старший разряд, в котором не выполнено равенство, блокирует остальные разряды и выдает решение.

Устройство работает с использованием семиразрядного слова (цифры на входах арифметических узлов (рис. 3) показывают, какие разряды в данном узле используются). Постоянные k и z набираются тумблерами, максимальный угол рассеяния (константа z) составляет 0,8 мрад, максимальное K – 165 мм. Решения блоков X и Y сведены на схему совпадения, которая выдает запрет на передачу событий в ЭВМ, если в плоскостях x и y не было рассеяния. Время решения описанного процессора для наиболее неблагополучного случая составляет 800 нсек.

Вся система выполнена на интегральных модулях ТТЛ типа И-НЕ, содержит около 200 таких модулей и помещена в одной корзине стойки "Вишня" в составе блока *х*, блока *ү* и блока питания (5в, 5а).

Авторы пользуются случаем выразить благодарность С.Б. Нурушеву, А.А. Деревщикову, З. Чеху и Л. Турску и за полезные обсуждения и помощь в изготовлении процессора.





Рис. 6. Полная однобитная схема вычитания.



Рис. 7. Схема определения модуля разности.



Рис. 8. Схема сравнения.

- 1. А.А. Борисов и др. Труды Международной конференции по аппаратуре в физике высоких энергий. Дубна, 1970.
- 2. Д.Е. Белоцветов и др. "Система связи сцинтилляционного годоскопа с ЭВМ Минск-22". ПТЭ, Москва, 1970.
- 3. L.J. Koester et al. ISPRA Conf. Nucl. Electron, 1969.
- 4. V. Bothin et al. Int. Symp. on Nucl. Electron., Versailles, 1968.

Рукопись поступила в издательский отдел 4 октября 1971 года.