

0021

УКЗ. ЧИТ. 3

СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ

Дубна

13 - 6021



3. Цисек

ЛАБОРАТОРИЯ ЯДЕРНЫХ ПРОБЛЕМ

НЕКОТОРЫЕ ЛОГИЧЕСКИЕ СХЕМЫ
ДЛЯ ВРЕМЕННЫХ ИЗМЕРЕНИЙ
В НАНОСЕКУНДНОМ ДИАПАЗОНЕ

1971

13 - 6021

3. Цисек

НЕКОТОРЫЕ ЛОГИЧЕСКИЕ СХЕМЫ
ДЛЯ ВРЕМЕННЫХ ИЗМЕРЕНИЙ
В НАНОСЕКУНДНОМ ДИАПАЗОНЕ

**Научно-техническая
библиотека
ОИЯИ**

Цисек 3.

13-6021

Некоторые логические схемы для временных измерений
в наносекундном диапазоне

Описаны схемы блокировки мертвого времени регистрирующей аппаратуры, разветвителя смесителя логических сигналов, разветвителя на 10 выходов, линейного разветвителя и схемы управления работой быстрой электроники синхронимпульсом ускорителя. Быстродействие схем 100 Мгц. Схемы выполнены согласно стандарту NIM .

Сообщения Объединенного института ядерных исследований
Дубна, 1971

При постановке большинства физических экспериментов возникает необходимость линейно разветвлять сигналы детекторов, блокировать мертвое время регистрирующей аппаратуры, смешивать и разветвлять логические импульсы, управлять работой электронной логики синхронимпульсами ускорителя. В данном сообщении приведены схемы, предназначенные для выполнения перечисленных функций. Схемы рассчитаны на работу в условиях больших нагрузок и совместно с ранее описанными модулями /1-3/ быстрой электронной логики представляют собой систему, с помощью которой можно решать многие экспериментальные задачи.

1. Схема блокировки

Тракт регистрации амплитудных спектров систем накопления отобранных событий (многоканальные анализаторы, ЭВМ) состоит из логики, управляющей быстрыми линейными воротами и преобразователя - амплитуда-код (кодировщик). Системы накопления обладают мертвым временем (порядка 10-200 мксек), в течение которого поступающая информация не заносится в память. В таких системах блокировка на время, необходимое для регистрации, производится, как правило, после входного усилителя кодировщика. Количество информации, поступающей на вход кодировщика, зависит от интенсивности пучка частиц и при им-

пульсной работе источника частиц может во много раз превышать предельно допустимую загрузку входного усилителя. Превышение предельно допустимой загрузки усилителя приводит к искажению исследуемого спектра. Эффективной мерой защиты регистрирующих установок от перегрузок является блокировка всей электронной логики на мертвое время регистрирующего устройства. На рис. 1 представлена блок-схема и диаграмма работы схемы блокировки мертвого времени регистрирующей аппаратуры (рис. 2). Схема блокировки состоит из трех быстрых каналов (Б.К.), пропускающих (при отсутствии сигналов на $вх_4$) входные импульсы на выход системы с сохранением их формы. Два последовательно включенных одновибратора $0I$, $0II$ через ключ (К) управляют работой быстрых каналов.

Для увеличения эффективности регистрации применена схема принудительного сброса (П.С.) одновибраторов $0I$, $0II$.

Диаграмма (рис. 1) поясняет принцип работы С.Б. Входные импульсы до момента времени t_1 проходят на выходы схемы. В момент t_1 приходит импульс, запускающий одновибратор $0I$. Одновибратор $0I$ генерирует импульс с длительностью $t_2 - t_1$, его длительность определяется постоянной времени $R_{38} C_7$ (рис. 2). Выходной импульс генератора $0I$ через транзистор T_8 запускает триггер Шмитта на туннельном диоде D_5 . Отрицательный перепад напряжения с диода D_5 переключает ток, текущий через входной ограничитель быстрого канала (D_1, D_2) и туннельный диод D_3 в транзистор T_1 . Входные импульсы с "3" до "10" не запускают триггер Шмитта (D_3), и на выходе быстрого канала сигналов нет. Предположим, что для регистрации события, связанного с импульсом "2", необходимо затратить время $t_5 - t_1$. Одновибратор $0I$ обладает мертвым временем $t_4 - t_2$ и пришедший в момент времени t_3 сигнал блокирования не вызывает срабатывания $0I$; что вызвало бы прохождение сигнала "8". Для исключения прохождения ложных импульсов (типа "8") выходной сигнал дифференцируется

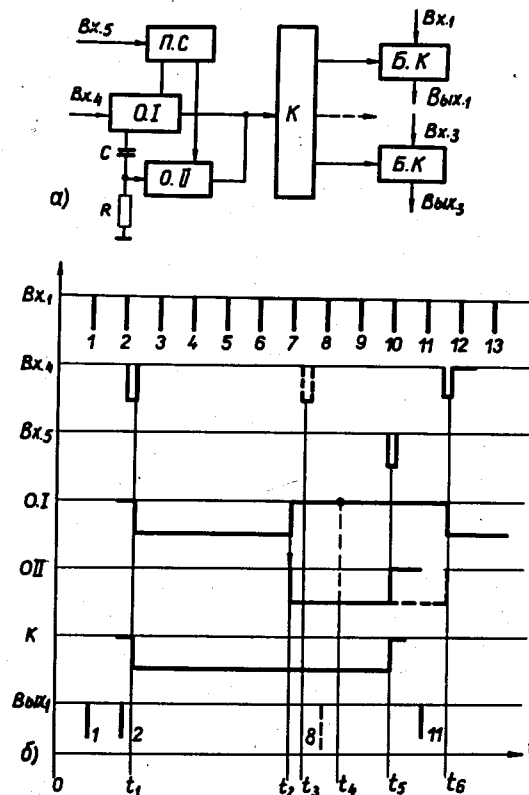


Рис. 1. Блок-схема и диаграмма работы схемы блокировки мертвого времени регистрирующей аппаратуры.

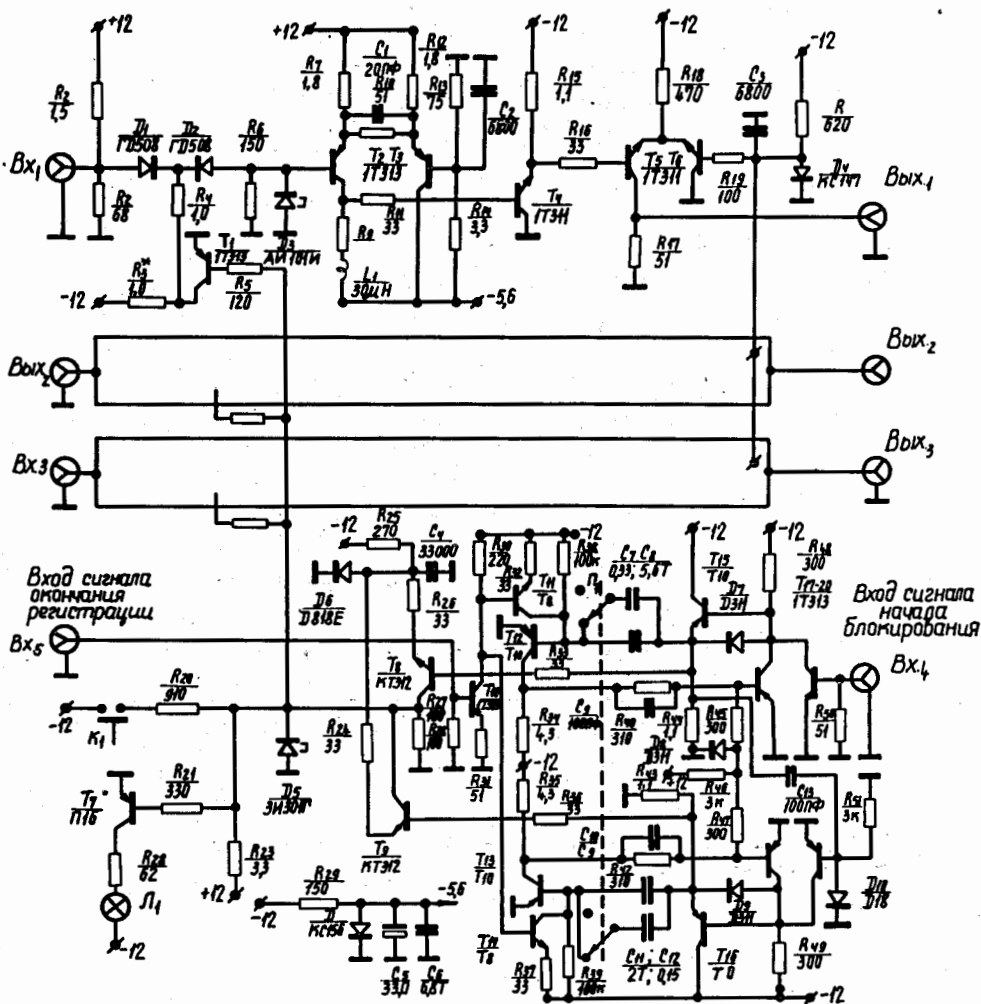


Рис. 2. Принципиальная схема блокировки.

и задним фронтом запускает (момент времени t_2) одновибратор 011, прикрывающий мертвое время 01. Длительность сигналов 01 и 011 устанавливается переключателем П₁. В момент времени t_5 из регистрирующего устройства поступит импульс на вх.₅ и нормально непроводящие ток транзисторы Т₁₁ и Т₁₄, подключенные параллельно к времязадающим сопротивлениям R₃₈, R₃₂, открываются и принудительно ускоряют цикл регенерации одновибраторов 01 и 011. Таким образом достигается увеличение эффективности регистрации событий, т.к. продолжительность времени блокировки определяет мертвое время регистратора. Если на вх.₅ не поступают импульсы окончания регистрации, то С.Б. работает в режиме фиксированного мертвого времени.

Режим работы С.Б. с фиксированным мертвым временем удобно использовать в тракте синхронизации скоростных осциллографов для наблюдения импульсов со сцинтилляционных счётчиков при импульсной работе источника заряженных частиц.

Рис. 3 иллюстрирует результат применения схемы блокировки в спектрометре по времени пролета /4,5/. В приведенном на рис. 3 случае загрузка по входу усилителя БАП-5 составляла без блокировки 930 имп/сек с учётом импульсной работы ускорителя. Такая загрузка эквивалентна средней частоте исследуемых событий 10^5 /сек. При включенной блокировке скорость регистрации определяется мертвым временем анализатора и в данном случае она составляет 200 имп/сек.

Смеситель-разветвитель логических импульсов (С-Р)

С-Р представляет собой прибор, имеющий 5 входов с входным сопротивлением 50 ом и шесть выходов. Выходы схемы имеют высокое выходное сопротивление (генераторы тока). Схема предназначена для выполнения логической функции "ИЛИ" согласно выражению: $(вх_1 + вх_2 + вх_3 + вх_4 + вх_5) = вых.$ В случае подачи сигнала на один из выходов

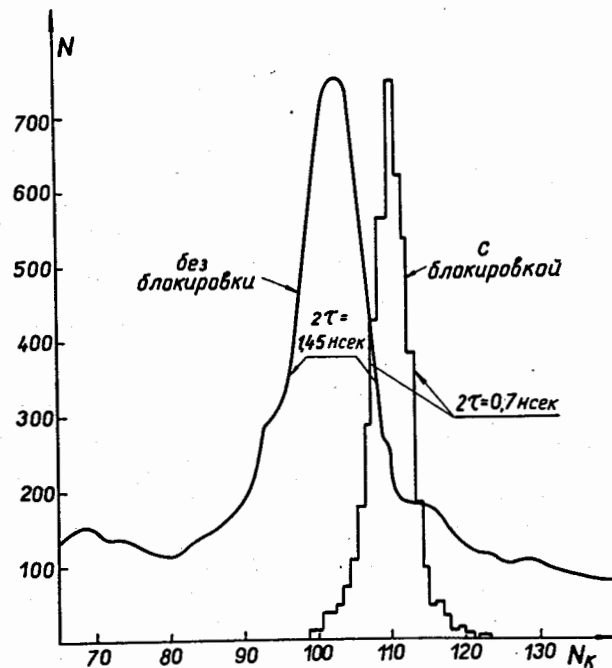


Рис. 3. Форма временных распределений, измеренных спектрометром с включенной и выключенной СБ.

схема работает как разветвитель логических сигналов. На выходе схемы под воздействием входного сигнала с амплитудой $0,4+0,8$ в образуются 4 синфазных отрицательных импульса с амплитудой $0,8$ в (на 50 ом нагрузке) и два положительных импульса (на отрицательном уровне $0,8$ в), совпадающие по времени с отрицательными.

Гальваническая связь в тракте сигнала и отсутствие формирующих элементов в схеме С-Р обеспечивает хорошую нагрузочную способность (без мертвого времени). Схема С-Р (рис. 4) состоит из входного ограничителя (D_1, T_1 для канала vx_1) нелинейной нагрузки (для всех каналов - параллельное соединение $D_8 R_{15}$), фазоинвертирующего каскада T_6, T_7 , буферного эмиттерного повторителя T_8 и выходных токовых ключей (T_9-T_{12}). Применение в коллекторах T_1-T_5 нелинейной нагрузки обеспечивает постоянство амплитуды, воздействующей на дифференциальную пару T_6, T_7 . Обращенный диод D_8 (используются диоды АИ 402Е или германиевые обращенные диоды) смещен в прямом направлении до потенциала $\approx 0,5$ в. При поступлении входного сигнала, когда его амплитуда на сопротивлении R_{15} превысит величину $0,5$ в, эквивалентное сопротивление коллекторной нагрузки транзисторов $T_1 - T_5$ уменьшится до величины ≈ 7 ом, если в качестве диода D_8 применен германиевый обращенный диод или до величины 20 ом в случае применения диода АИ 402Е. Так что при пятикратном совпадении входных импульсов амплитуда сигнала на нагрузке $R_{15} // D_8$ увеличивается на 20% по сравнению со случаем, когда импульс поступает только на один из входов схемы.

Схема С-Р обладает очень полезным для экспериментальных установок свойством - ее можно просто превратить в генератор наносекундных импульсов для проверки модулей наносекундной логики. Соединив положительный выход схемы С-Р с любым из ее входов через магазин переменной задержки, получим генератор логических импульсов с регулируемой частотой в широких пределах и скважностью $=1$. Если магазин задержек выполнен из кабеля РК-50-2-13, то можно получить диапазон изменений

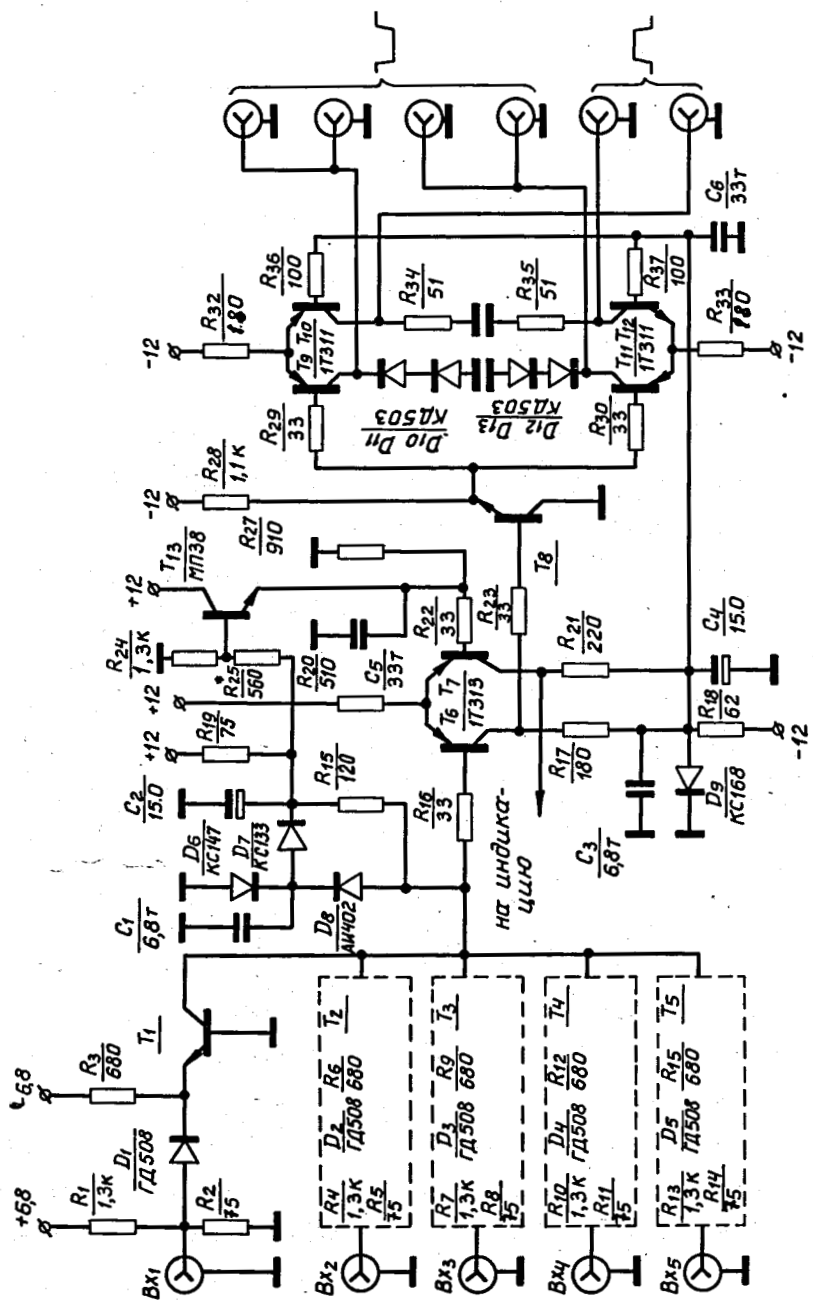


Рис. 4. Принципиальная схема разветвитель-смесителя.

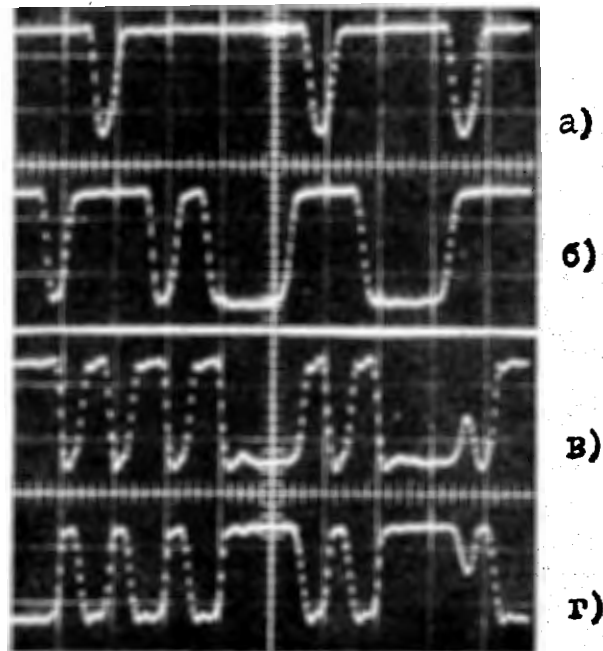
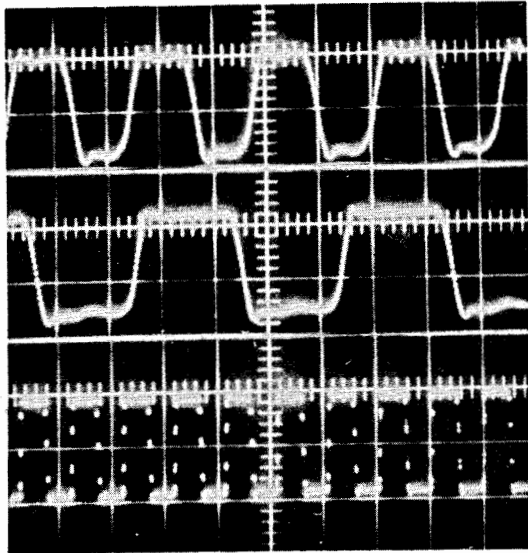


Рис. 5. Логическая операция "ИЛИ": а) сигналы, поступающие на Vx_1 ; б) сигналы, поступающие на Vx_2 ; в), г) выходные отрицательные и положительные сигналы Р-С. Развертка 10 нсек/дел., чувствительность 0,4 в/дел.



а)

б)

в)

Рис. 6. Работа Р-С в режиме генератора: а), б) развертка 10 нсек/дел, в) развертка 100 нсек/дел, чувствительность 0,4 в/дел.

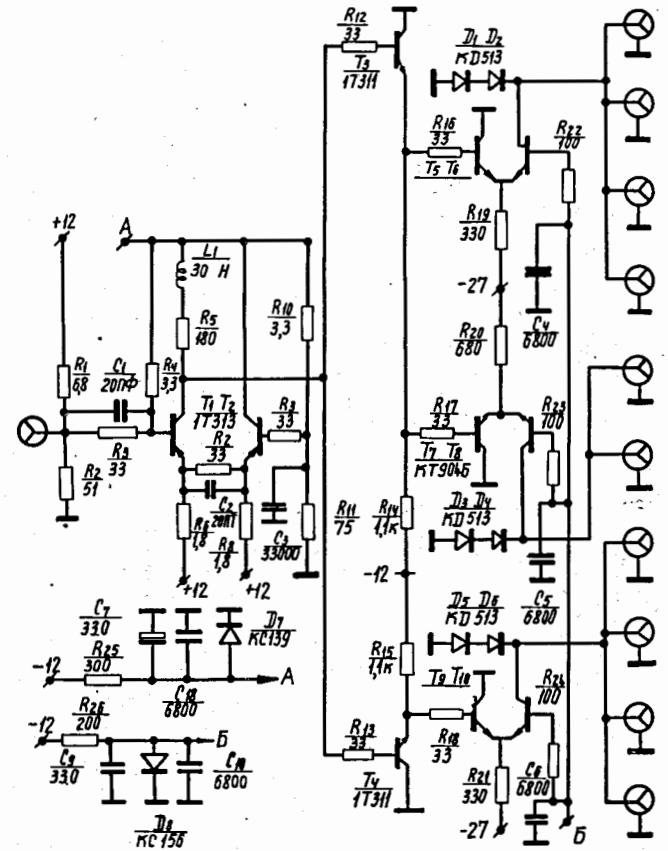


Рис. 7. Принципиальная схема разветвителя на 10 выходов.

частоты от 8,8 до 62 Мгц. Для магазина задержек, изготовленного из кабеля РК-50-3-13, получаем изменение частоты в пределах 7,5-62 Мгц. В общем случае частота генерации С-Р определяется зависимостью:

$$f = \frac{1}{2(\tau_c + \tau_B)} [\text{Ггц}],$$

где τ_c , τ_B - соответственно собственная (Р-С) и внешняя задержки.

Нижний предел частоты генерации Р-С определяется затуханием, вносимым магазином задержек, и при затухании ≈ 6 дБ генерация в схеме прекращается.

Верхний предел частоты генерации РС определяется τ_c . На осциллограммах (рис. 6) представлена работа РС в режиме генератора при различных величинах внешней задержки.

На рис. 7 представлена схема разветвителя на 10 выходов, предназначенная для управления работой схем формирователей^{/2/} и схем созданий^{/3/} внешними источниками сигналов (синхроимпульс ускорителя, импульсы блокировки на время срабатывания искровых камер и т.д.). Запуск схемы производится от стандартного сигнала (0,8в на 50 ом). Выходные импульсы - положительные на отрицательном уровне - 0,80 в с временем нарастания ≈ 4 нсек. Конструктивное решение схемы разветвителя идентично решению схемы Р-С.

Линейный разветвитель

Часто возникает необходимость производить временной и амплитудный анализ импульсов, поступающих от сцинтилляционных счётчиков. В таких случаях прибегают к линейному разветвлению сигналов счётчика или для амплитудного анализа используют сигнал с динода ФЭУ, а для временного - анода.

Решение с использованием двух сигналов хотя и гарантирует лучшие показатели, технически осуществляется труднее. (Два кабеля, соединяющие счётчик с установкой, наличие схем, срабатывающих от положительных сигналов). При линейном разветвлении сигналов с анода ФЭУ необходимо обеспечить (с заданной точностью) сохранение временной и амплитудной информации исследуемых импульсов в условиях больших загрузок.

Рассмотрим схему линейного разветвителя, представленную на рис. 8. Схема выполнена с гальваническими связями, что обеспечивает ее высокое быстродействие. Кратность разветвления схемы - три. Входное сопротивление - 100 ом. Динамический диапазон - 50 ($100 \frac{\text{мВ}}{\text{мВ}}$ - 5в). Линейность передачи входных сигналов лучше 1,5%. Коэффициент передачи 0,75. Схема применялась в каналах временных измерений в спектрометре по времени пролета^{/5/}; ухудшения временного разрешения при этом не наблюдалось (с точностью 1%).

Отрицательный входной импульс с ФЭУ поступает на базу транзистора T_1 . Эмиттерный повторитель T_1 открывается входными сигналами и закрывает нормально открытые выходные каскады. Эмиттерной нагрузкой транзистора T_1 служит входное сопротивление параллельно подсоединенных каскадов T_2 - T_4 . Эквивалентная нагрузка транзистора T_1 (на частоте ≈ 100 МГц) составляет 330 ом, что при малом его входном сопротивлении обеспечивает хорошие частотные характеристики^{/6/} разветвителя в целом. Через выходные эмиттерные повторители нормально протекает ток ≈ 50 ма. Нулевое, или близкое к нулю, значение выходного потенциала устанавливается с помощью делителей в цепях питания баз транзисторов T_2 - T_4 .

Дрейф нулевого потенциала на выходе разветвителя составляет $\leq 0,67$ мВ/°С при изменении окружающей температуры в пределах от +20 до +50°С.

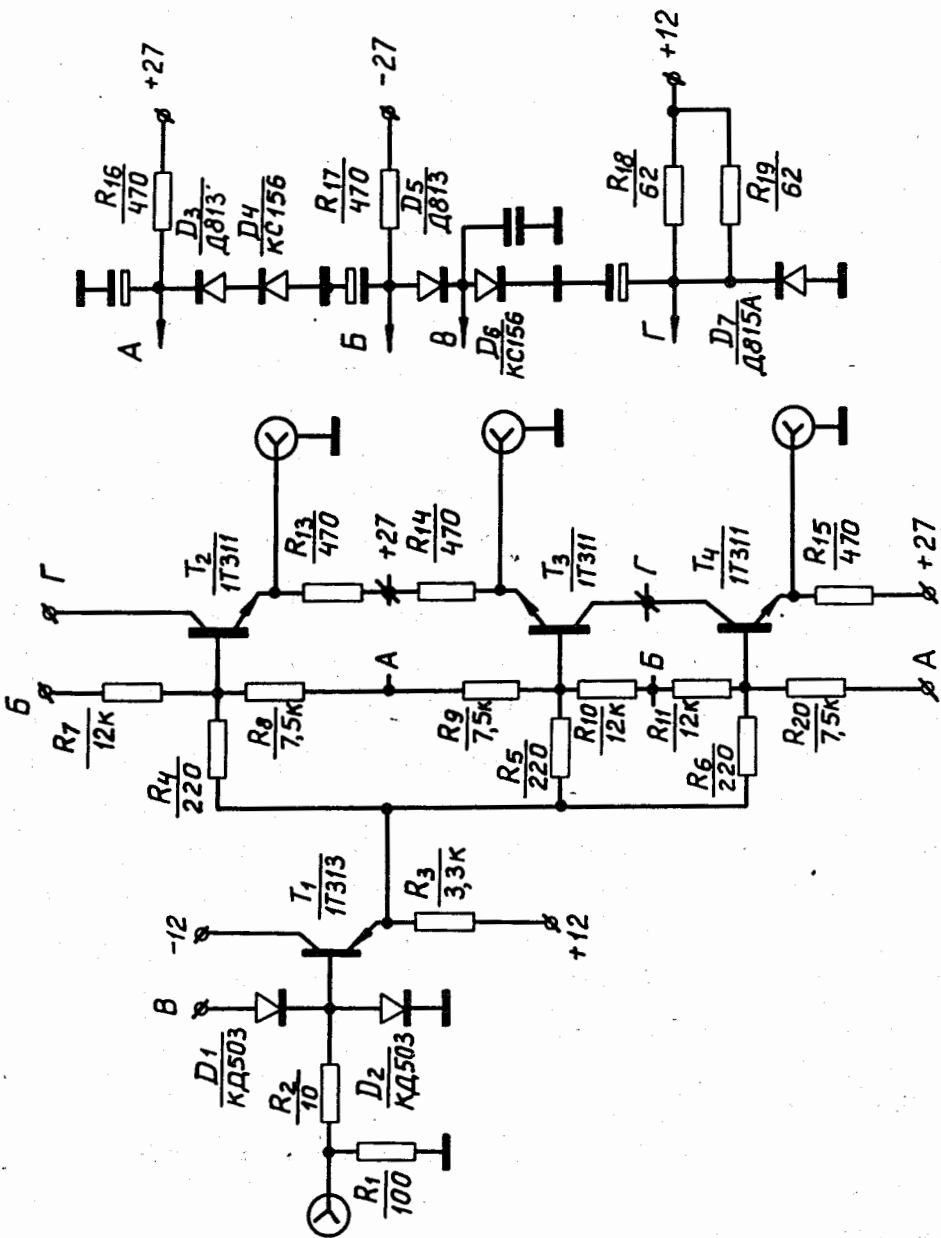


Рис. 8. Принципиальная схема линейного разветвителя.

На рис. 9 представлены осциллограммы, иллюстрирующие работоспособность разветвителя при изменении амплитуды и частоты входных сигналов.

Схема управления работой быстрой электроники
синхроимпульсом ускорителя

Временная диаграмма работы циклических ускорителей состоит из двух частей - активной, когда с ускорителя выводятся частицы, и пассивной - когда интенсивность пучка равна нулю. При работе ускорителя с несколькими мишенями активный период разделяется на несколько отдельных промежутков. При регистрации на пересчётных приборах, подключенных к формирователям и схемам совпадений (особенно с малой кратностью совпадений), важно, чтобы набор происходил только во время сброса и не было отсчётов между сбросами, которые могут быть вызваны наведенной активностью, шумами ФЭУ, сбросом на соседнюю мишень и т.д.

Исключить нежелательные отсчёты и фоновую загрузку электронной логики можно с помощью электронной схемы задержки с регулируемой длительностью выходных сигналов, запускаемой от синхроимпульса ускорителя и управляющей работой формирователей и схем совпадений. Схема электронной задержки, предназначенная для управления логикой, представлена на рис. 10. Порог срабатывания схемы < 2 в и ≈ 30 в при времени нарастания входного импульса 1 и 50 мксек, соответственно. Минимальная задержка, вносимая схемой, - 5 мксек. Длительность выходных импульсов находится в диапазоне ≈ 5 мксек ± 5 нсек, амплитуда 0,8 в. Время нарастания и спада выходных импульсов ≤ 5 нсек.

При времени нарастания запускающего импульса 0,5 мксек точность синхронизации ± 10 нсек.

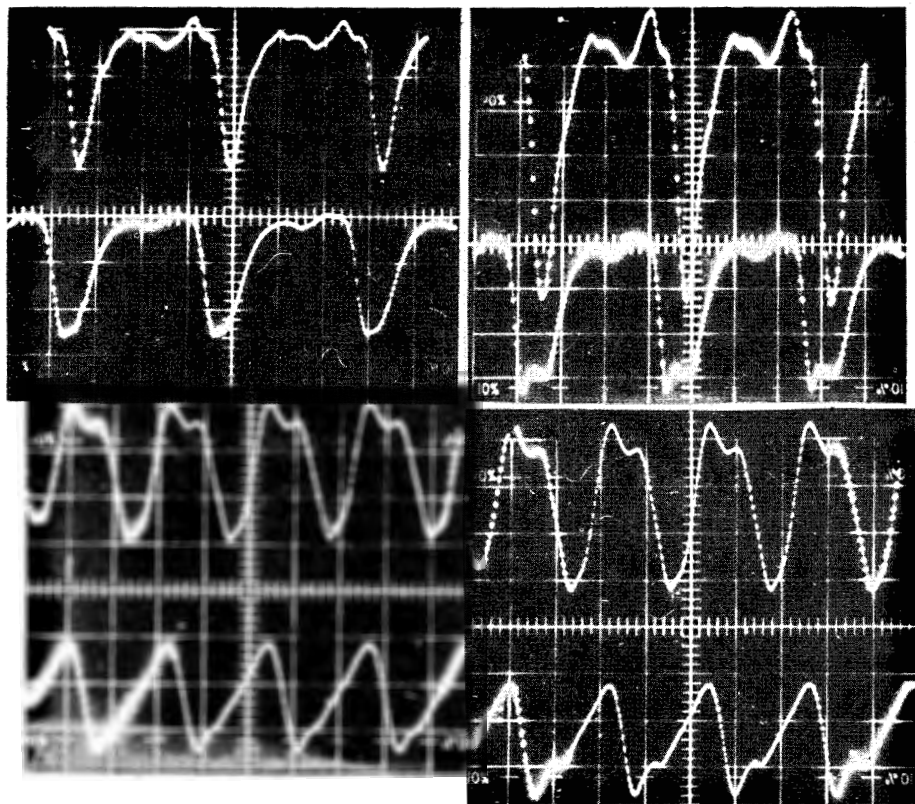


Рис. 9. Осциллограммы, иллюстрирующие работу линейного разветвителя. Верхний луч - входные сигналы, нижний луч - выходные сигналы, развертка 5 нсек/дел, чувствительность 2 в/дел.

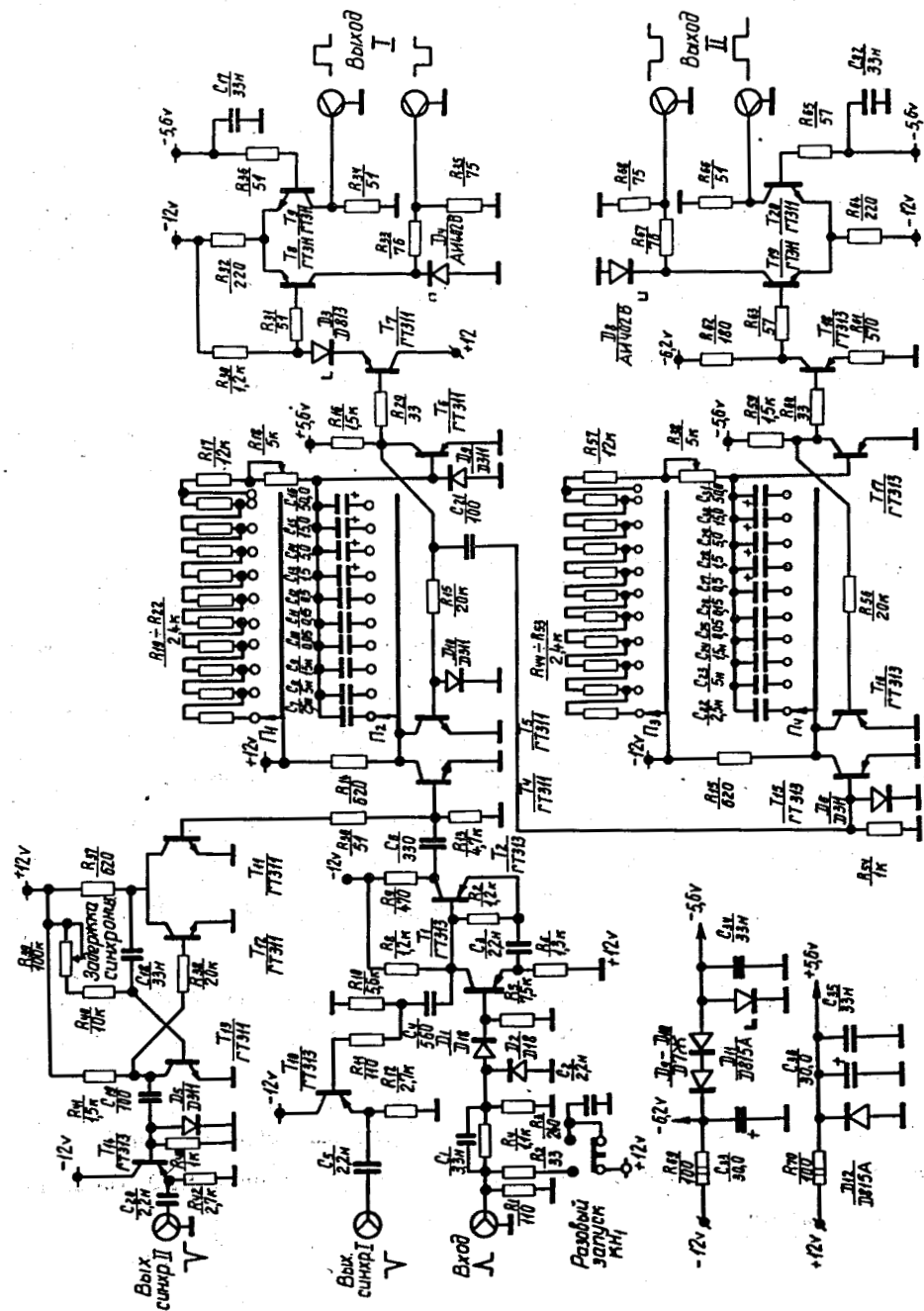


Рис. 10. Принципиальная схема блока управления работой быстрого электро-синхроимпульсом ускорителя.

Температурный коэффициент изменения задержек и длительности выходных импульсов схемы при их максимальных значениях составляет 2 мсек/°С.

Схема состоит из входного одновибратора (T_1, T_2), выходной сигнал которого дифференцируется и запускает одновибратор задержки синхронизации (T_{11}, T_{12}, T_{13}) и одновибратор (T_4, T_5, T_6), регулирующий задержку основных выходных сигналов (вых. II). Задержка основных выходных сигналов устанавливается переключателями Π_1, Π_2 и плавно меняется потенциометром R_{18} . Положительный сигнал одновибратора (T_4, T_5, T_6) через эмиттерный повторитель T_7 поступает на выходной токовый ключ T_8, T_9 . На выходе (вых. I) образуются стандартные положительные и отрицательные импульсы, длительность которых равна длительности установленной задержки. Сигнал одновибратора (T_4, T_5, T_6) дифференцируется на R_{54}, C_{21} и отрицательным выбросом запускает одновибратор (T_{15}, T_{16}, T_{17}), с помощью которого устанавливается длительность сдвинутых во времени выходных импульсов (вых. II). Установка длительности выходных сигналов производится переключателями Π_3, Π_4 и потенциометром R_{38} .

На выходе токового ключа (T_{18}, T_{20}) образуются стандартные выходные импульсы, сдвинутые относительно запускающего импульса на заданную величину задержки и с определенной длительностью. В схеме предусмотрена возможность однократного запуска (кнопка $КН_1$).

Выходы "Вых. синх. I" и "Вых. синх. II" служат для запуска осциллографа.

Управление работой схем совпадения и формирователей осуществляется совместным включением схемы задержки и разветвителя на 10 выходов.

В заключение считаю своим приятным долгом поблагодарить Т.А. Агудину за качественный монтаж схем, Е. Гутбизера и Б.Ю. Балдина за помощь в измерениях.

Литература

1. Л. Дубик, З. Цисек. Препринт ОИЯИ 13-5367, Дубна, 1970.
2. В.И. Рыкалин, З. Цисек. Препринт ОИЯИ Р13-5689, Дубна, 1971.
3. З. Цисек. Сообщение ОИЯИ 13-5723, Дубна, 1971.
4. В.И. Петрухин и др. ЯФ, 9, 571 (1969).
5. Л.С. Ажгирей и др. Препринт ОИЯИ Р1-4985, Дубна, 1970.
6. И.П. Степаненко. "Основы теории транзисторов и транзисторных схем", Энергия, Москва, 1967 г.

Рукопись поступила в издательский отдел
6 сентября 1971 года.