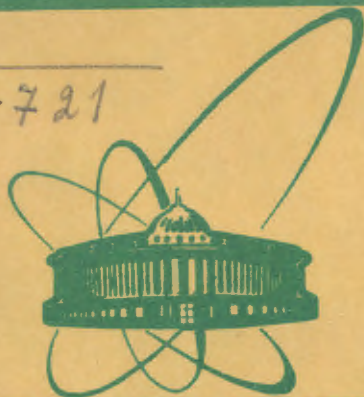


E-721



сообщения
объединенного
института
ядерных
исследований
дубна

5599 / 2 - 79

7/1-80

13 - 12718

В.А.Ермаков, Г.Н.Зимин

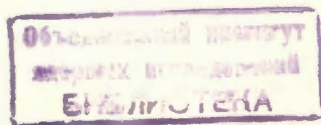
ОПЕРАТИВНОЕ ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО
ДИНАМИЧЕСКОГО ТИПА
ЕМКОСТЬЮ 4К x 16 БИТ

1979

13 - 12718

В.А.Ермаков, Г.Н.Зимин

ОПЕРАТИВНОЕ ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО
ДИНАМИЧЕСКОГО ТИПА
ЕМКОСТЬЮ 4К x 16 БИТ



Ермаков В.А., Зимин Г.Н.

13 - 12718

Оперативное запоминающее устройство динамического типа емкостью 4К x 16 бит

Описан блок ОЗУ динамического типа емкостью 4Кx16 бит, выполненный на запоминающем устройстве произвольной выборки 565 PУ1А в стандарте КАМАК. Блок оборудован каналом прямого доступа. Время обращения к нему - 1 мкс.

Данное устройство позволяет создавать накопительные системы с большой интенсивностью загрузки.

Работа выполнена в Лаборатории нейтронной физики ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1979

Ermakov V.A., Zimin G.N.

13 - 12718

A Dynamic Memory Unit of 4Kx16 bit Capacity

A dynamic memory unit is described which has a storage capacity 4Kx16 bit words. It has been designed in CAMAC standart using 565 PУ1А random access storage modules. The unit has the direct access channel. The access time is 1 mks.

This unit can design storage systems of larger loading rate.

The investigation has been performed at the Laboratory of Neutron Physics, JINR.

Communication of the Joint Institute for Nuclear Research. Dubna 1979

В последние годы промышленностью освоен серийный выпуск больших интегральных схем /БИС/, предназначенных для построения запоминающих устройств.

В данной работе описывается блок оперативного запоминающего устройства /ОЗУ/, выполненный на БИС динамического типа 565 PУ1А^{/1/}.

Кристалл БИС этого типа представляет запоминающее устройство произвольной выборки /ЗУПВ/ емкостью 4Кx1 бит, совместимое с уровнями ТТЛ. В кристалле содержатся схемы выборки адресов по строкам и столбцам /64 x 64/, схемы управления работой кристалла.

Характерной особенностью запоминающих устройств динамического типа является необходимость проведения регламентированных по времени циклов восстановления информации, записанной в ячейках кристалла.

Временной интервал для ЗУПВ данного типа, когда все 64 столбца должны быть регенерированы, составляет не более двух миллисекунд. Это обстоятельство накладывает дополнительные условия на временное разделение циклов регенерации и обращения к ЗУПВ, т.к. они асинхронны.

Блок-схема ОЗУ представлена на рис. 1. ОЗУ выполнено в стандарте КАМАК, имеет канал прямого доступа и оборудовано автономными режимами проверки: "Последовательное заполнение", "Наблюдение", "Очистка".

Адресация ячеек памяти /A0-A11/ возможна с трех направлений: с шин W, канала прямого доступа и канала регенерации через мультиплексоры "КПД-КАМ" и "РА-РР".

12-разрядный адресный регистр /РА/ и 6-разрядный регистр регенерации /РР/ независимы. Такое построение адресной части позволяет производить регенерацию ячеек ЗУ, распределенную во времени равномерно^{/2/}, что определяет возможность использования ОЗУ в спектрометрических трактах

с большой интенсивностью поступления экспериментальных со-
бытий.

Описываемый блок оборудован входным /РД1/ и выходным /РД2/ регистрами данных. С помощью мультиплексоров данных /МД/ осуществляется прием данных в регистр РД1 с шин W или с выходного регистра.

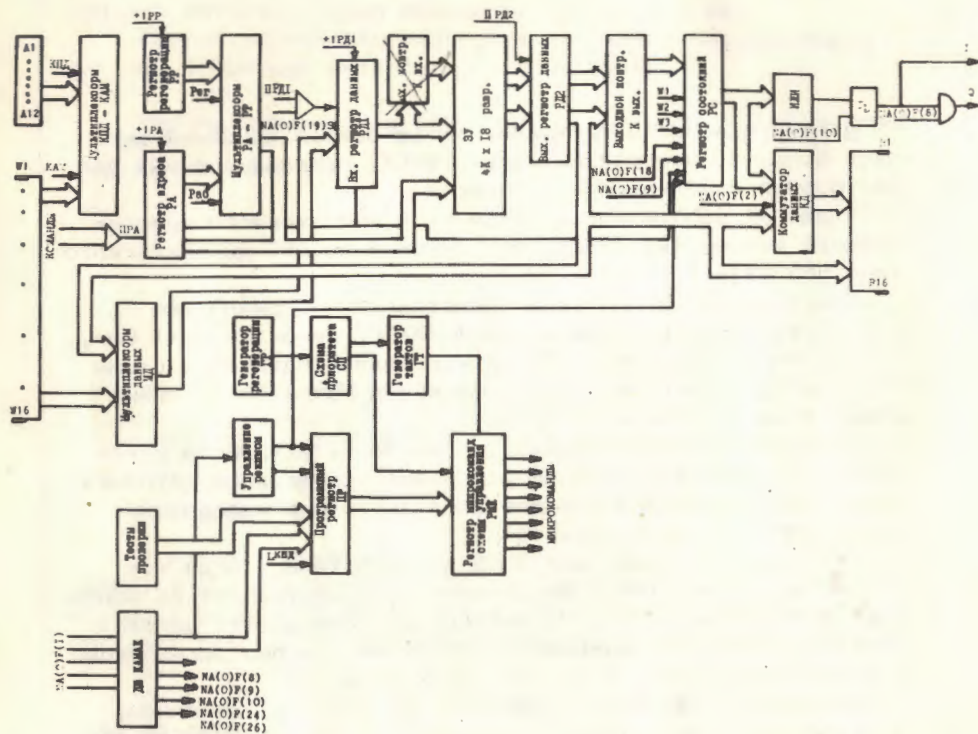


Рис. 1. Блок-схема 03У.

Схема управления 03У состоит из генераторов регенерации /ГР/ и тактов /ГТ/, которые задают частоту следования импульсов регенерации с периодом 32 мкс и микрокоманд - с периодом 80 нс ; регистров программы /ПР/ и микрокоманд /РМК/, определяющих режим работы и последовательность сигналов,

управляющих работой 03У; схемы приоритета /СПР/, которая позволяет разделить одновременно пришедшие заявки на требование циклов регенерации и работы .

Команды КАМАК, исполняемые блоком, подразделяются на 2 группы: команды без обращения к памяти и команды с обращением к ней. Перечень команд, используемых в 03У, приведен в таблице. Команды без обращения к 3У после дешифрации схемой ДШ исполняются за текущий цикл КАМАК. Команды этой группы минуя программный регистр /ПР/, сигнал с которого запускает цикл памяти.

Таблица

Перечень используемых команд КАМАК

КОМАНДА	ОПЕРАЦИЯ	ЦИКЛ 03У	Q
NA(0) F(0)	Чтение данных	Чтение (4T)	1
NA(0) F(1)	Чтение данных	Чтение, + 1РА (4T)	1
NA(0) F(2)	Чтение регистра состояния		1
NA(0) F(16)	Спрос L		1
NA(0) F(9)	Сброс регистра состояния		0
NA(0) F(10)	Сброс L		0
NA(0) F(16)	Запись адреса	Чтение (4T)	1
NA(0) F(17)	Запись адреса	Чтение, + 1РА, запись (4T)	1
NA(0) F(18)	Запись условий в регистр состояния		1
NA(0) F(19)	Запись данных	Запись, + 1РА (4T)	1
NA(0) F(24)	Запрет КАМАК		0
NA(0) F(26)	Разрешение КАМАК		0

В командах с обращением к ЗУ, поскольку они асинхронны циклу регенерации памяти, за время цикла КАМАК производятся регистровые операции /чтение, занесение информации/, которые обособлены от операций регенерации ЗУ. Запуск цикла обращения к памяти осуществляется сигналом с программного регистра /ПР/, устанавливаемым в цикле КАМАК по стробу S2. Причем этот запуск может быть осуществлен только в отсутствие цикла регенерации ЗУ. Эту ситуацию определяет схема приоритета, предоставляющая право пуска цикла обращения запросу, пришедшему по времени первым /"Регенерация" или "Работа"/. Схема СПР устанавливает один из указанных режимов и запускает генератор тактовых сигналов. Импульсы ГТ поступают на регистр микрокоманд со схемами управления /РМК/, который генерирует последовательность командных сигналов режима, установленного схемами СПР и ПР. В том случае, если цикл регенерации еще не окончен и пришел запрос на обслуживание от каналов КАМАК или КПД, то этот запрос запомнится соответствующим триггером программного регистра, а выполнение его начнется через 0,1 мкс после окончания цикла регенерации.

Временные диаграммы работы ОЗУ приведены на рис. 3. На диаграммах сплошными линиями показаны управляющие сигналы, организующие работу ОЗУ в режимах: "Чтение" /ЧТ/, "Чтение - модификация адреса" /ЧМА/, "Запись - модификация адреса" /ЗМА/.

Любой запрос по каналам КАМАК, КПД принимается триггером программного регистра $T_{\text{прог}}$, который сбрасывается /см. временную диаграмму/ по стробу S2. Спустя время, определяемое схемой приоритета, устанавливается триггер цикла ($T_{\text{цикл}}$), который запускает генератор тактов, вырабатывающий на каждый запрос серию из 12 импульсов, используемую регистром микрокоманд для временной развертки управляющих сигналов устройства.

Сигналы, управляющие работой ОЗУ, выполняют следующие функции:

CE и CS - разрешение обращения к кристаллу БИС и стробирование приема адреса / $t = 150$ нс/ /вырабатываются в любом режиме/;

WE - разрешение записи данных, находящихся на входе кристалла /имеет место в режимах ЧМЗ и ЗМА/;

ПРА, ПРД1, ПРД2 - стробирование приема адреса и данных во входной и выходной регистры.

Для логической индикации состояний устройства блок оборудован 8-разрядным регистром состояний /РС/. Назначение раз-

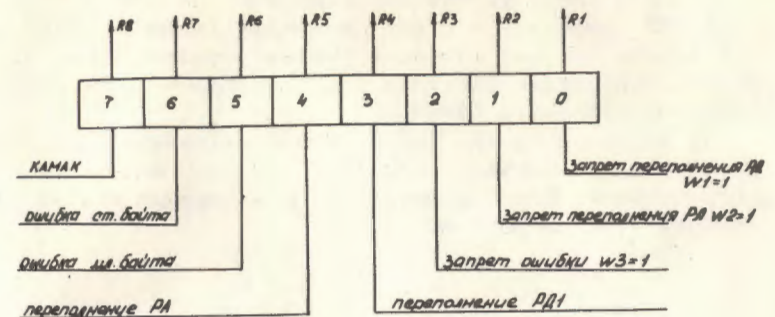


Рис. 2. Назначение разрядов статусного регистра.

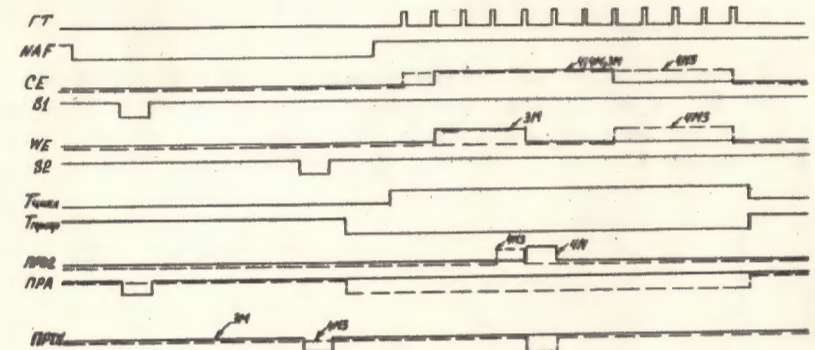


Рис. 3. Временные диаграммы работы ОЗУ.

рядов РС показано на рис. 2. 1-3 разряды этого регистра устанавливаются с шин W1-W3 пользователем. Разряды 4-8 РС устанавливаются аппаратно. Выходы регистра через ключи выведены на шины R1-R8.

Тесты автономной проверки ЗУ /ТЕСТ ЗУ/ позволяют производить проверку памяти /при нажатии клавиши "КПД-КАМ"/ в следующие режимы: "Очистка", "Чтение", "Проверка". Указанные режимы включаются соответствующими клавишами. Период выполнения тестовых команд - 32 мкс.

При использовании канала прямого доступа триггер режима работы КПД-КАМАК устанавливается в режим КПД. В этом режиме ОЗУ выполняет в ответ на каждый запрос, поступивший с передней панели, операцию "Чтение - модификация - запись". Логические уровни сигналов КПД согласованы с логическими уровнями стандарта КАМАК.

На передней панели блока, кроме указанных выше клавишей, размещены два разъема типа РР-15-32 для связи с входными устройствами. Блок занимает три стандартные ширины КАМАК, содержит 122 микросхемы.

Питание:	6В	- 1,8 А,
	6В	- 0,2 А,
	12В	- 0,2 А.

В заключение авторы благодарят В.А.Владимирова, Г.П.Жукова, В.Д.Шибаяева за полезные обсуждения устройства на стадии проектирования; А.А.Ежкову, А.Б.Мельничука, В.М.Ретунского, В.В.Старцева за трассировку, монтаж и настройку ОЗУ.

ЛИТЕРАТУРА

1. Гафаров П.М. и др. Запоминающее устройство емкостью 4096 бит на односторонних ячейках памяти. "Электронная промышленность", 1978, №8, с.5.
2. Даматов Я.М. и др. ОИЯИ, 13-10688, Дубна, 1977.

Рукопись поступила в издательский отдел
6 августа 1979 года.