

11783

ОБЪЕДИНЕННЫЙ  
ИНСТИТУТ  
ЯДЕРНЫХ  
ИССЛЕДОВАНИЙ  
ДУБНА



ЭКЗ ЧИТ ЗАЛА  
13 - 11783

С.Г.Басиладзе, Нгуен Тхи Ша

МНОГОКАНАЛЬНЫЕ БЛОКИ  
НАНОСЕКУНДНОЙ ЭЛЕКТРОНИКИ

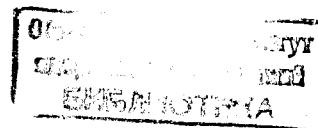
1978

13 - 11783

С.Г.Басиладзе, Нгуен Тхи Ша

МНОГОКАНАЛЬНЫЕ БЛОКИ  
НАНОСЕКУНДНОЙ ЭЛЕКТРОНИКИ

*Направлено в ПТЭ*



Басиладзе С.Г., Нгуен Тхи Ша

13 - 11783

### Многоканальные блоки наносекундной электроники

В работе описаны 16-канальный формирователь импульсов по переднему фронту и блоки с программным управлением: 16-канальный разветвитель, смеситель и коммутатор логических сигналов. Быстродействие блоков – 60+120 МГц. Они предназначены для программно управляемых структур селекции событий, задания режимов работы установок, проверки характеристик многоканальной аппаратуры.

Блоки реализованы в стандарте КАМАК.

Работа выполнена в Лаборатории высоких энергий ОИЯИ.

Препринт Объединенного института ядерных исследований. Дубна 1978

Basiladze S.G., Nguyen Tkhi Sha

13 - 11783

### Multichannel Modules for Nanosecond Counter Electronics

16-channel leading edge shaper and modules with computer control are described: 16-channel fan-out, fan-in and a multiplexer of logic signals. The maximum counting frequency of modules is 60+120MHz. They are intended for triggering systems with computer control of logic operation and for testing parameters of multichannel electronic equipment. The modules are realized in the CAMAC system.

The investigation has been performed at the Laboratory of High Energies, JINR.

Preprint of the Joint Institute for Nuclear Research.

Dubna 1978

В настоящей работе описывается ряд наносекундных логических блоков, разработанных для систем селекции событий в многоканальных электронных экспериментальных установках. В их число входят 16-канальный формирователь импульсов по переднему фронту и блоки с программным управлением: 16-канальный разветвитель, смеситель и коммутатор логических сигналов. Блоки выполнены в стандарте КАМАК.

### ФОРМИРОВАТЕЛЬ ИМПУЛЬСОВ

Практика работы с системами запуска электронных установок с пропорциональными камерами, сигналы с которых используются в "триггере", показала необходимость создания простого и компактного формирователя импульсов для многочисленных узлов стандартизации сигналов. Требования к быстродействию таких схем могут быть несколько ослаблены по сравнению с требованиями к формирователям, работающим в мониторных схемах совпадений. Такая же проблема стоит и при разработке систем для автоматизации ускорителя лаборатории. Подобный формирователь с паразитным входом либо выходом необходим в цепях передачи-приема по коаксиальным линиям связи с повышенной пропускной способностью /до 50 Мбит/с/.

Опыт предыдущих разработок /1,2/ показывает, что на печатной плате КАМАК можно разместить 16 независимых ячеек, если в каждой из них содержится по одной интегральной схеме и не более 6÷8 транзисторов /желательен пластмассовый корпус/. Это является довольно

жестким ограничением на схемную сложность формирователя, особенно при отсутствии специализированных гибридных интегральных схем.

Для решения задачи в условиях указанных ограничений нами была выбрана следующая схема /рис. 1/. Узлы предварительного усиления, дискриминации и дифференцирования входного сигнала, формирования его по длительности выполнены на одной интегральной схеме "дифференциальный приемник" типа К1ЛП381<sup>3</sup>, а переходы уровней на входе и выходе производятся с помощью транзисторов. Входной сдвиг уровней реализуется эмиттерными повторителями Т1 и Т2, работающими на каскад предварительного усиления М1-1. При номинальной чувствительности формирователя 20 мВ возможно использование транзисторов КТ315 либо КТ316, если предъявляются повышенные требования к коэффициенту отражения от входа и быстродействию /см. ниже/. Для стабильной работы на предельно низком пороге (5 мВ) целесообразно использовать интегральную пару транзисторов 1НТ591<sup>4</sup>. Регулировка порога, в пределе до 400 мВ, производится потенциометром, изменяющим режимные токи повторителей и расположенным на печатной плате. Второй элемент дифференциального приемника является дискриминирующим одновибратором с потенциальным входом, выходной сигнал которого дифференцируется времязадающей емкостью 47 пФ. Для нормальной работы одновибратора, при указанной величине емкости, передний фронт входного сигнала должен быть /при пороге 20 мВ/ не более 60 нс /градиент - не менее 0,3 мВ/нс/, что практически всегда выполняется. Третьим элементом обостряется продифференцированный импульс и запускается одновибратор М1-4<sup>5</sup>. При величине времязадающей емкости Св = 47 пФ диапазон плавно регулируемой длительности выходных сигналов составляет 6÷120 нс. Большой диапазон, в пределе до 10 мс, достигается простым увеличением емкости. Формирование выходных уровней обеспечивается эмиттерным повторителем Т3 и переключающей парой Т4, Т5; для уменьшения переднего фронта транзистор Т5 взят типа КТ316.

Формирователь имеет три разъема на передней панели. Первый и третий используются для формирования

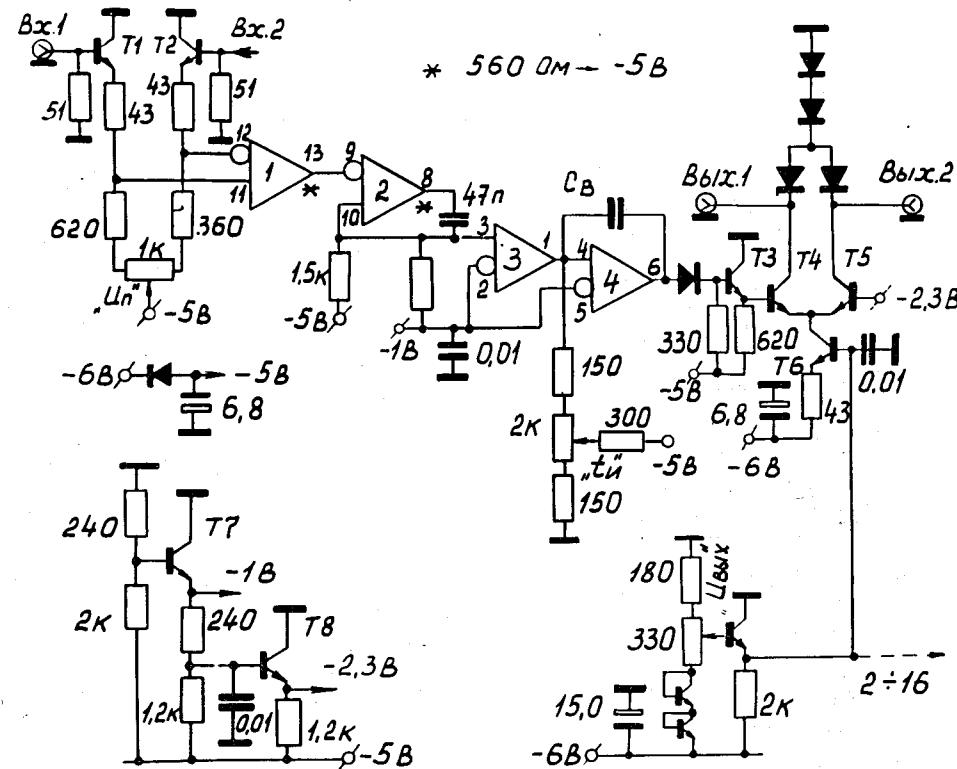


Рис.1. Принципиальная схема формирователя импульсов. Интегральная схема - К1ЛП381, транзисторы - КТ315Б, кроме Т5-КТ316А, диоды - КД513.

входных и выходных импульсов отрицательной полярности, а промежуточный - обычно для инверсного выходного сигнала /рис. 1/. Если необходим дифференциальный вход, средний разъем служит для подвода положительной фазы входного сигнала. Наконец, второй и третий разъемы могут быть запараллелены, а амплитуда выходного сигнала увеличена вдвое /общий потенциометр на 330 Ом на передней панели/, и с каждого выхода можно снимать стандартный импульс в уровнях NIM.

## Основные характеристики блока

Количество каналов формирования	- 16
Порог срабатывания:	
а/ номинальный	- 20 мВ
б/ минимальный	- 5 мВ
в/ максимальный	- 400 мВ
Допустимые синфазные напряжения	- +0,2÷-1 В
Дрейф порога:	
а/ по температуре	- +0,5%/ $^{\circ}$ С
б/ по питанию	- -0,02%/мВ
в/ во времени	- менее 1 мВ
Коэффициент отражения ступенчатого сигнала	
а/ с транзисторами КТ316	- не более 0,15
б/ с транзисторами КТ315	- не более 0,25
Собственное "гуляние"	
а/ с транзисторами КТ316	- 3,5 нс
б/ с транзисторами КТ315	- 4,0 нс
в/ со схемой ИНТ591	- 4,5 нс
Рабочий диапазон входных импульсов	- до -6 В
Величина перекрестных наводок	- менее 0,2%
Стойкость к импульсным перегрузкам	- до 25 В
/R <sub>Г</sub> = 50 Ом/	
Задержка	- 16 нс
Длительность выходных импульсов	
а/ при C <sub>В</sub> = 47 пФ	- 6÷120 нс
б/ максимальная	- до 10 мс
Время восстановления	
а/ при пороге 20 мВ и входном сигнале NIM - 6 нс	- 15 нс
б/ при выходном импульсе, существенно превышающем длительность входного	- не более 10% от длительности выходного импульса
Потребляемый ток от источника питания - 6 В	- 1,7 А /630 мВт/кан./

Блок размещен в ячейке КАМАК двойной ширины.

## Управляемые блоки

Для всех трех управляемых блоков используется единая печатная плата и идентичная схема управления, структура которой показана на рис. 2. Она содержит 16-разрядный регистр со схемами записи и считывания и переходниками ТТЛ→NIM. Используются следующие функции КАМАК:

- F/17/ - запись управляющего слова в регистр /“1” - включение канала/,
- F/25/ - чтение управляющего слова,
- F/25/ - контрольный пуск от ЭВМ,
- Субадрес - А /О/.

Разветвитель. Схема имеет 16 программируемых выходов и один общий вход запрета. Принцип ее построения поясняет рис. 3а. Использовано смещение питания интегральных схем на +0,9 В.

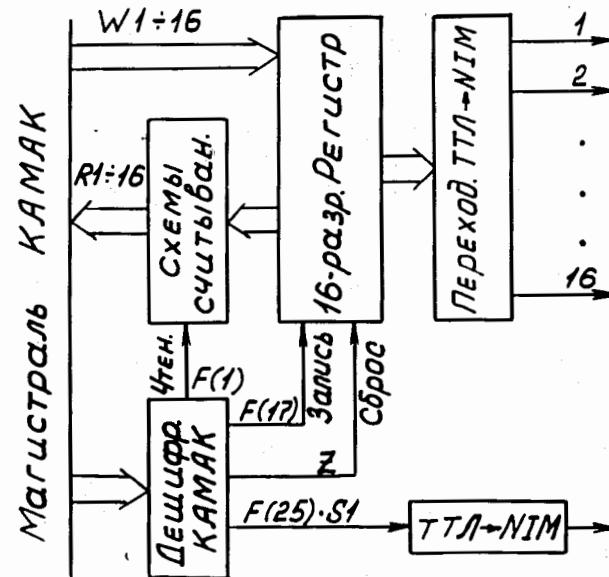


Рис.2. Структура узла управления в блоках разветвителя, смесителя и коммутатора.

Сигнал F/25/. S1 выведен в канал запрета. Это сделано для запуска специальных буферных схем, преобразующих инверсные сигналы NIM в импульсы амплитудой от 5 до 10 В /фронт - 2 нс/, используемых для запуска светодиодов или подачи тестовых импульсов на катоды пропорциональных камер. На вход разветвления в этом случае должен быть подан постоянный единичный уровень. Тогда разветвитель совместно с буферными платами /размещаются у детекторов, не имеют отдельной цепи питания/ образует программно управляемую 16-канальную тестовую систему. Частота тестовых импульсов - от 1 до 10 кГц.

#### Основные характеристики схемы

Уровни - NIM

#### Задержка

а/ входного импульса - 8 нс  
б/ импульса запрета - 11 нс

Фронты выходных импульсов - 4 нс

#### Потребляемые токи

а/ от источника - 6 В - 0,8 А  
б/ от источника + 6 В - 0,8 А

Блок размещен в ячейке КАМАК единичной ширины.

**Смеситель.** Принцип построения схемы иллюстрирует рис. 3б. Блок также имеет общий вход запрета, размещенный на задней панели. Туда же выведен сигнал F/25/.S1 в уровнях NIM для контрольных запусков аппаратуры.

#### Основные характеристики схемы

Уровни - NIM

#### Задержка

а/ входного импульса - 13 нс  
б/ импульса запрета - 13 нс

Фронты выходных импульсов - 4 нс

#### Потребляемые токи

а/ от источника - 6 В - 0,6 А  
б/ от источника + 6 В - 0,6 А

Блок размещен в ячейке КАМАК двойной ширины.

**Разветвитель** имеет встроенный низкочастотный генератор импульсов /может быть встроен в другие блоки/ - рис. 3г, выходы которого и переменный резистор регу-

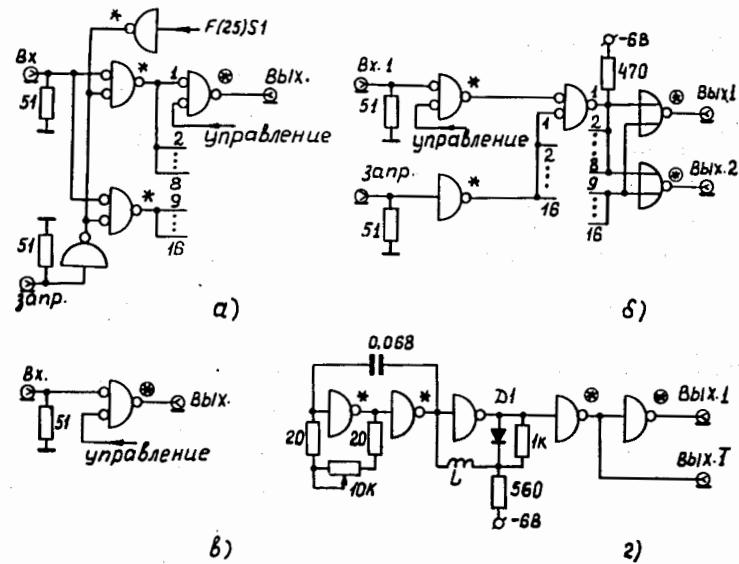


Рис.3. Принципиальные схемы: а/ - разветвителя, б/ - смесителя, в/ - коммутатора, г/ - генератора импульсов. Интегральные схемы КИЛБ383 и КИЛБ384.

лировки частоты выведены на заднюю панель. Частота регулируется в пределах от 1 до 80 кГц. При закороченном резисторе регулировки частоты генератор переходит в заторможенный режим. Цепочка D1-L является дифференцирующей и задает длительность выходного импульса на уровне 50 нс /L = 2 мкГц/. Генератор имеет прямой и инверсный выходы в уровнях NIM.

С помощью описанных блоков можно создавать достаточно сложные программно управляемые структуры для селекции событий, задания режима работы установок, проверки характеристик многоканальной аппаратуры. Данные блоки в целях упрощения в отличие от первой системы /6/ не имеют индикации состояния управляющего регистра и дублирующего ручного управления.

В заключение авторы выражают благодарность В.И.Какуриной за техническую помощь.

## ЛИТЕРАТУРА

1. Басиладзе С.Г., Ли Ван Сун. *ОИЯИ, 13-10536*, Дубна, 1977.
2. Басиладзе С.Г., Ли Ван Сун. *ОИЯИ, 13-10826*, Дубна, 1977.
3. Валиев К.А. и др. Электронная промышленность, 1972, № 7, с. 56.
4. Справочник по интегральным микросхемам под редакцией Б.В. Тарабрина, Энергия, М., 1977, с. 346.
5. Арефьев В.А., Басиладзе С.Г. *ОИЯИ, 13-6594*, Дубна, 1972.
6. Basiladze S.G. e.a. *Nucl.Instr. and Meth.*, 1975, vol. 130, No 2, p.301.

Рукопись поступила в издательский отдел  
21 июля 1978 года.