

СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА



СЗ44,3e

A-391

13 - 11718

Ю.К.Акимов, А.Б.Курепин, С.И.Мерзляков,
Нгуен Нгок Лам, К.О.Оганесян, С.Ю.Пороховой,
Е.А.Пасюк, В.К.Тюпиков, С.Н.Филиппов

4715 / 2-78

ВРЕМЯПРОЛЕТНАЯ СИСТЕМА

УСТАНОВКИ "ПИОН"

II. Электронные блоки

1978

13 - 11718

Ю.К.Акимов, А.Б.Курепин*, С.И.Мерзляков,
Нгуен Нгок Лам, К.О.Оганесян, С.Ю.Пороховой,
Е.А.Пасюк, В.К.Тюпиков, С.Н.Филиппов*

ВРЕМЯПРОЛЕТНАЯ СИСТЕМА

УСТАНОВКИ "ПИОН"

II. Электронные блоки



* ИЯИ АН СССР.

Акимов Ю.К. и др.

13 - 11718

Времяпролетная система установки "Пион".

II. Электронные блоки

Описываются электронные блоки, используемые во времяпролетной системе: формирователь для временной привязки импульсов с ФЭУ, время-амплитудный конвертор, компактная линия задержки и дискриминаторы импульсов по амплитуде. Приведены блок-схемы и принципиальные схемы приборов. В основе действия формирователя лежит принцип "Constant fraction", и "гуляние" выходного сигнала в диапазоне 200 мВ-2В составляет ± 100 пс. Детектор нуля формирователя выполнен в виде дискриминатора с петлей гистерезиса на туннельном диоде. Время-амплитудный конвертор имеет два диапазона работы: 25 и 50 нс при амплитуде выходного сигнала 5 В. Собственное разрешение конвертора - 8 пс, интегральная нелинейность - 1,5%, температурная нестабильность - 0,1%/°С. Линия задержки предназначена для задержки логического сигнала в диапазоне $0 + 127$ нс с шагом изменения задержки 1 нс и работает по принципу задержки сигнала соответствующим отрезком кабеля с последующим восстановлением амплитуды сигнала ключевым каскадом на основе схемы ЕСЛ. Нулевая задержка прибора составляет 27 нс.

Работа выполнена в Лаборатории ядерных проблем ОИЯИ.
Сообщение Объединенного института ядерных исследований. Дубна 1978

ВВЕДЕНИЕ

Настоящая работа является продолжением сообщения ^{/1/}, в котором описаны блок-схема времяпролетной системы и результаты проведенных на ней измерений.

Ниже рассматриваются основные блоки этой системы, а именно: формирователь для временной привязки импульсов с ФЭУ, время-амплитудный конвертор, линия задержки и дискриминаторы импульсов по амплитуде.

ФОРМИРОВАТЕЛЬ ДЛЯ ВРЕМЕННОЙ ПРИВЯЗКИ ИМПУЛЬСОВ С ФЭУ

Работа данного блока (Ф210) основана на принципе формирования импульсов в моменты времени, соответствующие определенным долям амплитуды входных сигналов ^{/2/}. Схемное решение блока во многих чертах подобно решению разработанного ранее в Лаборатории ядерных проблем ОИЯИ стандартного формирователя типа Ф205, нашедшего широкое применение для измерений с полупроводниковыми детекторами ^{/3/}. Однако для увеличения быстродействия, как и в работе ^{/4/}, были использованы более быстрые элементы (серия 500).

Принципиальная схема блока приведена на рис. 1. Входной сигнал отрицательной полярности поступает на два входа дифференциального усилителя на интегральной схеме ИС1 (ИС1-1, ИС1-2). На неинвертирующий вход приходит сигнал, ослабленный делителем R1 и R2,

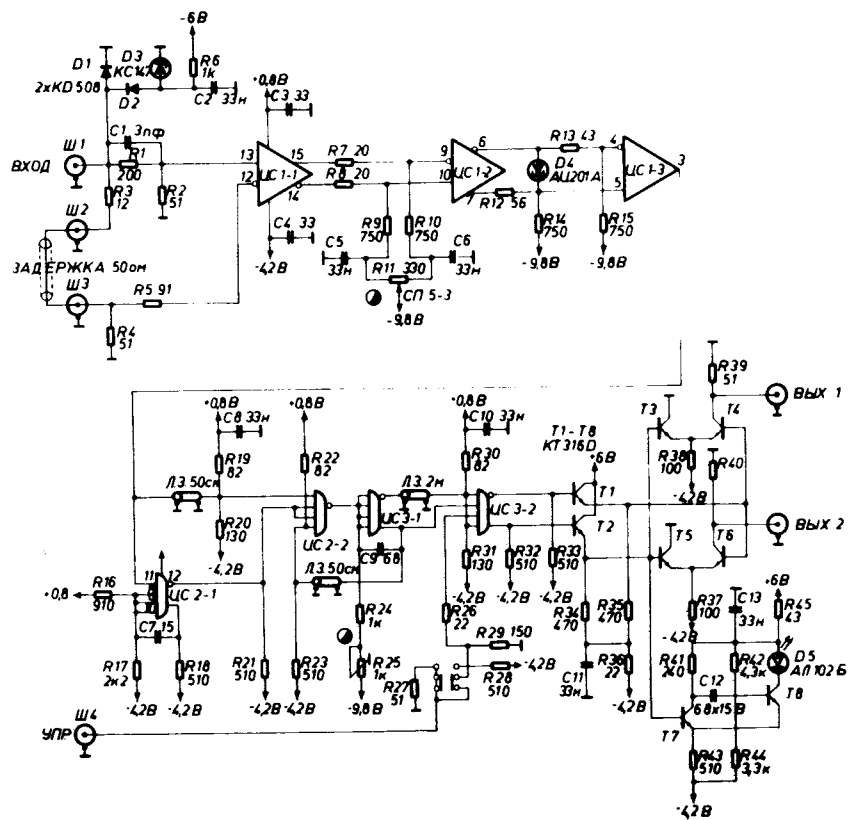


Рис.1. Принципиальная схема формирователя.

а на инвертирующий - задержанный внешним кабелем. В результате на выходе усилителя получается биполярный сигнал, пересекающий нулевую линию в точке, временное положение которой слабо зависит от амплитуды входного сигнала. В этой точке происходит срабатывание детектора нуля, выполненного на туннельном диоде Д4, а далее сигнал усиливается дифференциальным усилителем ИС1-3 и запускает одновибратор ИС2-1, выходной сигнал с которого поступает на

ИС2-2 вместе с задержанным импульсом от ИС1-3. Схема ИС2-2 работает в режиме антисовпадений, и на ее выходе возникает сигнал, привязанный к концу импульса с детектора нуля. Этот сигнал проходит далее через электронную задержку ИС3 и эмиттерные повторители Т1, Т2 на выходные токовые ключи (Т3, Т4 и Т5, Т6). Элемент ИС3 обеспечивает задержку в пределах 10 нс.

Детектор нуля на туннельном диоде построен в виде дискриминатора с петлей гистерезиса ^{5/}. В исходном состоянии рабочая точка туннельного диода находится на диффузионной ветви, и нагрузочная прямая проходит через точку максимума его вольт-амперной характеристики. Импульс отрицательной полярности, превышающий пороговое значение, переводит рабочую точку диода на прямую ветвь, на которой она находится до момента пересечения входным импульсом нулевой линии. В этот момент рабочая точка совпадает с максимумом вольт-амперной характеристики диода, откуда происходит ее переброс на диффузионную ветвь. Тем самым обеспечивается точная временная привязка выходного сигнала с детектора нуля к моменту пересечения входным биполярным импульсом нулевой линии.

Формирователь имеет следующие технические характеристики: минимальная длительность фронта входного сигнала - 2 нс; рабочий диапазон - (0,1 ÷ 5) В; "гуляние" выходного сигнала ±100 пс при изменении амплитуды входного от 0,2 до 2 В; температурная нестабильность - 6 пс/°С; дрейф при изменении питания - 0,2 нс/В.

Следует отметить, что детектор нуля на туннельном диоде с петлей гистерезиса, имеющий другое схемное решение, описан также в работе ^{6/}.

ВРЕМЯ-АМПЛИТУДНЫЙ КОНВЕРТОР

Блок предназначен для измерений с разрешением в пикосекундной области и имеет диапазоны измерений $\tau_1 = 25$ нс и $\tau_2 = 50$ нс.

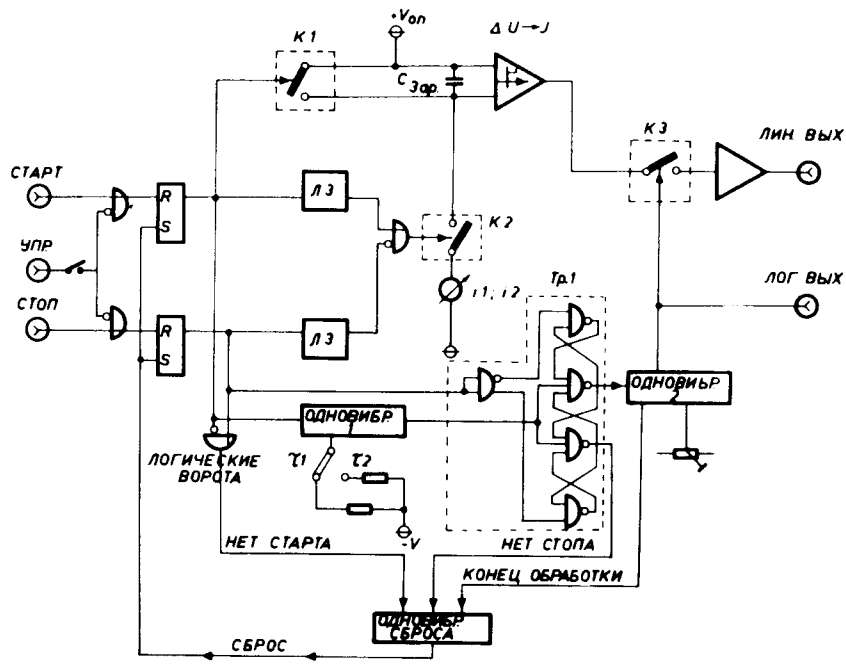


Рис. 2. Блок-схема конвертора.

Принцип работы конвертора поясняется рис. 2. Стартовый сигнал, при наличии управляющего импульса, перебрасывает верхний R-S триггер, что приводит к размыканию ключа К1 и замыканию ключа К2 в цепи емкости $C_{зар}$. Емкость начинает разряжаться током i_1 или i_2 в зависимости от выбранного диапазона, который определяется заданием длительности сигнала с одновибратора 1. В конце импульса с одновибратора 1 перебрасывается триггер Тр. 1, если перед этим на него через нижний R-S триггер поступил сигнал "Стоп". В этом случае запускается одновибратор 2, открывающий токовый ключ К3, подсоединенный к преобразователю измеряемого на $C_{зар}$ перепада напряже-

ния U в ток J. Величина U линейно нарастает до момента отключения К2 нижним R-S триггером. В конце импульса с одновибратора 2 срабатывает одновибратор сброса, который возвращает R-S триггеры в исходное состояние. Одновибратор сброса запускается также сигналом триггера Тр. 1 при отсутствии сигнала "Стоп" и через логические ворота, если нет сигнала "Старт".

Схемные решения ряда узлов были выполнены по аналогии с использованными в ряде наших разработок, описанных в [3, 7, 8]. Принципиальная схема аналоговой части прибора приведена на рис. 3.

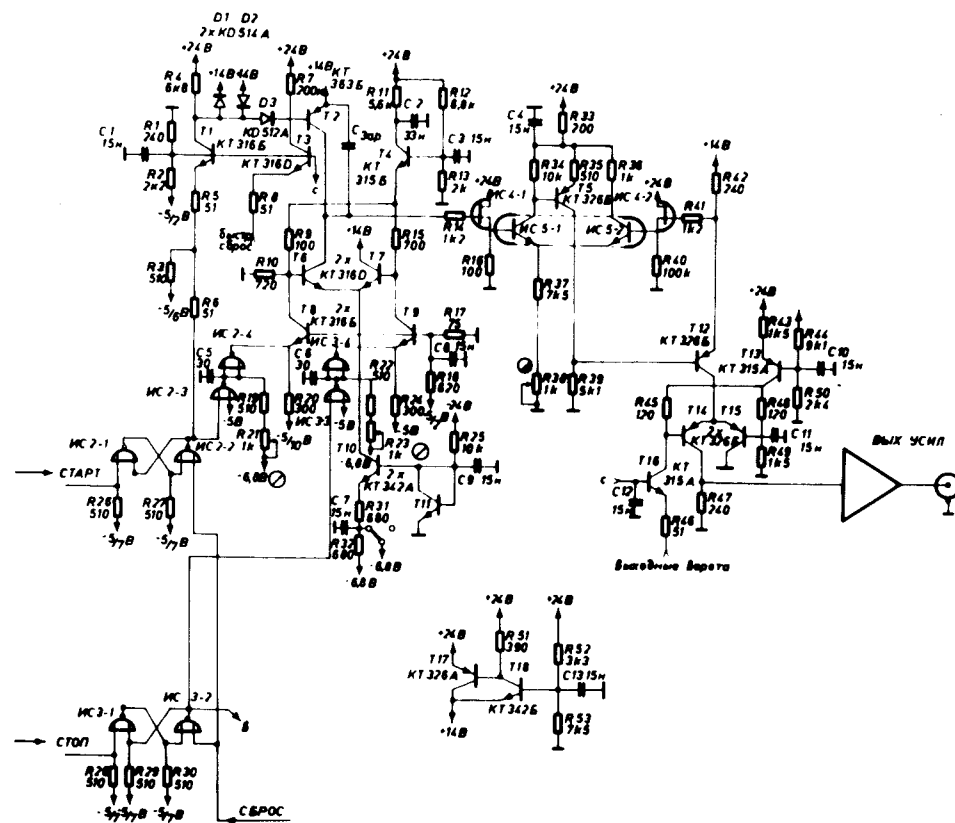


Рис. 3. Принципиальная схема линейной части конвертора.

Ключевой каскад К1 реализован на СВЧ транзисторе Т2 и управляется R-S триггером на интегральной схеме ИС2-1,2, перебрасываемым сигналом "Старт"; на Т2 поступает также сигнал с логической части "Быстрый сброс".

Токовый ключ К2 выполнен на транзисторах Т6 и Т7, подключенных к генератору тока, построенному на транзисторах Т10 и Т11.

Транзистор Т6 открывается сигналом "Старт" с триггера на ИС 2-1,2, а транзистор Т7 - сигналом "Стоп" с триггера ИС3-1,2. Такой способ управления токовым ключом позволяет свести задержку между "Старт" и "Стоп" к времени срабатывания самого токового ключа. Для компенсации разброса в задержках интегральных схем используются два элемента задержки, выполненные на ИС2-3,4 и ИС3-3,4. Величина задержки может изменяться в пределах 10 нс и зависит от разрядных токов емкостей С5 и С6. Разрядные токи регулируются подстроечными потенциометрами R21 и R23.

Преобразователь напряжения в ток выполнен на операционном усилителе, составленном из ИС4, ИС5 и транзисторе Т12. Использование на входе усилителя пары полевых транзисторов на одной подложке (ИС4) позволило получить наряду с малым током утечки для емкости $C_{зар}$ высокую термостабильность.

Выходной ключ К3, управляемый логической частью прибора, выполнен на транзисторах Т13 ÷ Т16.

На рис. 4 приведена зависимость амплитуды выходного сигнала от задержки между сигналами "Старт" и "Стоп" для диапазона 25 нс. Интегральная нелинейность конвертора составляет 1,5%; температурная нестабильность коэффициента преобразования - 0,1%/°C; собственное разрешение - 8 пс; мертвое время $t_M = t_{диап.} + t_{вых.} + 0,2$ мкс, где $t_{диап.}$ составляет 25 или 50 (нс) в зависимости от диапазона, а $t_{вых.}$ - время открывания выходных ворот. Если имеется только сигнал "Старт" или "Стоп", $t_M = 0,2$ мкс.

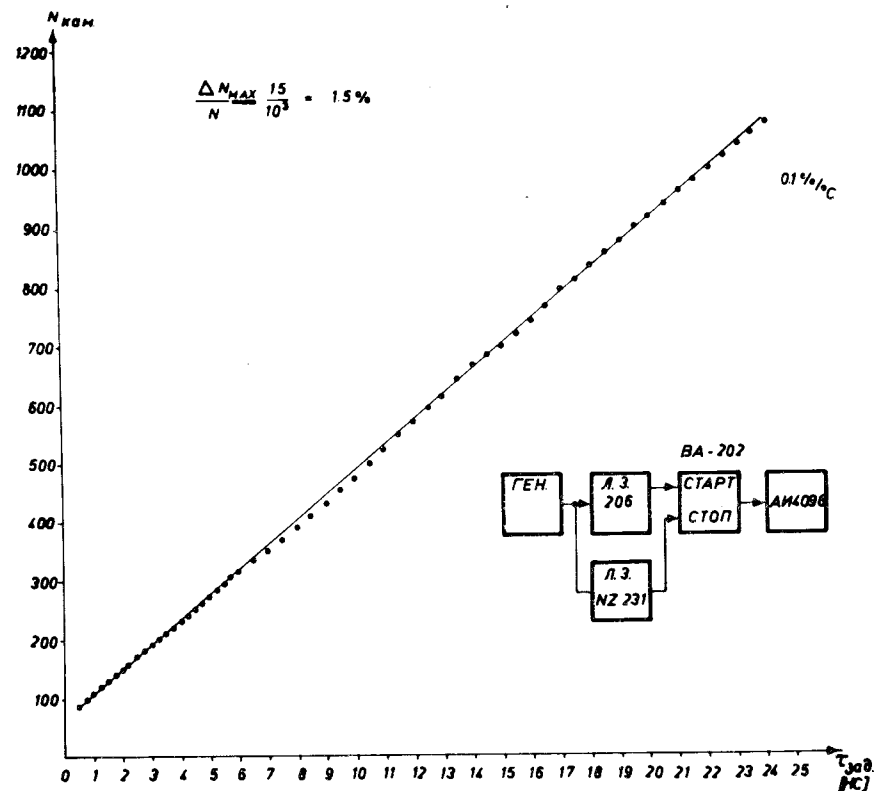


Рис.4. Зависимость амплитуды выходного сигнала с конвертора от времени между сигналами "Старт" и "Стоп". (На рисунке приведена также блок-схема измерений).

ЛИНИЯ ЗАДЕРЖКИ

Работа этого блока (ЛЗ207) основана на принципе задержки логического сигнала соответствующим отрезком кабеля с последующим восстановлением амплитуды сигнала ключевым каскадом интегральной схемы типа ЕСЛ. В отличие от схемы, описанной в работе /9/,

используется один и тот же каскад для задержанного и незадержанного сигналов, что видно из рис. 5, где приведена принципиальная схема блока. Собственно элементом задержки является ячейка, выполненная на одной четверти интегральной схемы ИС-1 или ИС2 (на рисунке показан только один из имеющихся семи элементов). Элемент представляет собой схему ИЛИ, на один вход которой сигнал поступает непосредственно, а на другой – через отрезок кабеля с задержкой 2^n нс, где $n=0 \div 6$. Выбор входа осуществляется переключателем П, при помощи которого создается запирающее напряжение (-0,8 В) на том или ином входе за счет протекания тока выходного эмиттерного повторителя предыдущего элемента задержки через сопротивление 100 Ом.

Использование одного элемента ИЛИ для прямых и задержанных сигналов позволяет получить минимальное число ключевых каскадов, а также практически одно и то же время прохождения этих сигналов через интегральную схему.

Задержка за счет всех интегральных схем блока составляет 27 нс, а диапазон регулируемых задержек - ($0 \div 127$) нс с шагом 1 нс при температурной стабильности $0,01$ нс/°С. Выходной сигнал имеет регулируемую при помощи одновибратора (ИС3-ИС4) длительность от 6 до 25 нс. В блоке "Вишня" (ширина передней панели - 80 мм) размещены три элемента задержки. Потребление тока одним элементом составляет 230 мА от источника питания - 6 В.

ДИСКРИМИНАТОРЫ

Для дискриминации фоновых импульсов малой амплитуды во времяпролетной системе использован стандартный блок Д204, нашедший широкое применение в экспериментах на синхроциклотроне Лаборатории ядерных проблем ОИЯИ.

Принципиальная схема основной части дискриминатора приведена на рис. 6. Входная ячейка, выполненная на

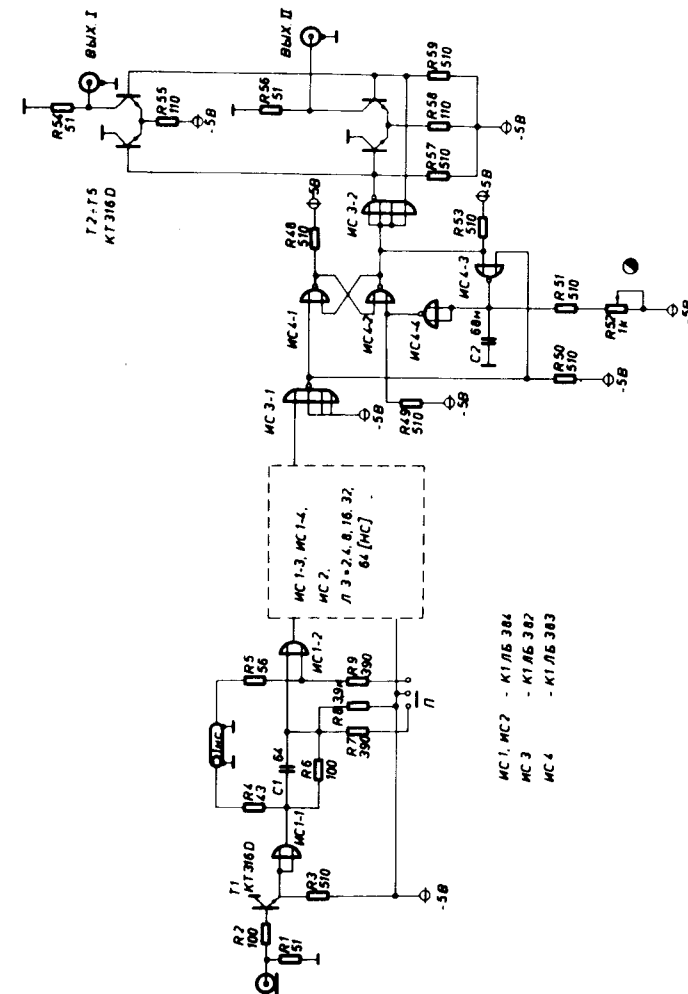


Рис.5. Принципиальная схема линии задержки.

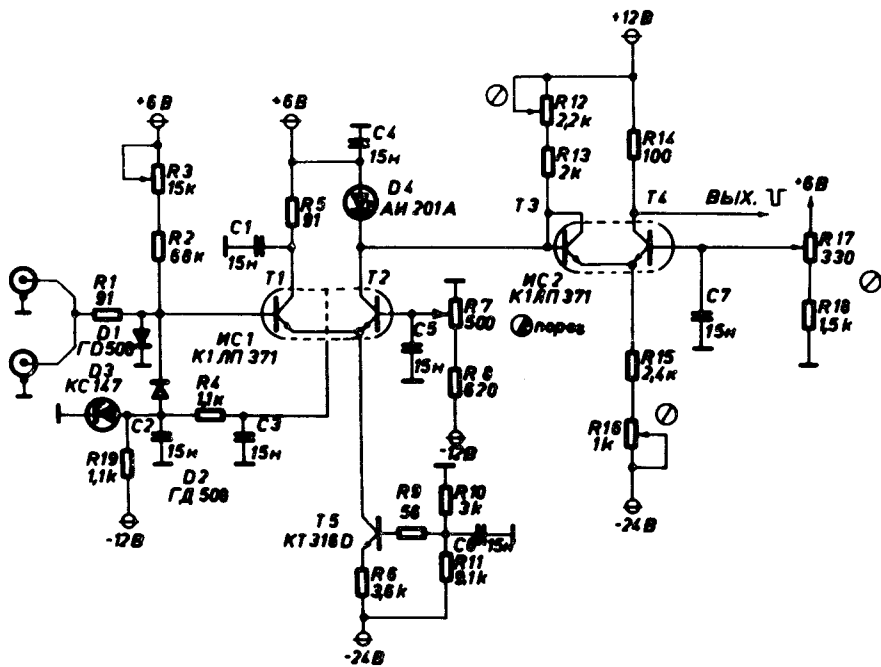


Рис.6. Принципиальная схема дискриминирующего элемента.

диодах D1 ÷ D2 и стабилитроне D3, защищает вход от перегрузки по напряжению. Дискриминация импульсов осуществляется схемой, состоящей из туннельного диода D4 и дифференциальных пар ИС1 и ИС2.

В исходном состоянии транзистор T1 открыт, транзистор T2 закрыт или слабо проводит, а ток туннельного диода D4 проходит через включенный как диод транзистор T3. Рабочая точка D4 находится на прямой ветви. Импульс отрицательной полярности, имеющий амплитуду выше пороговой, закрывает T1 и открывает T2, в результате чего туннельный диод

перебрасывается на диффузионную ветвь. При этом транзистор T3 запирается и ток через D4 уменьшается до минимума его значения в вольт-амперной характеристике, что обеспечивает обратное переключение туннельного диода D4 по окончании воздействия входного сигнала на транзистор T1.

Приведенный на рис. 6 потенциометр R3 служит для установки нулевого потенциала на входе путем задания соответствующего тока через базу транзистора T1, а подстроечные потенциометры R12, R16 и R17 позволяют получить минимальный порог (10 мВ) и практически нулевую петлю гистерезиса. Верхний порог, задаваемый гелипотом R7, составляет - 5 В, стабильность порога - 0,1 мВ/°С.

Сигнал с коллектора транзистора T4 поступает на два выхода через выходной каскад, обеспечивающий уровни напряжений согласно стандарту NIM.

Дальнейшим развитием блока Д204 является дискриминатор Д210, в котором перед выходным каскадом сигналы формируются по длительности в пределах 0,1 ÷ 1,5 мкс. Для этого используется одновибратор, построенный по схеме, аналогичной приведенной на рис. 5.

Кроме того, дискриминатор Д210 имеет вход "Управление", используя который можно на двух блоках реализовать дифференциальный дискриминатор, что иллюстрирует рис. 7.

Как видно из рисунка, входной сигнал проходит последовательно дискриминатор верхнего уровня, линию задержки и дискриминатор нижнего уровня. С выхода первого дискриминатора сигнал положительной полярности поступает на вход "Управление" второго дискриминатора, что и обеспечивает выбор соответствующего диапазона амплитуд входных импульсов.

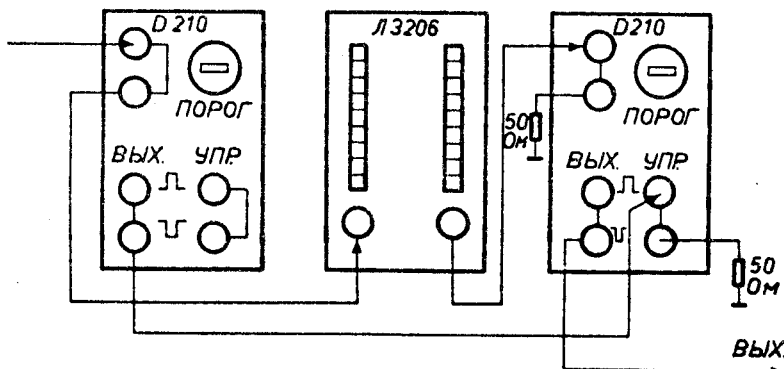


Рис.7. Дифференциальный дискриминатор на базе двух интегральных дискриминаторов и линии задержки.

ЛИТЕРАТУРА

1. Акимов Ю.К. и др. ОИЯИ, 13-11717, Дубна, 1978.
2. Gedeka D.A., Donald W.J. Nucl. Instr. & Meth., 1968, 58, p. 235.
3. Akimov Yu.K. et al. IEEE Trans. NS-19, No.3, 1972.
4. Базиладзе С.Г., Юдин В.К. ОИЯИ, 13-10016, Дубна, 1976.
5. Orman R.P. Nucl. Instr. & Meth., 1963, 21, p.121.
6. Борейко В.Ф., Гребенюк В.М., Зинов В.Г. ОИЯИ, P13-6232, Дубна, 1972.
7. Андерт К. и др. ОИЯИ, P13-1011, Дубна, 1976.
8. Андерт К. и др. В кн.: Материалы IX Международного симпозиума по ядерной электронике. Варна, 1977. ОИЯИ, D13-11182, Дубна, 1978.
9. Гребенюк В.М. и др. ОИЯИ, 10-9085, Дубна, 1975.

Рукопись поступила в издательский отдел
30 июня 1978 года.