

ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА



~~Б-272~~

3456/2-78

13 - 11556

21/VIII - 78

С.Г.Басиладзе, В.К.Юдин

ЭЛЕКТРОНИКА РЕГИСТРАЦИИ
ДЛЯ ПРОПОРЦИОНАЛЬНЫХ КАМЕР
НА ОСНОВЕ СПЕЦИАЛИЗИРОВАННОЙ
ИНТЕГРАЛЬНОЙ СХЕМЫ К405ХП1

1978

13 - 11556

С.Г.Басиладзе, В.К.Юдин

ЭЛЕКТРОНИКА РЕГИСТРАЦИИ
ДЛЯ ПРОПОРЦИОНАЛЬНЫХ КАМЕР
НА ОСНОВЕ СПЕЦИАЛИЗИРОВАННОЙ
ИНТЕГРАЛЬНОЙ СХЕМЫ К 405ХП1

*Направлено в ПТЭ и на III Международную конференцию
по пропорциональным и дрейфовым камерам /Дубна, 1978/*

Объединенный институт
ядерных исследований
БИЕИ ДЕНКА

Басиладзе С.Г., Юдин В.К.

13 - 11556

Электроника регистрации для пропорциональных камер
на основе специализированной интегральной схемы К405ХП1

Описаны принципиальные схемы, организация, характеристики
и результаты испытаний электроники регистрации сигналов с пропорциональных камер, разработанной на основе гибридной интегральной схемы К405ХП1. Достигнуто значительное сокращение времени считывания за счет пропуска не сработавших плат и модулей. Максимальная частота считывания информации составляет 10 МГц.

Работа выполнена в Лаборатории высоких энергий ОИЯИ.

Препринт Объединенного института ядерных исследований. Дубна 1978

Basiladze S.G., Yudin V.K.

13 - 11556

Reading Electronics for Proportional Chamber
on the Base of the K405XP1 Special Integrated Circuit

Principle circuits, organization and result of experimental
checking of reading electronics from proportional chambers, developed
on the base of a hybrid integrated K405XP1 circuit, is
described. A considerable decrease in the reading time due to
omission of not operating cards and modules was achieved.
Maximum frequency of reading information is 10 MHz.

The investigation has been performed at the Laboratory
of High Energies, JINR.

Preprint of the Joint Institute for Nuclear Research. Dubna 1978

© 1978 Объединенный институт ядерных исследований Дубна

В настоящей работе описывается электроника регистрации сигналов с пропорциональных камер, разработанная на основе специально созданной для этих целей большой гибридной интегральной схемы /БГИС/ К405ХП1¹. Данная интегральная схема содержит два полных канала регистрации со структурой усилитель-дискриминатор-задержка-память. Принципиальная схема одного канала показана на рис. 1. Аппаратура рассчитана на применение в крупных системах регистрации с камерами размером выше 0,4 м. Общая структурная организация электроники регистрации уже описывалась². В предлагаемой работе освещены вопросы конкретной схемной реализации и приведены характеристики аппаратуры.

Основу электроники, размещаемой на пропорциональных камерах, составляет модуль регистрации на 256 проволочек², выполненный на печатной плате размером 512x240 мм². Модуль включает /рис. 2/ 16 плат регистрации /по 16 каналов в каждой/; плату кодирования, осуществляющую быстрый поиск и кодирование номеров плат регистрации, содержащих информацию; буферную плату, посредством которой модули объединяются последовательной ветвью для считывания данных в приемный блок КАМАК. Указанные восемнадцать плат подсоединяются к печатной плате модуля через 86-контактные разъемы /КАМАК/. По одной из продольных сторон платы модуля расположены с шагом 2 мм входы каналов /см. рис. 2/, подключаемые к ламелям проволочек пропорциональной камеры. Входы и выходы последовательной ветви подведены к противоположным торцам модуля, что позволяет с помощью перемычек последовательно наращивать модули при размере камеры выше 0,5 м.

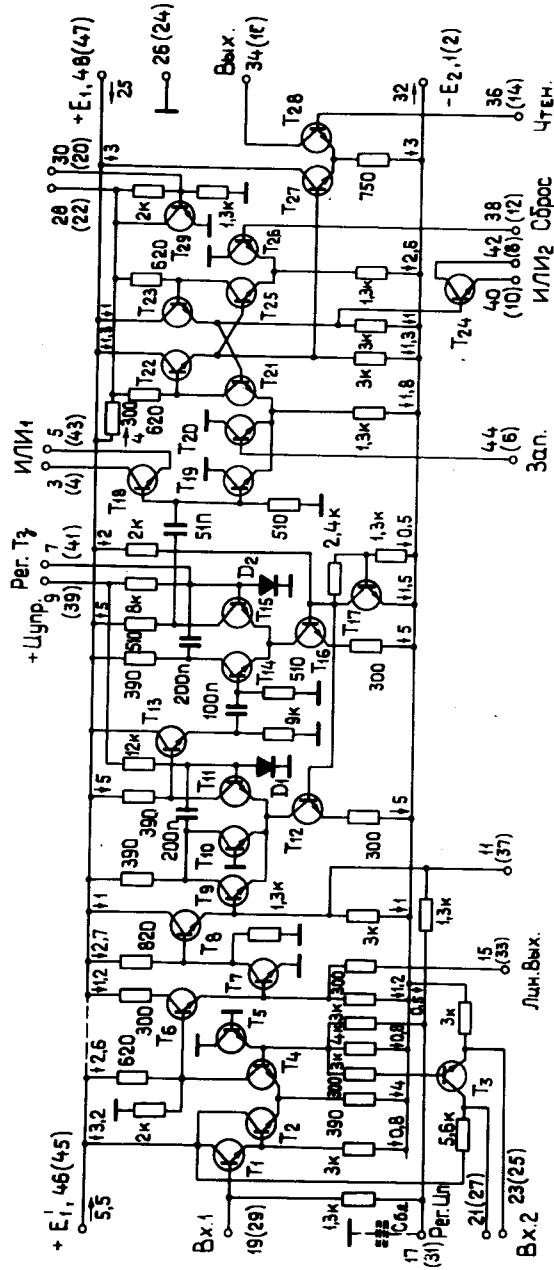


Рис. 1. Принципиальная схема одного канала БГИС К405ХIII.

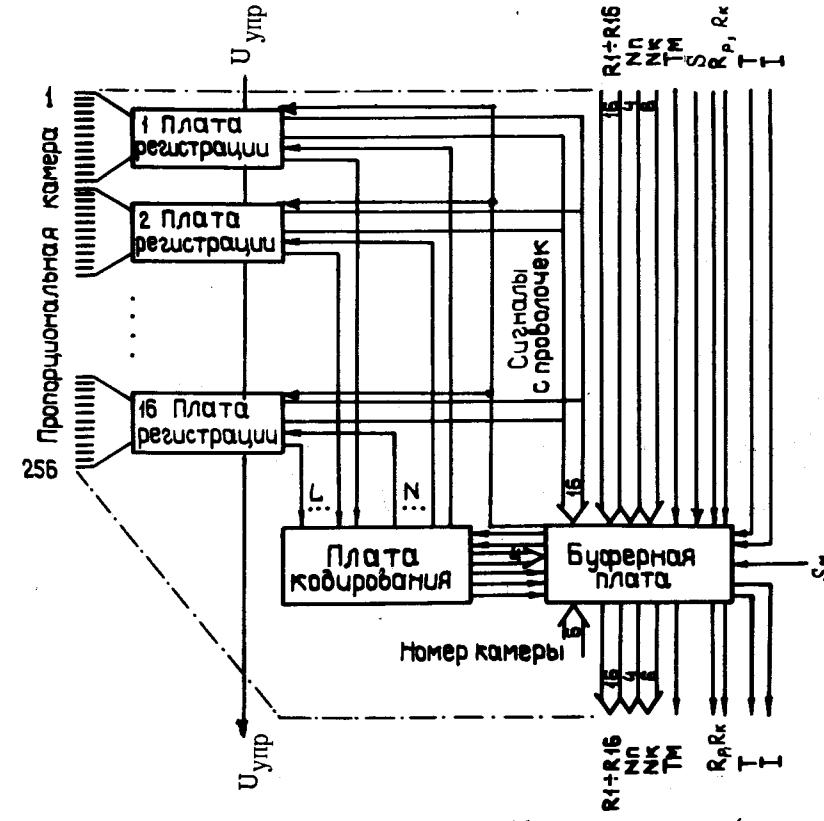


Рис. 2. Блок-схема модуля на 256 проволочек /штрих-пунктиром показаны геометрические границы торцов модуля/.

Принципиальная схема платы регистрации приведена на рис. 3. Она содержит 8 корпусов БГИС К405ХП1. Внешними элементами каждого канала являются: электролитический конденсатор /О,1 мкФ*/ в цепи обратной связи усилителя /³/ для стабилизации режима по постоянному току; защитная цепочка из двух диодов /КД 522/

* Имеется возможность размещения бескорпусного электролита внутри интегральной схемы.

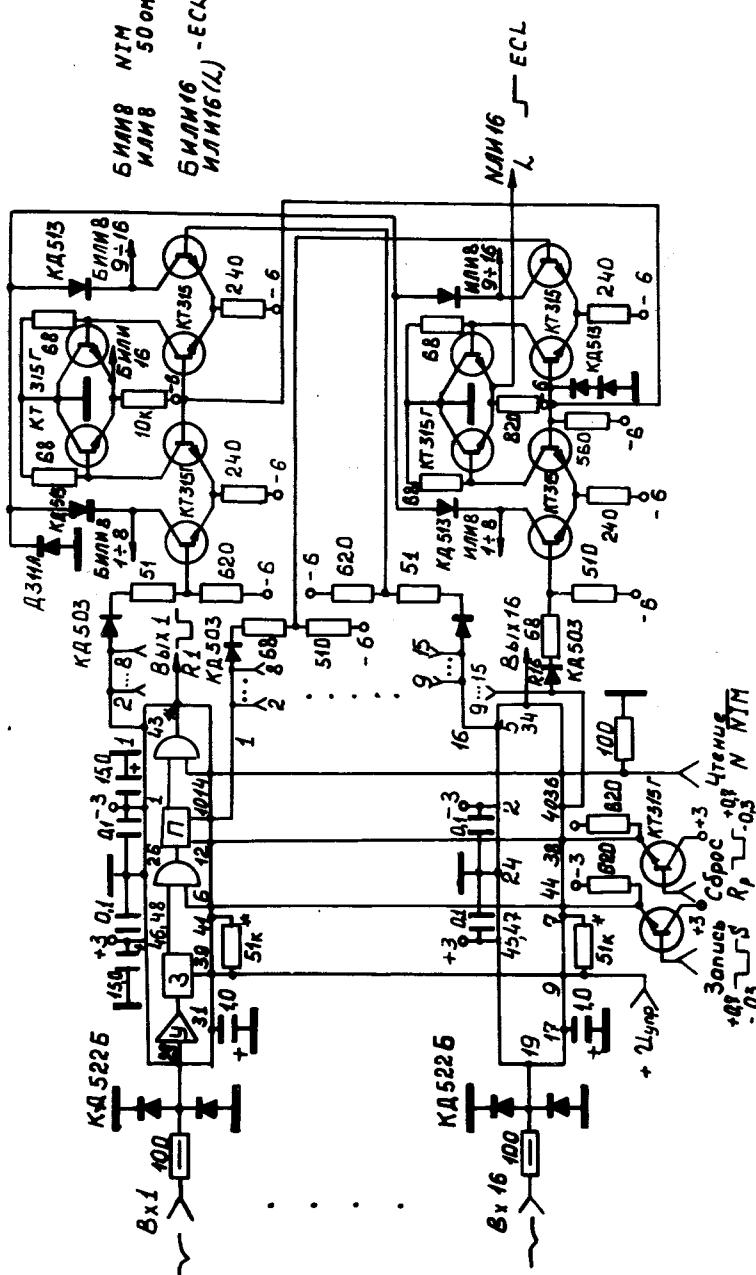


Рис. 3. Принципиальная схема платы регистрации.

и резистора МЛТО,5 /100 Ом/; конденсатор развязки питания /+3 В/. С помощью транзисторов организованы следующие выходы:

1. Быстрое "ИЛИ"
 - а/ 1÷8 каналы *,
 - б/ 9÷16 каналы *,
 - в/ 1÷16 каналы /общий выход для модуля - уровня ЭСЛ/;
2. "ИЛИ" из памяти
 - а/ 1÷8 каналы *,
 - б/ 9÷16 каналы *,
 - в/ 1÷16 каналы.

Со 2-го выхода /1÷16 каналы/ подается сигнал запроса /L - на рис. 2/ на плату кодирования, который не выводится за пределы модуля. Все остальные сигналы могут быть эффективно использованы для включения пропорциональной камеры в логику запуска как в системах предварительного отбора, так и в быстродействующих процессорах для отбора событий^{/4/}.

Плата имеет четыре входа управления: Запись - S, Чтение - N, Сброс - R_p /импульсные/ и потенциальный/регулировки задержки/ - U_{упр}. Сигналы S и R_p являются общими для всего модуля и формируются на буферной плате. Шины N - индивидуальные для каждой платы регистрации. Сигналы по ним выдаются поочередно платой кодирования /при наличии разрешения чтения/ на те платы регистрации, с которых поступил запрос L. Выходные сигналы с триггеров памяти платы регистрации через 16-разрядную магистраль модуля по сигналам N передаются на буферную плату и через нее попадают в последовательную ветвь /все сигналы в ветви - в уровнях ТТЛ/.

На рис. 4а приведена принципиальная схема платы кодирования, а на рис. 4б - временная диаграмма ее работы. Плата управляется следующими сигналами: S_M - включение модуля /при отсутствии его модуль обходит-

* Индивидуальные выходы в уровнях NIM.

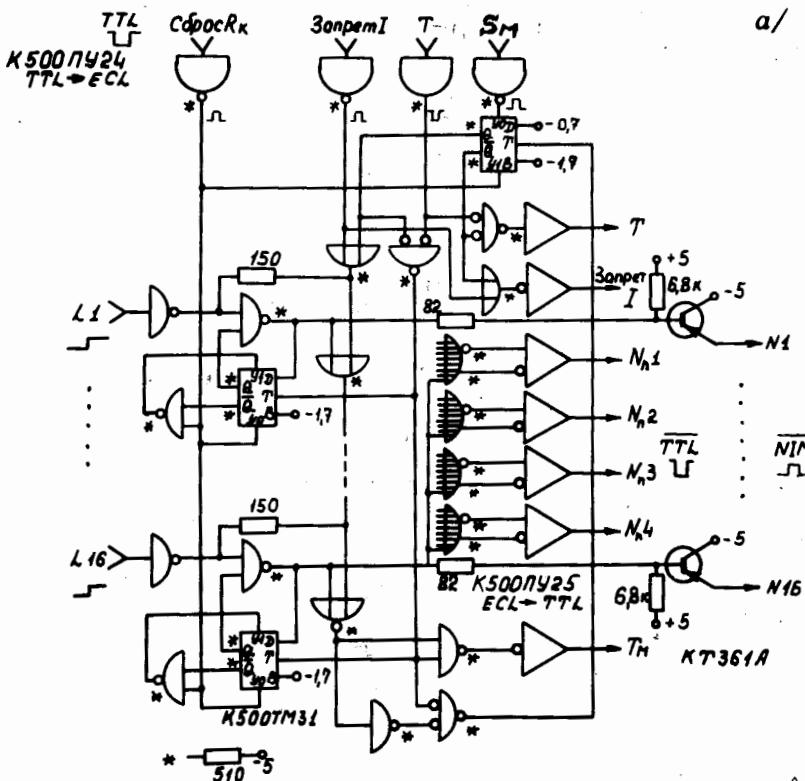
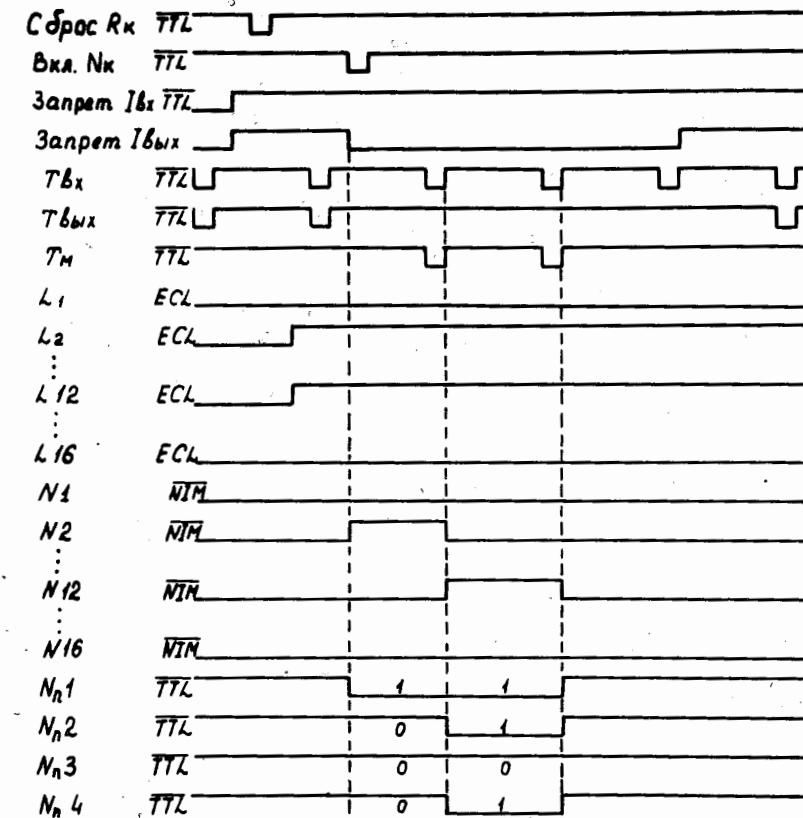


Рис. 4. Принципиальная схема платы кодирования - а; временная диаграмма работы платы кодирования - б.=>

ся при чтении/; I^* - запрет считывания; T^* - тактовые импульсы; T_M^* - тактовые сигналы синхронизации чтения в приемном блоке /привязаны к информации в ветви/; R_K^* - сброс узла кодирования. Плата кодирования работает следующим образом. При включении данного модуля импульсом S_M и отсутствии запрета (I) с предыдущих модулей плата кодирования выдает сигнал

* Сигналы последовательной ветви в отличие от сигналов с радиальных шин.



чтения (N_i), который поступает на первую из сработавших плат регистрации. Одновременно на буферную плату выдается двоичный код номера платы регистрации, уменьшенный на единицу. По заднему фронту первого тактового импульса (T) сбрасывается триггер N_i в узле кодирования и с помощью приоритетной схемы разрешается образование нового сигнала (N_j) и его двоичного кода для чтения следующей сработавшей платы. При отсутствии запросов (L_j) тактовый импульс сбрасывает триггер запрета, в результате чего поступает сигнал разрешения на следующий модуль. Тактовый

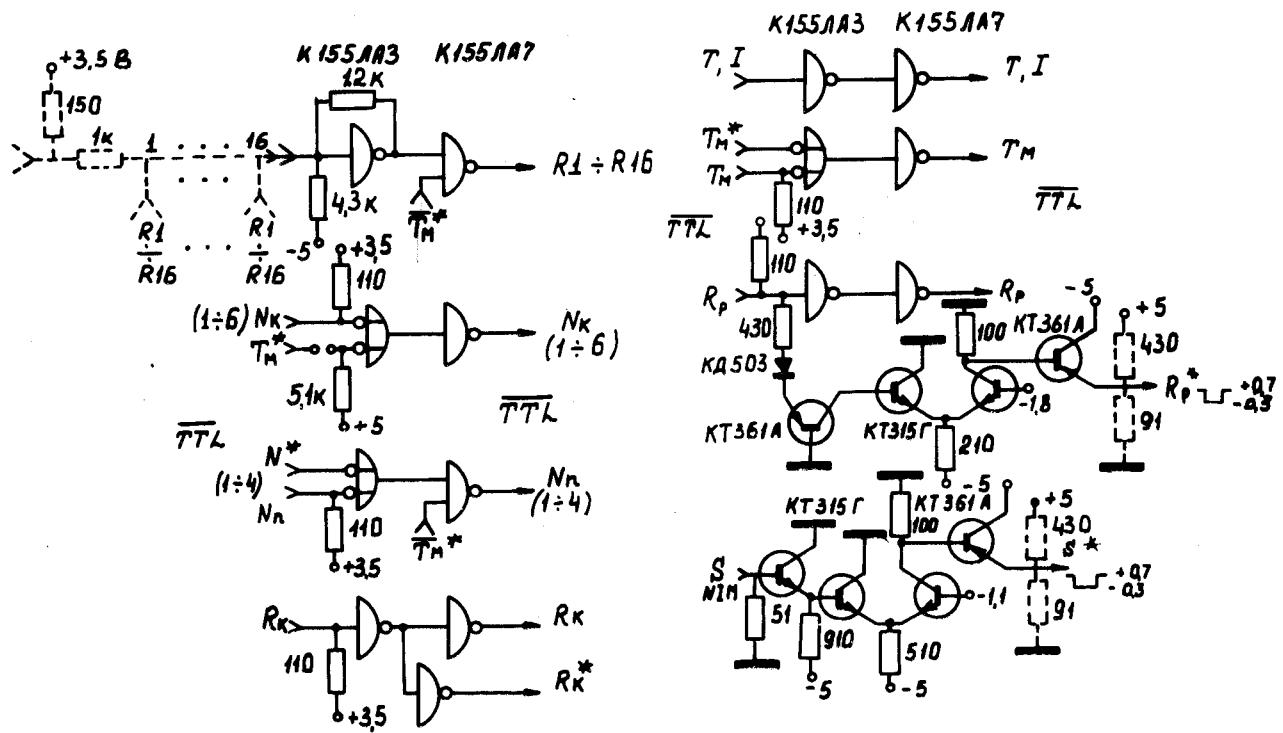


Рис. 5. Принципиальная схема буферной платы.

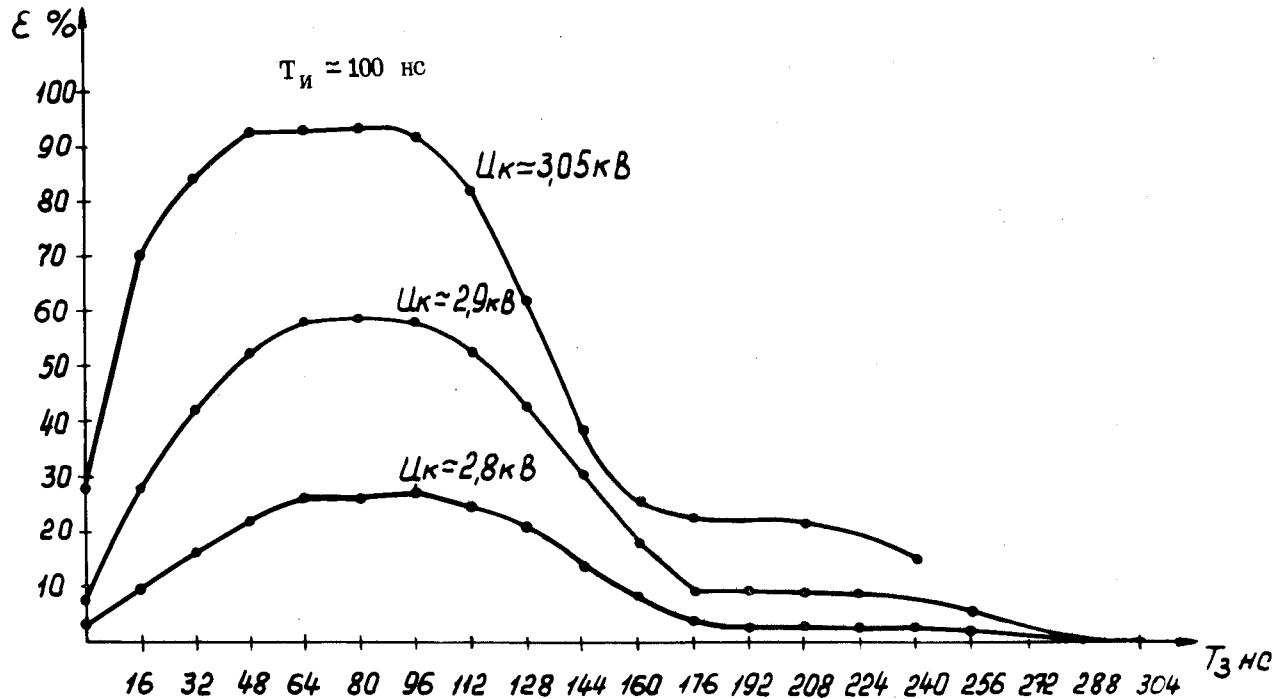


Рис. 6. Кривые задержанных совпадений при различных напряжениях на камере.

импульс в этом случае не проходит на шину T_M^* , и в последовательной ветви образуется пропуск одного цикла, за счет чего легко может быть зафиксировано окончание работы с каждым модулем. Для достижения высокой скорости поиска сигналов L_i и кодирования сигналов N_i данные узлы реализованы на интегральных схемах ЭСЛ серии К5ОО^{/5/}. Все сигналы, идущие к буферной плате и от нее, - в уровнях ТТЛ, согласование уровней осуществляется переходниками ЭСЛ → ТТЛ и ТТЛ → ЭСЛ^{/5/}. Данное решение позволило довести тактовую частоту до 10 МГц, поскольку максимальное время поиска и кодирования не более 50 нс.

На рис. 5 показана принципиальная схема буферной платы. Эта плата служит для вывода данных с модуля в последовательную ветвь и для передачи сигналов по ленточному либо телефонному кабелю от камеры к камере. Выходные вентили платы /открытый коллектор/ развиваются импульс величиной 3 В на волновом сопротивлении 110 Ом. Информация в них стробируется синхроимпульсами T_M во избежание ложных импульсов в ветви. Поскольку размеры и сложность магистрали модуля соизмеримы с магистралью КАМАК, представляло определенную трудность обеспечить ее работу на тактовой частоте, в 10 раз большей, чем в КАМАКе, тем более, что сигнал с платы регистрации есть импульс тока величиной всего 3 мА^{/1/}. Задача решена переводом магистрали на работу в "токовом режиме". Для этого приемные вентили сигналов с магистрали на буферной плате включением резисторов обратной связи /1,2 кОм/ переведены в режим с малым входным сопротивлением, в результате чего потенциалы магистрали всегда близки к +1,4 В (т.е. не требуется большой мощности на перезарядку паразитных емкостей магистрали). Действие паразитных индуктивностей сведено к минимуму выбором ширины шин

магистрали, равной 1,2 мм, и полосковым исполнением их /над поверхностью "земли"/. На буферной плате зашивается номер модуля в виде 6-разрядного числа.

Таким образом, общее число информационных шин в ветви - 26 /16-линейный позиционный код номера сработавшей проволочки с платы регистрации, 4 - двоичный

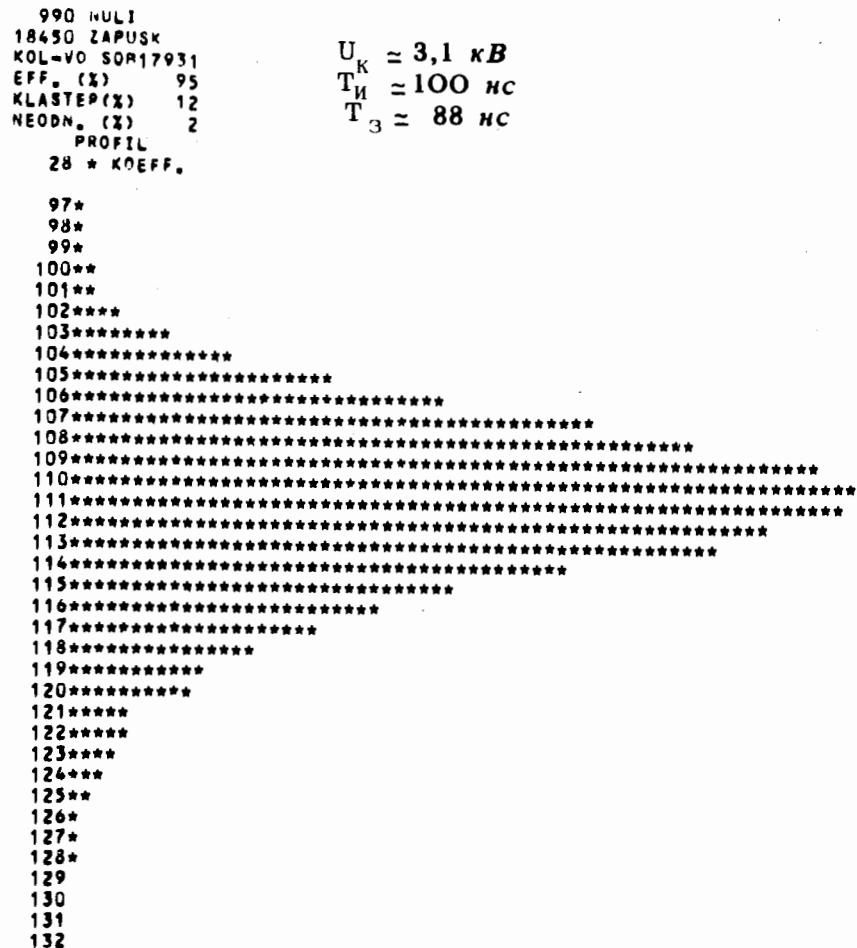


Рис. 7. Профиль пучка от коллимированного источника ^{106}Ru .

* Что сделано во избежание рассогласования T_M и информации в случае нескольких "пустых" модулей подряд при больших тактовых частотах.

код номера этой платы в модуле, 6 - двоичный код номера модуля/, а общее количество проволочек пропорциональных камер, охватываемых ветвью, - 16 384. Приемным блоком КАМАК в принципе может быть любой буферный регистр с уровнями ТТЛ и соответствующим количеством разрядов; возможно применение специализированного блока считывания для перевода 16-разрядного слова с платы регистрации в двоичный код, т.е. получения полного 14-битного двоичного номера сработавших проволочек и организации необходимых управляющих и тактовых сигналов.

КРАТКИЕ ХАРАКТЕРИСТИКИ МОДУЛЯ

Количество каналов регистрации	- 256
Габариты	- 512x240x110 мм^3 /шаг проволочек - 2 $\text{мм}/$
Входное сопротивление каналов	- 1,3 $\text{k}\Omega$
Порог регистрации	- 1,2 мВ
Собственное "гуляние" выходного импульса ^{/6/}	- 20 нс
Стойкость к перекрестным наводкам	- ≥ 40
Номинальная задержка	- 350 ± 10 нс
Диапазон регулирования задержки	- ± 150 нс
Мертвое время каналов	- не более удвоенной величины задержки
Минимальная "аппаратурная" длительность строба записи	- 30 нс
Время считывания системы из 16.384 проволочек /при 5%-ной доле сработавших/	- 90 $\mu\text{кс}$
Потребляемые токи	- 7,5 A 7,5 A 0,4 A 3,5 A .
+3 B	
-3 B	
+6 B	
-6 B	

Описанная аппаратура была испытана от источника электронов ^{106}Ru на экспериментальной однокоординатной камере с шагом проволочек 2 мм , диаметром 2 $\mu\text{м}$. Высоковольтная катодная плоскость камеры выполнена из алюминизированного майлара и отстоит от сигнальной плоскости на 4 мм . Газовое наполнение: 75% Ar + 23,5% CO₂ + 1,5% C₂H₅OH. Кривая эффективности электроники выходила на плато при напряжении на камере 3,05 kV . Доля соседних срабатываний при этом составляла 11%. На рис. 6 приведены кривые задержанных совпадений при различных напряжениях на камере. Рис. 7 показывает профиль пучка от источника /зарегистрировано $1,8 \cdot 10^4$ событий/. Длительность строба записи при измерениях составляла 100 нс .

В заключение авторы выражают искреннюю признательность М.Д.Шафранову, Р.С.Раджабову и Т.Ф.Сапожниковой за предоставление необходимой аппаратуры и помощь в испытаниях электроники с пропорциональной камерой.

ЛИТЕРАТУРА

1. Афанасьев Ю.А. и др. ОИЯИ, 13-10554, Дубна, 1977.
2. Басиладзе С.Г., Юдин В.К. ОИЯИ, 13-10527, Дубна, 1977.
3. Бару С.Е. и др. ПТЭ, 1975, №4, с.105.
4. Басиладзе С.Г. ОИЯИ, 10-10512, Дубна, 1977.
5. Таблица аналогов интегральных схем СССР и зарубежных фирм. Москва, Внешторгиздат, 1977, с.18,19.
6. Басиладзе С.Г. ОИЯИ, 13-10408, Дубна, 1977.

Рукопись поступила в издательский отдел
6 мая 1978 года.