

Ц 8452

Д-16

ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА



3808/2-77

19/IX-77

13 - 10688

Я.М.Даматов, Н.М.Никитюк, В.Н.Семенов

БЛОК ПОЛУПРОВОДНИКОВОГО ОЗУ
ЕМКОСТЬЮ 1Кx24 БИТ В СТАНДАРТЕ КАМАК

1977

13 - 10688

Я.М.Даматов, Н.М.Никитюк, В.Н.Семенов

БЛОК ПОЛУПРОВОДНИКОВОГО ОЗУ
ЕМКОСТЬЮ 1Кx24 БИТ В СТАНДАРТЕ КАМАК

Направлено в ПТЭ

Даматов Я.М., Никитюк Н.М., Семенов В.Н.

13 - 10688

Блок полупроводникового ОЗУ емкостью 1К x 24 бит
в стандарте КАМАК

Описывается блок-схема и приводятся характеристики модуля полупроводниковой памяти, выполненного в стандарте КАМАК. В блоке используются микросхемы с квазистатическим управлением емкостью 1024 бит.

Работа выполнена в Лаборатории высоких энергий ОИЯИ.

Препринт Объединенного института ядерных исследований. Дубна 1977

Блок полупроводникового оперативного запоминающего устройства /ОЗУ/ выполнен с учетом использования его как в виде самостоятельного прибора, так и в качестве дополнительной памяти для микро-ЭВМ. В качестве элементов памяти используются большие интегральные схемы /БИС/ квазистатического типа емкостью 1024 бит в одном корпусе ^{/1/}. Причем в корпусе микросхемы содержатся не только запоминающие ячейки, но и схемы декодирования адресов и усилители регенерации. Входы микросхемы статические и совместимы с уровнями ТТЛ. Выход микросхемы имеет логические уровни 0 и 0,2 В.

Характерная особенность ОЗУ данного типа состоит в том, что в отличие от чисто динамических ОЗУ здесь отпадает необходимость в предварительной зарядке емкости элементов памяти и подаче тактовых импульсов, что необходимо в чисто динамических ОЗУ. Регенерация здесь осуществляется периодически с циклом 2-5 мс и независимо от цикла чтения и записи ^{/2/}.

Блок выполнен в стандарте КАМАК, поэтому он может накапливать и выдавать данные как через магистраль КАМАК, так и через разъемы, расположенные на передней панели. Перечень используемых в блоке функций КАМАК, приведен в *таблице*.

На *рис. 1* показана структурная схема блока ОЗУ. Модуль ОЗУ состоит из 24 БИС. Данные на входной регистр числа и регистр адреса поступают с внешнего разъема и с магистрали КАМАК через мультиплексор 1. Числа, считываемые из памяти через усилители-формирователи и далее через демультимплексор, поступают

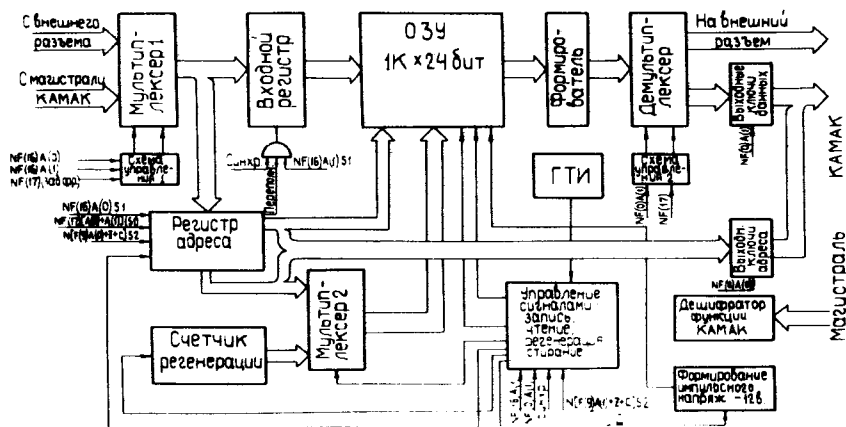


Рис. 1. Структурная схема блока.

на внешний разъем или на магистраль КАМАК для последующего считывания в ЭВМ.

Возможны несколько способов регенерации содержимого ячеек динамической памяти^{/3/}. В данном приборе реализован следующий способ регенерации. Цикл регенерации, равный 2 мс, разделяется на 32 тактовых импульса, которые поступают непрерывно с генератора тактовых импульсов /ГТИ/. Эти сигналы подаются на счетчик адресов, который выбирает последовательно 32 строки каждой из матриц модуля памяти. Одновременно с этим со схемы управления регенерацией на модуль памяти поступают сигналы управления "Запись-чтение" и "Выбор кристалла". Если же в момент регенерации какой-либо строки модуля памяти поступает команда обращения к ОЗУ, то исполнение этой команды задерживается на длительность цикла регенерации, который составляет максимум 1 мкс. На рис. 2 приведена временная диаграмма цикла обращения к памяти со стороны магистрали КАМАК.

С целью существенного уменьшения потребляемой модулем памяти мощности в блоке предусмотрено импульсное питание по напряжению -15 В. В за-

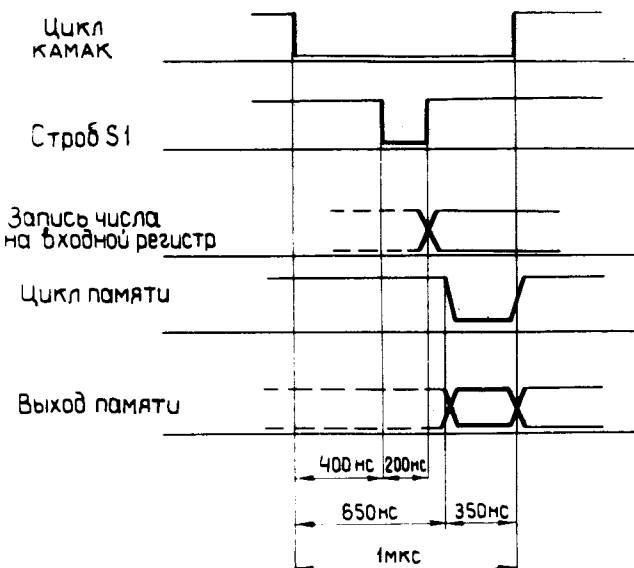


Рис. 2. Временная диаграмма цикла обращения к памяти со стороны магистрали КАМАК.

Таблица

Команда	Комментарии
NF(16) A(0) S1	Запись адреса ячейки памяти
NF(16) A(1) S1	Запись числа в память и добавление "1" к регистру адреса в конце цикла.
NF(0) A(0)	Чтение содержимого регистра адреса.
NF(0) A(1)	Чтение кода по заданному адресу ячейки памяти и добавление к регистру адреса "1" в конце цикла.
NF(17) A(0) S1	Разрешение записи данных с внешнего разъема.
NF(17) A(1) S1	Разрешение чтения данных через внешний разъем.
NF(9) A(0) S2	Установка регистра адреса на "0".
[NF(9) A(1)+Z+C] S2	Очистка памяти и сброс регистра адреса.

ключение приводятся основные характеристики блока памяти.

Емкость памяти - 1К x 24 бит.

Время доступа - 1 мкс.

Общее число микросхем - 105 в корпусе ДИП.

Потребляемая мощность: +5 В, 1 А и -15 В, 0,5 А.

Габариты - каркас КАМАК шириной 1М /222x17,2x300 мм/.

На рис. 3 приведен общий вид блока.

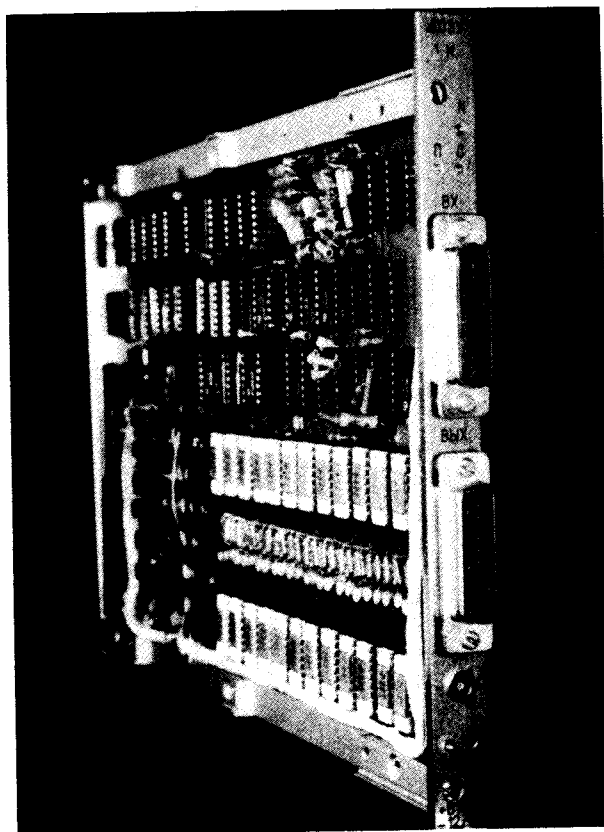


Рис. 3. Общий вид блока.

Литература

1. Булгаков А.Д. и др. Интегральные схемы серии К507 и К508. Электронная промышленность, 1975, №1, с.54-57.
2. Altman L. Special Report: Semiconductor RAMs Land Computer Main Frame Jobs. Electronics, 1972, v.45, No. 18, p.63-77.
3. Walther T. Dynamic N-MOC RAM with Simplified Refresh. Computer Design, 1973, No. 2.

Рукопись поступила в издательский отдел
25 мая 1977 года.