

ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА



10536

ЭКЗ. ЧИТ. ЗАЛА

13 - 10536

С.Г.Басиладзе, Ли Ван Сун

ШЕСТНАДЦАТИКАНАЛЬНЫЙ АМПЛИТУДНО-ЦИФРОВОЙ
ПРЕОБРАЗОВАТЕЛЬ В СТАНДАРТЕ КАМАК

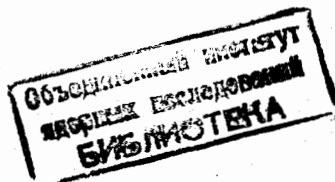
1977

13 - 10536

С.Г.Басиладзе, Ли Ван Сун

ШЕСТНАДЦАТИКАНАЛЬНЫЙ АМПЛИТУДНО-ЦИФРОВОЙ
ПРЕОБРАЗОВАТЕЛЬ В СТАНДАРТЕ КАМАК

*Направлено на IX Международный симпозиум по ядерной
электронике /Варна, 1977/*



Басиладзе С.Г., Ли Ван Сун

13 - 10536

Шестнадцатиканальный амплитудно-цифровой преобразователь
в стандарте КАМАК

Описан 16-канальный преобразователь амплитуда-цифра, предназначенный для параллельного или последовательного измерения амплитуд многих сигналов, либо исследования формы одиночных импульсов. Диапазон входных сигналов - 0* -6 В; линейность - 0,7%; время преобразования - 6 мкс при числе разрядов 2^8 ; потребляемая мощность - 400 мВт/кан. Прибор реализован в ячейке КАМАК единичной ширины.

Работа выполнена в Лаборатории высоких энергий ОИЯИ.

Препринт Объединенного института ядерных исследований, Дубна 1977

© 1977 Объединенный институт ядерных исследований Дубна

Настоятельным требованием современного эксперимента являются выдвигаемые на первый план удешевление, снижение габаритов и потребляемой мощности каналов амплитудных измерений, поскольку необходимо создавать измерительные системы, насчитывающие сотни аналоговых каналов. В настоящее время разработаны 12-канальные амплитудно-цифровые преобразователи^{/1/}, для построения которых используются специализированные интегральные схемы типа "Аналог-время". При отсутствии подобных схем единственным способом упрощения, снижения потребляемой мощности и повышения плотности упаковки каналов амплитудных измерений является переход на системы с аналоговым запоминанием информации. Экономия оборудования достигается за счет сокращения количества счетчиков до одного, она тем существенней, чем больше каналов удастся разместить в одном блоке. Последовательное кодирование при быстройдействии современных интегральных счетчиков на уровне 500-1000 отсчетов за время передачи слова по каналу прямого доступа в ЭВМ /100 МГц и 5-10 мкс соответственно/ практически не дает ограничений на скорость передачи данных.

Вторым фактором, обеспечивающим существенное упрощение ячейки записи и хранения, является отказ от работы с нулевым "пьедесталом" входных линейных ворот. Как известно, наибольшие трудности линейного выделения временного интервала в узле "Амплитуда-время" встречаются при малых амплитудах входного сигнала. Введение "пьедестала" величиной 10-15% от полной

шкалы снимает эту проблему. Определение и вычет "пьедестала" достаточно просто производится ЭВМ, поэтому нет смысла обеспечивать нулевое значение этой величины аппаратно. То же самое можно сказать относительно дрейфа передаточной характеристики. В настоящее время существенно проще обеспечить учет дрейфа с помощью ЭВМ, используя генератор реперных сигналов, охватывающий всю систему аналоговых каналов, чем добиться аппаратной стабильности показаний каждого канала в пределах младшего разряда.

И, наконец, высокое быстродействие счетчиков позволяет использовать большие разрядные токи запоминающего конденсатора и, следовательно, отказаться от применения полевых транзисторов и сложных цепей фазовой коррекции.

Блок-схема описываемого прибора показана на рис. 1. Прибор включает в себя 16 ячеек динамической аналоговой памяти с произвольной записью и последовательным чтением. Амплитуда входных сигналов запоминается на конденсаторах и выводится в виде длительностей временных интервалов при обращении к ячейкам по командам чтения.

Запись в каждую ячейку может производиться по одному из двух строб-сигналов. Первые строб-входы в ячейках используются для последовательной записи в режиме сканирования или в произвольном порядке. Режим сканирования осуществляется по команде $F(25)S1$ либо с передней панели импульсом "Строб", подачей сигнала на четырехразрядный счетчик записи, имеющий на выходе дешифратор адреса на 16. Режим сканирования используется также для исследования формы одиночных сигналов /в 16 точках/, путем объединения всех входов прибора. Во избежание ложных срабатываний дешифратор стробируется импульсами запуска счетчика, а изменение состояния счетчика происходит по окончании импульса запуска /инвертор на счетном входе/. Использованный счетчик записи имеет входы установки, что позволяет по функции $F(16)S1$ заносить номер произвольного канала и в момент времени $F(16)S2$

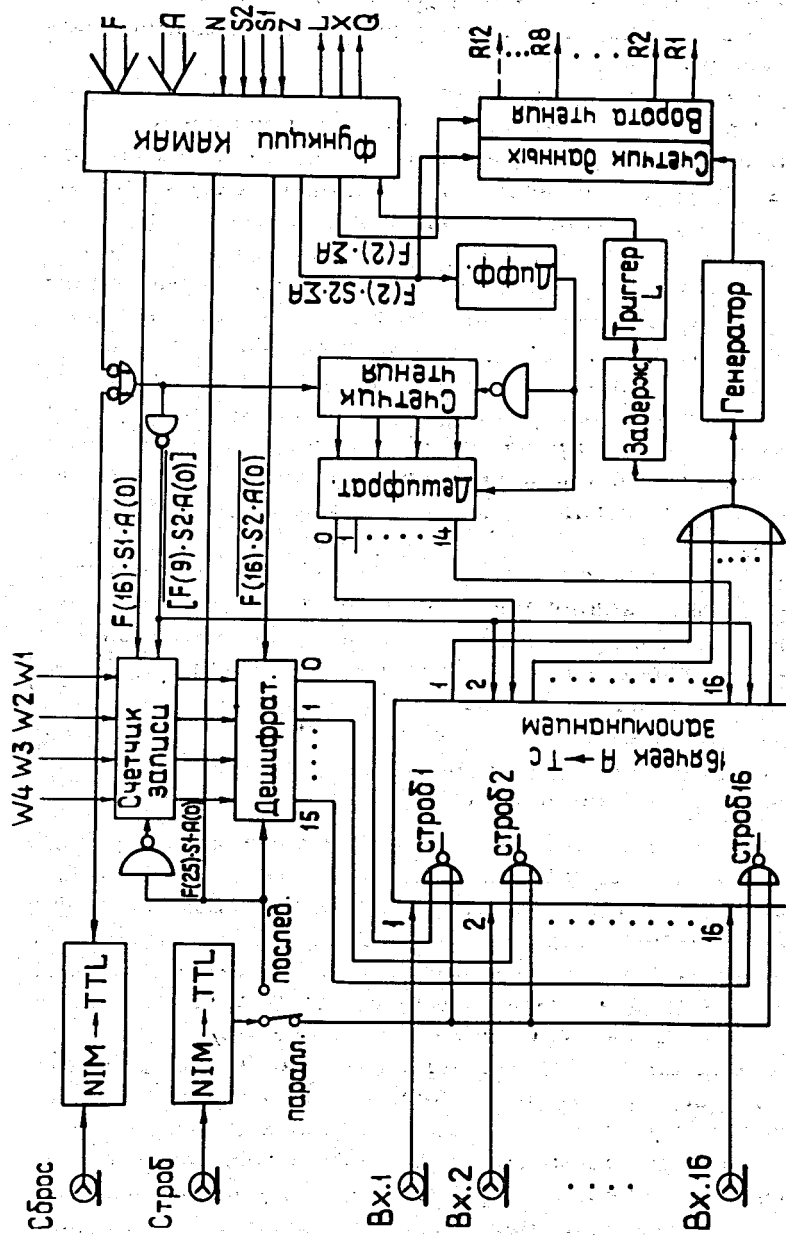


Рис. 1. Структурная схема преобразователя.

производить запись в выбранную ячейку. Вторые строб-входы объединены и используются для параллельной записи информации.

Первая ячейка А → Т прибора не имеет режима хранения. Временной интервал, пропорциональный входной амплитуде, начинает выводиться сразу по окончании сигнала "Строб" и через 16-входовую схему "ИЛИ" запускает генератор, формирующий пачку импульсов. Эта серия подсчитывается счетчиком данных. Полученный двоичный код хранится в счетчике до прихода команды чтения. С выхода схемы "ИЛИ" запускается также мультивибратор задержки, устанавливающий триггер L. Длительность задержки установки триггера зависит от режима работы и равна времени преобразования в первой ячейке при параллельной записи, либо времени сканирования в последовательном режиме. По команде чтения F(2) открываются ворота на магистраль КАМАК, в момент времени F(2) · S2 происходит сброс счетчика данных. Задний фронт сигнала F(2) · S2 выделяется схемой дифференцирования, этим импульсом стробируется дешифратор, с выхода которого снимается сигнал чтения из второй ячейки. Этот сигнал переводит ее из режима хранения в режим преобразования амплитуды сигнала на конденсаторе во временной интервал. По окончании импульса с выхода схемы дифференцирования в счетчик чтения заносится "+1".

Время преобразования данных в цифровой код - не более 6 мкс на каждое слово и соответствует максимальной скорости приема современных мини-ЭВМ по каналу прямого доступа к памяти. С другой стороны, оно не менее чем в 10^3 раз меньше допустимого времени хранения, что дает возможность использовать в системе до 60 описываемых блоков /~1000 каналов/.

Принципиальная схема одной из ячеек А → Т показана на рис. 2. Входные линейные ворота собраны на транзисторах T₁ и T₂. Управление воротами осуществляется с выхода элемента ТТЛ /M1-1/. В нормальном состоянии транзистор T₄ открыт, его режимный ток /2 мА/ делится примерно пополам между транзистором T₃ и диодом D₁. Заряд конденсатора до амплитудного

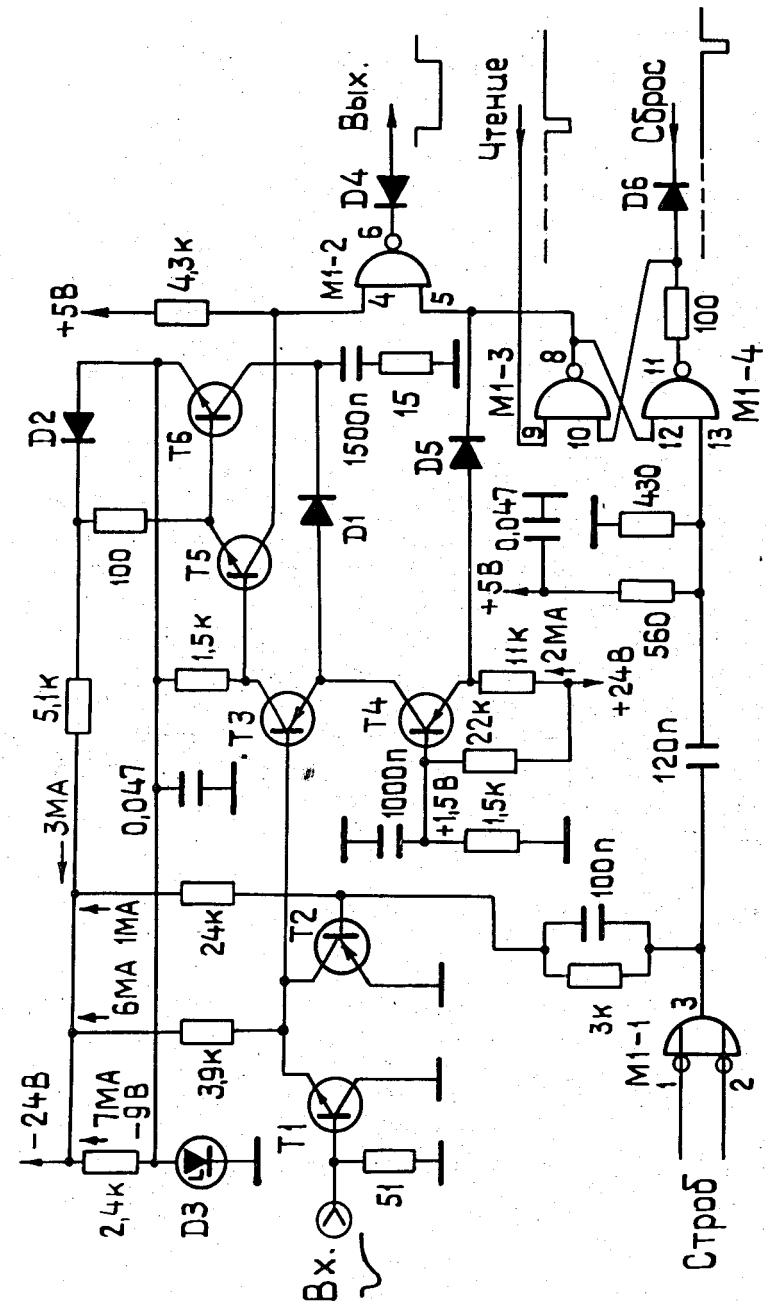


Рис. 2. Принципиальная схема ячейки А → Т.

значения входного сигнала производится транзистором T_6 . В момент окончания импульса на выходе "ворот" транзистор T_3 закрывается, и режимный ток T_4 переключается полностью в диод D_1 , вследствие чего начинается линейный разряд емкости /в 1-м канале/. Во 2-16 каналах задним фронтом импульса "Строб" устанавливается триггер хранения /M1-3, M1-4/ и через диод D_5 выключается транзистор T_4 . Благодаря этому оказываются закрытыми как диод D_1 , так и транзисторы T_5 , T_6 , и заряд на запоминающем конденсаторе сохраняется постоянным. При подаче команды чтения триггер хранения сбрасывается в "0", открывает транзистор T_4 и выходной вентиль /M1-2/, на выходе которого начинает формироваться временной интервал. По окончании разряда запоминающей емкости включается транзистор T_3 , открывается эмиттерный повторитель T_5 , закрывая со своего коллектора выходной вентиль.

Принципиальная схема остальных узлов блока показана на рис. 3. Переходник уровней NIM-ТТЛ собран на одновибраторах с эмиттерной связью, что дает возможность работать с короткими запускающими сигналами. Генератор импульсов собран на транзисторах $T_{13} \div T_{16}$, частота ~ 40 МГц задается кабелем. Одновибратор задержки и триггер L выполнены на логических элементах ТТЛ /M2/.

ОСНОВНЫЕ ПАРАМЕТРЫ ПРЕОБРАЗОВАТЕЛЯ

Линейные входы

Количество	- 16.
Входное сопротивление	- 50 Ом.
Диапазон сигналов	- 0 ÷ -6 В.
Минимальная длительность	- 150 нс.

Входы "Строб", "Сброс"

Входное сопротивление	- 50 Ом.
Уровни	- NIM.

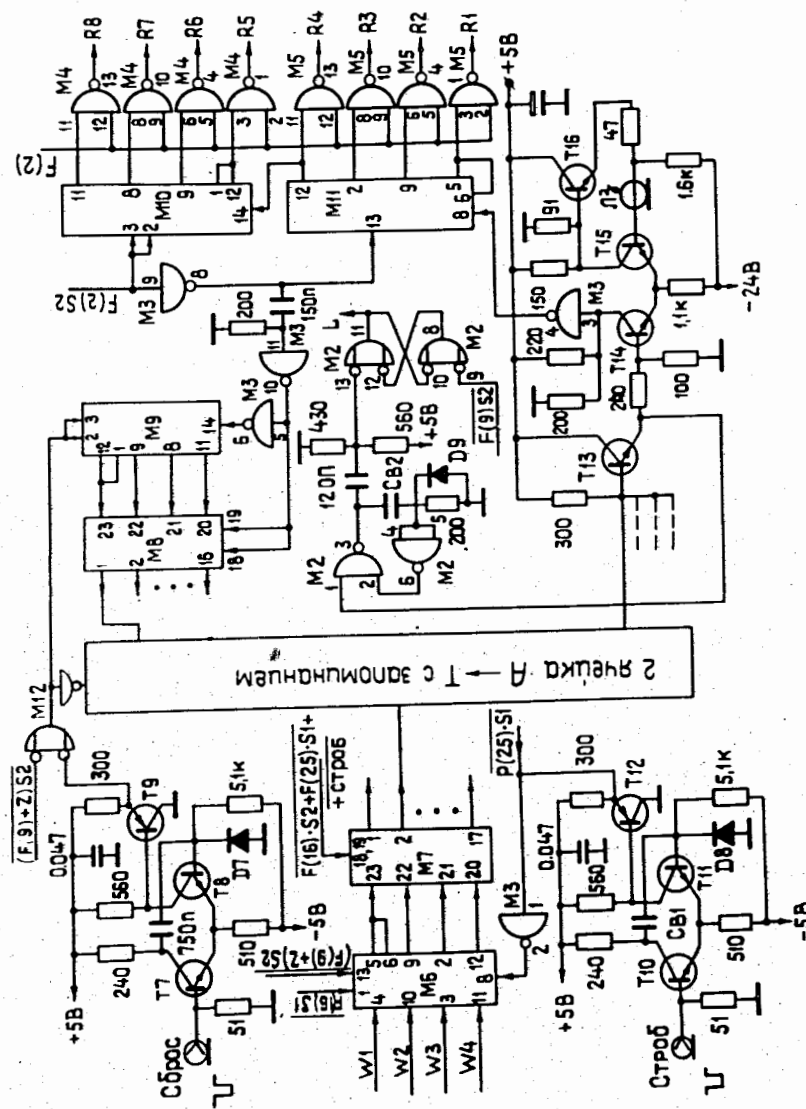


Рис. 3. Принципиальная схема узлов управления преобразователя.

Минимальная длительность - 150 нс.
Максимальная частота повторения - 5 МГц.

Преобразователь

“Пьедестал” - ~ 15 делений.
Линейность - 0,7%.
Время хранения - не менее 6 мс /при $T = +40^\circ C$ /.
Время преобразования - 6 мкс на 1 канал.
Число разрядов - 2^8 /до 2^{12} при времени преобразования до 90 мкс/.
Дрейф “пьедестала” - 0,3%/°C; 0,06%/мВ /по +6 В/.
Дрейф коэффициента преобразования - 0,15%/°C; 0,01%/мВ /по +6 В/.

Функции КАМАК

F(2) · ΣA - чтение со сбросом.
F(9) · A(0) - сброс.
F(16) · A(0) - запись в ячейку с номером $W_4 W_3 W_2 W_1$.
F(25) · A(0) - запись в режима сканирования.

Токи, потребляемые блоком

- 6 В/0,02 А,
+6 В/0,34 А,
-24 В/0,16 А,
+24 В/0,04 А.

Конструктивно блок выполнен в ячейке КАМАК единичной ширины.

ЛИТЕРАТУРА

1. Le Croy Fast-Pulse Instrumentation Catalogue, N.Y., USA, Spring 1976.

Рукопись поступила в издательский отдел
18 марта 1977 года.