

СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА



Ц 8482

Б-24

14/10-75

2

11 - 8522

1388/2-75

И.П.Барабаш, В.Н.Белик, А.А.Богдзель, Е.Браньковски,
В.А.Вагов, О.И.Елизаров, Г.П.Жуков, М.З.Ишмухаметов,
И.В.Ковалев, В.Г.Купцов, А.Б.Мельничук, С.Ф.Пушкин,
К.Г.Родионов, Ш.Салаи, Б.Н.Соловьев, В.Г.Тишин,
В.Д.Шибает

СИСТЕМА

АНАЛОГО-ЦИФРОВЫХ И ЦИФРОВЫХ БЛОКОВ
В СТАНДАРТЕ КАМАК

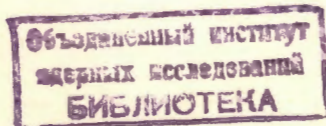
1975

11 - 8522

И.П.Барабаш, В.Н.Белик, А.А.Богдзель, Е.Браньковски,
В.А.Вагов, О.И.Елизаров, Г.П.Жуков, М.З.Ишмухаметов,
И.В.Ковалев, В.Г.Купцов, А.Б.Мельничук, С.Ф.Пушкин,
К.Г.Родионов, Ш.Салаи, Б.Н.Соловьев, В.Г.Тишин,
В.Д.Шибяев

СИСТЕМА

АНАЛОГО-ЦИФРОВЫХ И ЦИФРОВЫХ БЛОКОВ
В СТАНДАРТЕ КАМАК



ВВЕДЕНИЕ

Система блоков, выполненных в стандарте КАМАК, предназначена для регистрации и преобразования спектрометрической информации в экспериментах по методу времени пролета нейтронов, исследованию свойств ультрахолодных нейтронов, прецизионной γ -спектрометрии с $Ge(Li)$ детекторами, измерению угловых распределений вылета частиц с использованием нескольких поверхностно-барьерных кремниевых детекторов и ряда других. Блоки системы могут быть использованы как совместно с ЭВМ, образуя развитый программно-аппаратный комплекс для автоматизированных ядерно-физических исследований, так и без ЭВМ. В последнем случае блоки системы позволяют решить достаточно широкий круг задач малой автоматизации физического эксперимента.

Отличительной особенностью ряда блоков системы (кодировщиков) является то, что они сохраняют свои характеристики в условиях импульсных нагрузок.

По функциональному назначению блоки системы можно условно разделить на три группы: контроллеры, счетчики и регистры, кодировщики.

Контроллеры:

1. Контроллер каркаса типа А 7200.
2. Распределитель запросов 7203.
3. Контроллер каркаса ЭВМ М-400 7206.
4. Программный контроллер 7220-М.
5. Блоки программ 7221 и 7222.
6. Блок управления "КАМАК-ТЕНЗОР" 7224.
7. Блок управления телетайпом 7273.

Счетчики и регистры:

8. Двоичный счетчик с параллельным входом 7250.
9. Таймер 7252.
10. Тактовый генератор 7254.
11. Выходной регистр 7260.
12. Блок вывода данных на АМ-4096 7261.
13. Параллельный выходной регистр 7262.
14. Регистр - сумматор 7263.
15. Блок связи (с ТРА-1001) 7264.
16. Преобразователь двоично-десятичного кода в двоичный 7272.
17. Преобразователь двоичного кода в двоично-десятичный 7251.

Кодировщики:

18. ВК-5.
19. ВКП-1.
20. ВК-П-2.
21. Адресно-цифровой индикатор 7274.
22. Входной блок 7265.
23. Блок контроля временной шкалы (БКВШ).
24. Кодировщик номера детектора.
25. АК-4096.
26. АК-1024.
27. ГИПА.
28. ГТА.
29. Спектрометрический интегратор 7232.

К О Н Т Р О Л Л Е Р Ы

Контроллер каркаса типа А 7200

Блок предназначен для передач информации между модулями пользователей, выполненными в стандарте КАМАК, и приводом ветви. Контроллер каркаса может работать в двух основных режимах: в командном и в режиме распределения.

Перечень используемых команд:

N(30)A(8)F(16)	- запись в регистр SNR	BQ=I
N(30)A(9)F(26)	- установка сигнала "Запрет" (I) на линии связи	BQ=0
N(30)A(9)F(24)	- сброс сигнала I	BQ=0
N(30)A(9)F(27)	- проверка наличия сигнала запрета на шине I	BQ=I
N(28)A(9)F(26)	- генерирование сигнала "Сброс" (C)	BQ=0
N(28)A(8)F(26)	- генерирование сигнала запуск (z)	BQ=0
N(30)A(10)F(24)	- запрет сигнала "Запрос" (BD)	BQ=0
N(30)A(10)F(26)	- снятие запрета вД	BQ=0
N(30)A(10)F(27)	- проверка наличия запрета вД	BQ=I
N(30)A(11)F(27)	- проверка наличия запросов от модулей	BQ=I
N(30)A(0+7)F(0)	- GL - информация выдается на шины BRW	BQ=I

При выполнении перечисленных команд выдается сигнал ВХ.

В режиме распределения L контроллер в ответ на сигнал ВГ выдает GL -информацию на шины BRW. При этом с помощью распределителя LAM сигналы L I+ L 23 могут быть скомутированы в любом порядке на контакты GL I + GL 24.

Ширина блока - 34,4 мм.

Питание: +6 вольт, ток - 2 А.

Блок содержит 135 интегральных схем.

Работа контроллера описана в сообщении /I/.

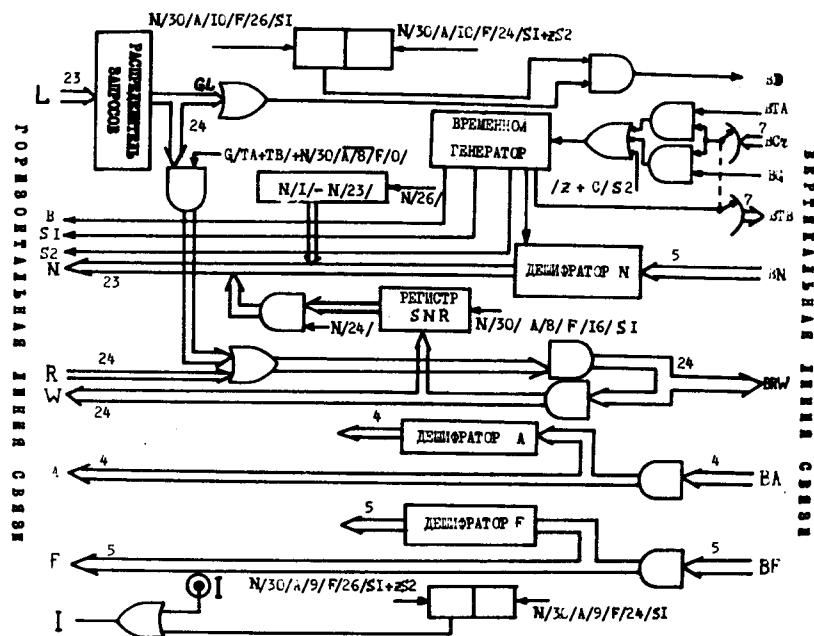


Рис. I Передняя панель и блок-схема контроллера каркаса типа А 7200.

Распределитель запросов 7203

Блок распределения запросов предназначен для использования вместе с контроллером каркаса типа А. Блок принимает из контроллера линейное распределение 22-х запросов L, выдаваемых модулями каркаса, и возвращает в контроллер в виде 24-разрядного распределения в линейном или II - разрядном двоичном коде. В блоке производится сортировка, маскирование и объединение с базовым адресом (для двоичного режима). Располагается рядом с контроллером каркаса и имеет с ним кабельную связь. С передней панели предусмотрена возможность подачи двух внешних запросов.

Перечень используемых команд:

[N(28)+N(30)] A(0)F(16) - запись числа в регистр маски	Q=I
[N(28)+N(30)] A(0)F(26) - установка регистра маски в разрешенное состояние	Q=0
[N(28)+N(30)] A(0)F(24) - сброс регистра маски	Q=0
[N(28)+N(30)] A(0)F(25) - включение линейного режима	Q=0
[N(28)+N(30)] A(1)F(27) - включение двоичного режима	Q=0
[N(28)+N(30)] A(0)F(27) - проверка режима	Q=0
	Q=0 - режим ручной
	Q=I - режим автоматический

На передней панели блока расположены: два коаксиальных разъема для приема внешних запросов; кнопка установки регистра маски в единичное состояние; 2 переключателя режимов. Задняя панель снабжена разъемом для приема (и выдачи обратно) сигналов L из контроллера типа А.

Ширина блока 17,2 мм.

Блок выполнен на 68 интегральных корпусах типа ТТЛ.

Питание: +6 вольт, ток - 700 мА.

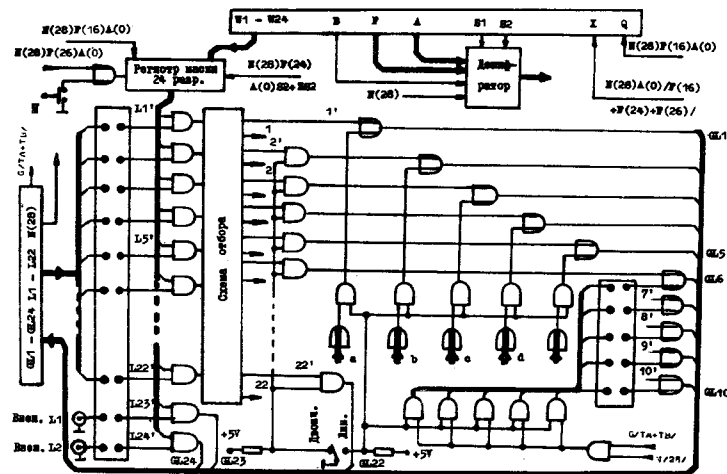


Рис. 2 Передняя панель и блок-схема распределителя запросов 7203.

Контроллер каркаса ЭВМ М-400 7206

Контроллер предназначен для подключения одного каркаса в стандарте КАМАК к блоку общей шины ЭВМ М-400^{2/1} и позволяет производить передачу данных по программному каналу. Предусмотрена возможность подключения дополнительного блока для обмена информацией по каналу прямого доступа. Контроллер использует прямую адресацию регистров модулей, т.е. каждый из регистров рассматривается как обычная ячейка памяти ЭВМ.

Используемые адреса памяти ЭВМ:

Номер крейта	Адресное поле	Поле векторов прерывания (в байтах)
1	764000 ₈ + 765777 ₈	340 ₈ + 377 ₈
2	766000 ₈ + 767777 ₈	400 ₈ + 437 ₈
3	762000 ₈ + 763777 ₈	440 ₈ + 477 ₈
4	760000 ₈ + 761777 ₈	500 ₈ + 537 ₈

Контроллер содержит 4 внутренних регистра, адресуемых кодом N(0).

На каждый запрос от каркаса контроллер выдает в ЭВМ вектор прерывания, по которому происходит передача управления к соответствующей программе обслуживания.

На передней панели находятся следующие компоненты: три 36-контактных разъема типа РПМ-7 для связи с тремя интерфейсными ТЭЗами общей шины; переключатель номера каркаса на 4 положения; разъем для приема сигнала запрета (I); две индикационные лампочки для высвечивания состояния сигнала "Занято" (В) и наличия сигнала запроса (D).

На задней панели находятся два I4-контактных разъема для подключения блока канала прямого доступа.

Ширина блока для программных передач - 51,6 мм.
Контроллер выполнен на 180 интегральных схемах типа ТТЛ и 41 транзисторе типа КТ 315.

ИЗДАНИЕ

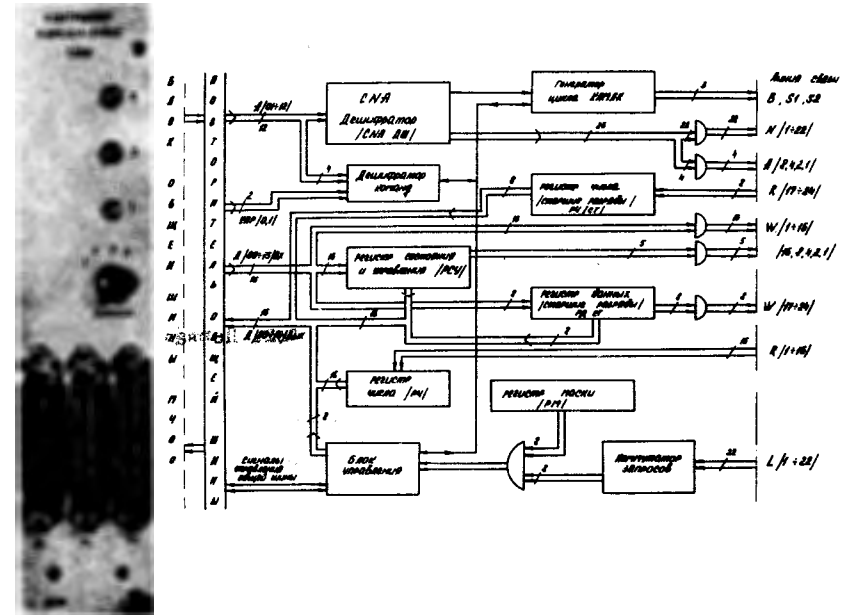


Рис. 3 Передняя панель и блок-схема контроллера каркаса ЭВМ М-400 7206.

Программный контроллер 7220-М

Программный контроллер – цифровой блок общего назначения – предназначен для осуществления автоматических передач данных и сигналов управления между модулями пользователей, выполненными в стандарте КАМАК. Блок работает совместно с контроллерами типа А и блоками программ (Б.П.), представляющими собой долговременные запоминающие устройства на диодах. Может использовать все возможности, заложенные в модуле, и занимать любое место в каркасе, кроме станций контроллера; не имеет выхода на линию связи (Dataway); допускает подсоединение 8 блоков программ (каждый емкостью до 32 слов – команд). Контроллер включает два 8-разрядных регистра команд и программный счетчик, 24-разрядный регистр числа (Р.Ч.), блок распределителя запросов.

Набор команд можно разделить на 2 категории. Первая категория включает команды, которые выполняются с использованием линии связи, т.е. стандартный набор команд в системе КАМАК. Ко второй категории относятся команды, используемые непосредственно для управления внутри программного контроллера.

Блок занимает 3 станции. На передней панели установлены 36-контактные разъемы (два – для связи с контроллером каркаса типа А, один – для соединения с блоком программ); кнопка Z; индикаторные лампочки для использования в режиме проверки. На задней панели блока расположены переключатели для перевода контроллера в режим проверки и разъем для связи с цифровым индикатором. Блок смонтирован на 3-х печатных платах и содержит около 180 интегральных схем.

Время выполнения одной команды 1,3 мксек.

Работа контроллера описана в сообщении /3/.

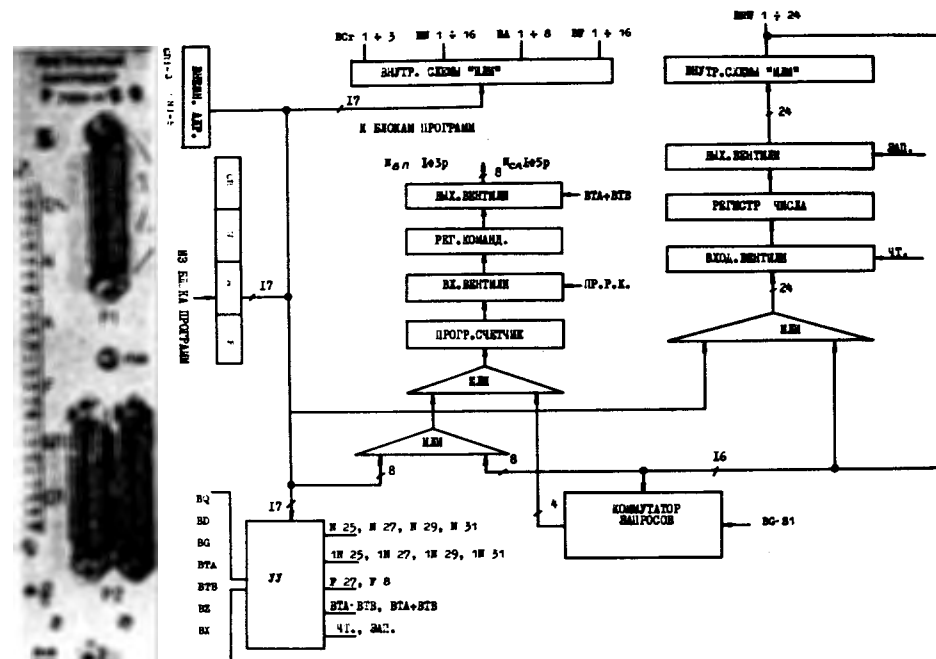


Рис. 4 Передняя панель и блок-схема программного контроллера 7220-М.

Блоки программ 7221 и 7222

Блок представляет собой долговременное ЗУ на диодах для хранения программ и предназначен для совместной работы с программным контроллером 7220. Максимальная емкость памяти одного блока - 32 24-разрядных слова.

На передней панели блока размещены два разъема, одноименные контакты которых соединены для возможности последовательного соединения блоков программ. Выборка слова происходит при условии совпадения кода адреса блока программ с номером, установленным с помощью переключателя на передней панели.

В блоке 7221 программа может меняться путем переплавки диодов. В блоке 7222 память выполнена в виде коммутационного поля. Команды легко набираются с помощью специальных штырьков. Оба блока могут использоваться совместно. Допускается последовательное соединение до восьми блоков программ, что соответствует емкости памяти в 256 слов.

Ширина блока 7221 - 17,2 мм, блока 7222 - 51,6 мм.

Питание: +6 вольт, ток - 0,5 А.

Блок содержит 44 интегральные схемы.

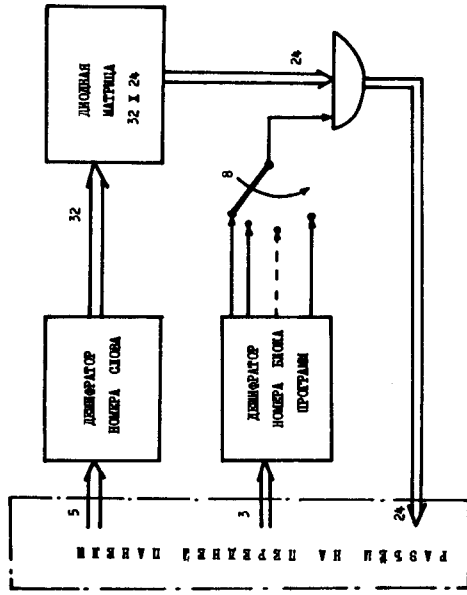
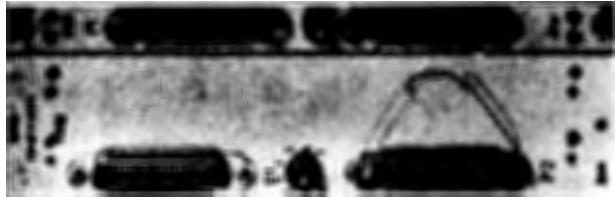


Рис. 5 Передние панели и блок-схема блоков программ 7221 и 7222.

Блок управления "КАМАК - ТЕНЗОР" 7224

Блок управления служит для чтения информации из двух модулей в стандарте КАМАК и передачи их в виде I2 - разрядного слова во входной регистр анализатора АИ-4096.

Блок содержит генератор цикла КАМАК, генератор команд, приемные вентили, переключатель режимов работы и формирователи.

Генератор команд вырабатывает последовательно 2 команды чтения к двум фиксированным номерам станций. Данные, принятые с шин RI+IO, коммутируются переключателем в зависимости от набранного режима и, далее, в виде I2-разрядного числа через формирователи поступают в анализатор.

Генератор команд вырабатывает 2 команды с фиксированными номерами станций, значение которых может изменяться путем перепайки:

$$\begin{aligned} & N_{x1} A(0) F(0), \\ & N_{x2} A(0) F(0). \end{aligned}$$

Генератор начинает вырабатывать команды после получения запросов L от 2 модулей и приема сигнала "Конец регистрации" от анализатора. На передней панели имеется кнопка Z для выдачи сигнала "Начальный сброс", служащего для приведения всех схем в исходное состояние, и переключатель, позволяющий устанавливать один из режимов: 64x64, 32xI28, I6x256, 8x5I2, 4xI024.

Блок смонтирован на двух платах. Каждая плата имеет выход на линию связи.

Ширина блока - 34,4 мм.

Блок содержит 30 интегральных схем и I4 транзисторных формирователей.

Питание: + 6 вольт, ток - 200 мА.

-24 вольт, ток - I00 мА.

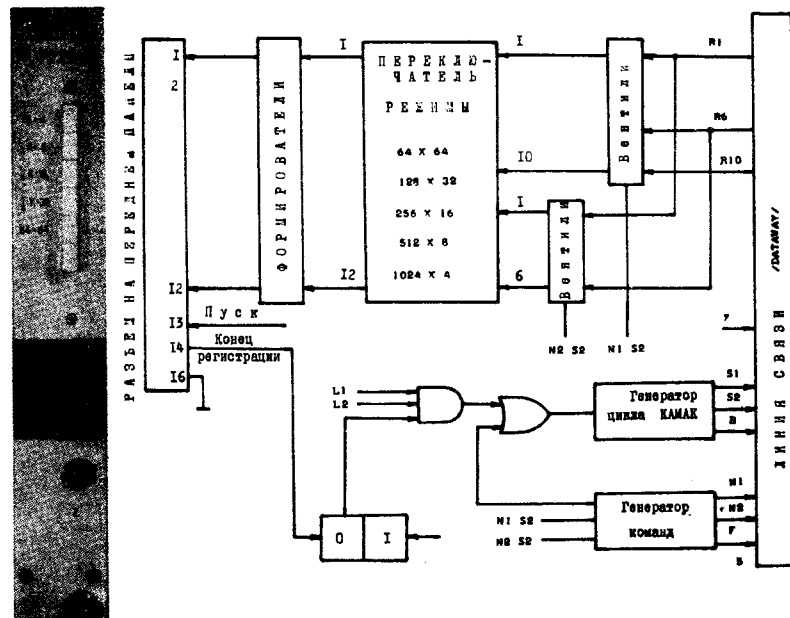


Рис. 6 Передняя панель и блок-схема блока управления "КАМАК-ТЕНЗОР" 7224.

Блок управления телетайпом 7273

Блок предназначен для сопряжения телетайпа типа ASR-33 с линией связи.

Блок содержит два регистра: входной - для приема 8-разрядного параллельного кода из телетайпа и передачи его на шины R1 + R8, и выходной - для записи 8-разрядного кода с шин W1 + W8 и преобразования этого кода в последовательный для передачи в телетайп.

Перечень используемых команд:

NA(0)F(0)	- чтение входного регистра; сброс входного LAM	Q=I
NA(1)F(0)	- чтение входного регистра; сброс входного LAM, посылка запроса в телетайп	Q=I
NA(15)F(8)	- проверка входного или выходного запроса	Q=L
NA(0)F(8)	- проверка входного запроса	Q=L
NA(1)F(8)	- проверка выходного запроса	Q=L
NA(15)F(10)	- сброс LAM-регистра	Q=0
NA(0)F(10) и NA(1)F(10)	- сброс входного и выходного запроса соответственно	Q=0
NA(0)F(16)	- запись в выходной регистр; передача кода в телетайп; сброс выходного LAM	Q=I
NA(15)F(24)	- запрет входного и выходного запроса соответственно	Q=0
NA(0)F(24) и NA(1)F(24)	- запрет входного и выходного запроса соответственно	Q=0
NA(0)F(25)	- посылка запроса в телетайп; сброс входного LAM	Q=0
NA(15)F(26)	- разрешение входного и выходного LAM	Q=0
NA(0)F(26) и NA(1)F(26)	- разрешение входного и выходного запроса соответственно	Q=0
NA(15)F(27)	- проверка состояния входного или выходного регистров	Q=L
NA(0)F(27)	- проверка наличия символа во входном регистре	Q=L
NA(1)F(27)	- проверка готовности выходного регистра	Q=L

При выполнении перечисленных команд выдается сигнал X.

Ширина блока - 17,2 мм.

Питание: +6 вольт, ток - 0,8 А.

Блок содержит 64 интегральные схемы.

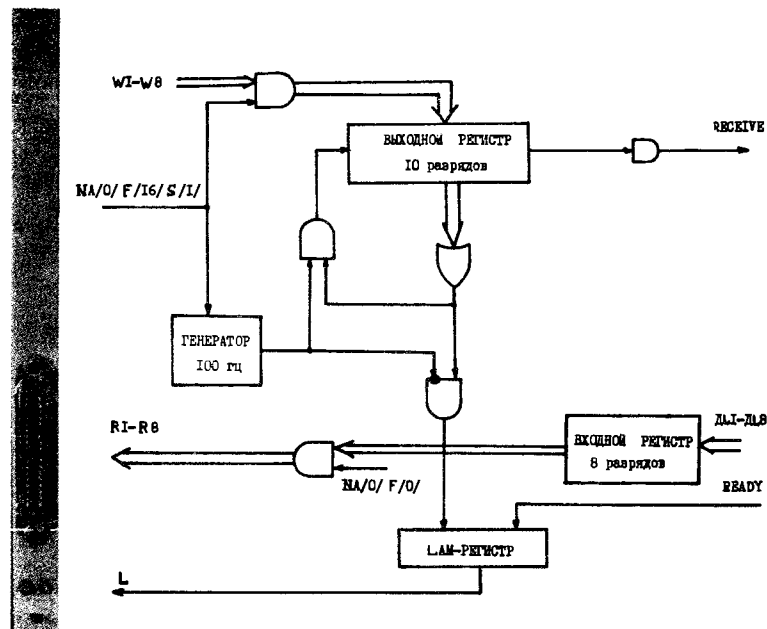


Рис. 7 Передняя панель и блок-схема блока управления телетайпом 7273.

С Ч Е Т Ч И К И И Р Е Г И С Т Р Ы

Двоичный счетчик с параллельным входом 7250

Емкость блока: два независимых 12-разрядных счетчика. Последовательное соединение счетчиков производится тумблером "I+2". Максимальная частота счета - 10 МГц. Входные сигналы должны соответствовать стандарту ПЛ1. Запуск и останов счетчиков возможны как командным путем, так и через разъемы на передней панели. Действие сигналов С и I разрешается включением тумблеров на задней панели блока.

Лампочки на передней панели имеют следующее назначение:

"Н" - обращение к счетчику,

"L" - переполнение любого из счетчиков блока и выдача сигнала на линию связи.

"0"1 - сравнение установленного числа с количеством принятых в счетчик импульсов (1-ый счетчик).

"0"2 - то же для 2-го счетчика.

Перечень используемых команд:

NA(0;1)P(0) - чтение содержимого счетчика	Q=I
NA(0;1)P(2) - чтение содержимого и сброс счетчика	Q=I
NA(0;1)P(8) - проверка запроса I и 2	Q=L
NA(0;1)P(9) - сброс счетчика и триггера запроса	Q=0
NA(0;1)P(10) - сброс триггера запроса	Q=0
NA(0;1)P(16) - запись слова в счетчик	Q=I
NA(0)P(24) и NA(0)P(26) запрет и разрешение счета соответственно	Q=0
NA(0;1)P(25) - +I к счетчику	Q=0
NA(15)P(24) и NA(15)P(26) запрет и разрешение L соответственно	Q=0
NA(15)P(27) - проверка состояния триггера разр./запр. L	Q=T _{p/з}

При выполнении перечисленных команд выдается сигнал X. Входы счетчиков блокируются на время операций чтения и записи.

Ширина блока 17,2 мм.

Питание: +6 вольт, ток - 0,6 А.

Количество интегральных схем - 72.

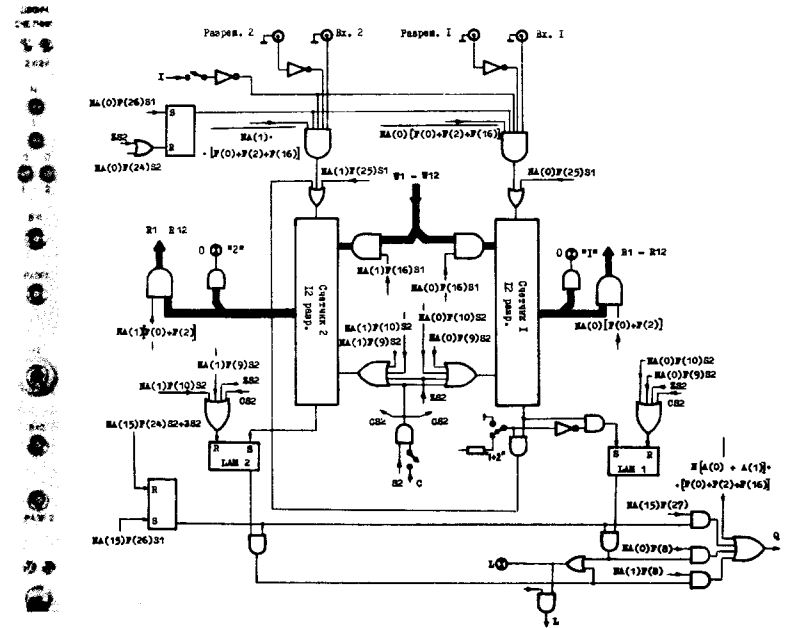


Рис. 8 Передняя панель и блок-схема двоичного счетчика 7250.

Таймер 7252

Блок работает в двух режимах:

- а) от внутреннего генератора с частотой 1 МГц,
- б) от внешнего источника с $f \leq 10$ МГц.

Переключение режимов производится тумблером. Входной сигнал соответствует стандарту ИЛ2, выходные сигналы - стандарту ИЛ1. Установка выдержки производится с помощью двух декадных переключателей и переключателя частоты согласно формуле:

$$T = (1 \dots 99) \times t, \text{ где } t - \text{период.}$$

Диапазон выдержки T от 1 мксек до 99 сек.

Сигналы частоты и выдержки выведены на коаксиальные разъемы на передней панели. Запуск и останов таймера может производиться тремя способами:

- а) вручную, кнопками "Счет" и "Стоп";
- б) дистанционно, через коаксиальные разъемы;
- в) по программе.

Сигнал запроса L возникает после окончания заданной выдержки.

Перечень используемых команд:

HA(0)F(25)	- запуск генератора	Q=0
HA(1)F(25)	- останов генератора	Q=0
HA(0)F(8)	- проверка триггера запроса	Q=L
HA(0)F(10)	- сброс триггера запроса	Q=0
HA(0)F(24)	- запрет выдачи L	Q=0
HA(0)F(26)	- разрешение выдачи L	Q=0

При выполнении перечисленных команд выдается сигнал X.

Питание: +6 вольт, ток - 0,5 А.

-6 вольт, ток - 0,1 А.

Блок содержит 53 интегральные схемы.

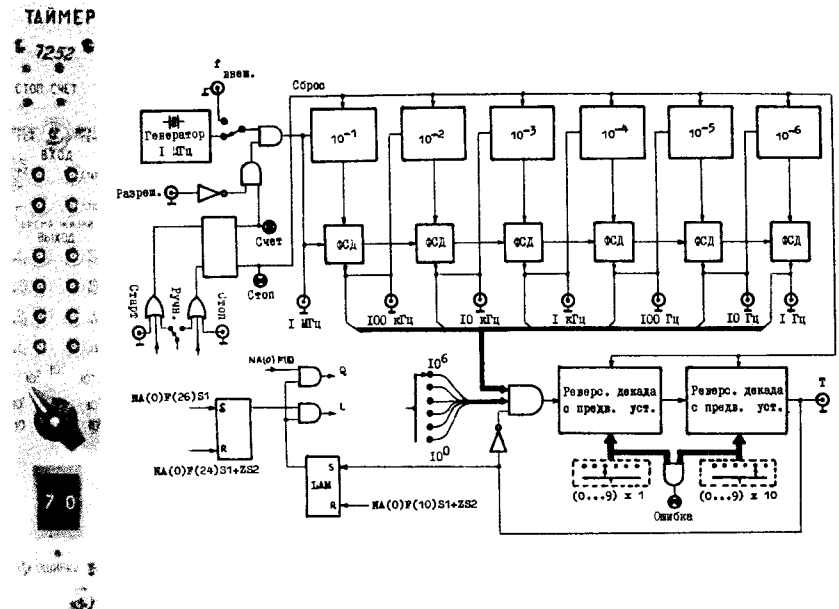


Рис. 9 Передняя панель и блок-схема таймера 7252.

Тактовый генератор 7254

Блок может работать в двух режимах:

- от внутреннего кварцевого генератора с частотой 10 МГц;
- от внешнего источника с $f \leq 15$ МГц.

Переключение режимов производится тумблером.

Количество декад генератора : 7

Длительность выходных сигналов:

- 20 нсек для 10 МГц,
- 0,2 мксек для частот 1 МГц + 1 Гц,
- выход последнего триггера соответствующей декады.

Включение формирователей стандартной длительности (ФСД)

производится при помощи тумблера. С помощью переключателей на задней панели имеется возможность выбора выхода каждого из 3-х младших триггеров любой декады генератора. В этом случае сигнал снимается с коаксиального разъема - f_{ABC} .

Сигналы $f \cdot 10^0 + f \cdot 10^{-7}$ выведены на 8 соответствующих коаксиальных разъемов. Стандарт выходных сигналов и сигнала внешней частоты: 11

Нагрузочная способность выходов $N = 30$. Запуск и останов генератора: командным путем или вручную.

Перечень используемых команд:

NA(O)P(26) - запуск генератора $Q=0$

NA(O)P(24) - останов генератора и сброс декад $Q=0$

При выполнении перечисленных команд выдается сигнал X.

Ширина блока 17,2 мм.

Питание: +6 вольт, ток 0,3 А.

Блок содержит 33 интегральные схемы.

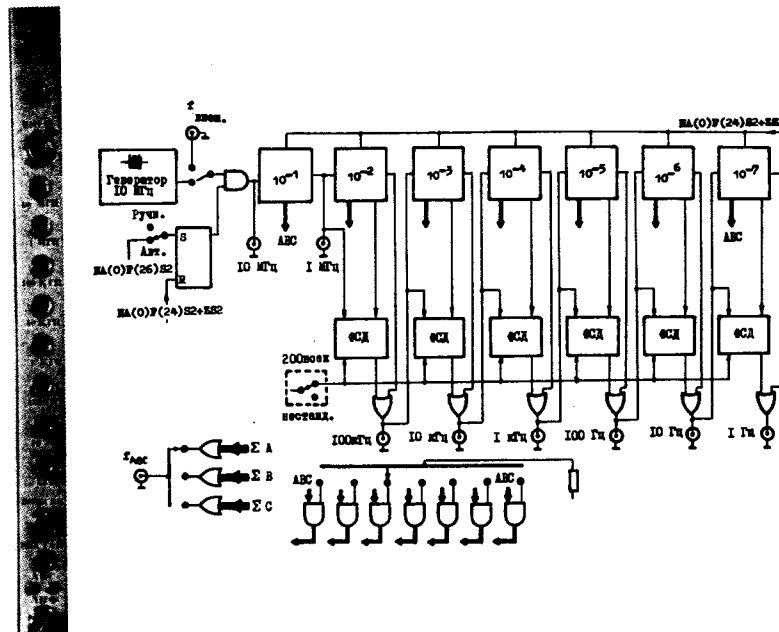


Рис.10 Передняя панель и блок-схема тактового генератора 7254.

Выходной регистр 7260

Блок предназначен для хранения 13-разрядного параллельного кода и выдачи его на контакты разъема, расположенного на передней панели, в параллельном или последовательно-параллельном виде.

Выходные схемы блока допускают нагрузку до 48 мА. Длительность импульсов считываемого кода - 0,5 мксек:

Перечень используемых команд:

- НА(0) F(6)+F(16) - прием информации с шин W I+ W I3 в I+I3 разряды регистра, выдача на передний разъем информации из I+4 разрядов и сигнала синхронизации.
- НА(2) F(6)+F(16) - прием информации с шин W I+ W 3 в 9+II разряды регистра, выдача информации из 5+8 разрядов, сигнала синхронизации и сигнала "КОНЕЦ ПЕРЕДАЧИ".
- НА(3) F(6)+F(16) - выдача информации из 9+I2 разрядов, сигнала синхронизации и сигнала "КОНЕЦ ПЕРЕДАЧИ".
- НА(0)F(9) - сброс содержимого регистра.
- НА(2)F(0) - выдача информации из I+I3 разрядов и сигнала синхронизации.

При выполнении перечисленных команд выдается сигнал X.

Ширина блока - 17,2 мм.

Питание : +6 вольт, ток - 0,8 А.

Блок содержит 55 интегральных схем.

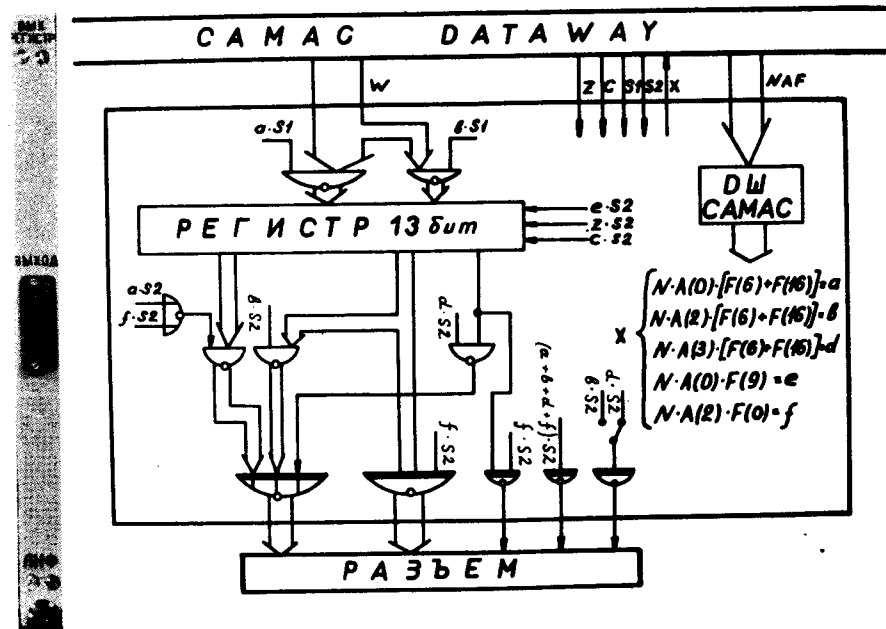


Рис. II Передняя панель и блок-схема выходного регистра 7260.

Блок вывода данных на АИ-4096 726I

Блок предназначен для односторонней параллельной передачи данных с линии связи (Dataway) во входной регистр анализатора АИ-4096. 12-разрядный код и команда записи из контроллера каркаса поступают на шины линии связи. Данные через вентили и формирователи поступают через передний разъем блока во входной регистр анализатора. Одновременно по стробирующему сигналу S1 выдается сигнал пуска. При появлении сигнала "Конец регистрации" блок вырабатывает сигнал запроса, означающий, что блок готов для приема следующего кода. На передней панели расположены 2 разъема: разъем P1 - для вывода контрольных точек, разъем P2 - для связи с анализатором АИ 4096.

Перечень используемых команд:

- | | |
|---|------------|
| NA(O)F(16) - содержимое шин W1 + W12 пропускается
через вентили и формирователи к
АИ-4096 | Q=I
X=I |
| NA(O)F(10) - сброс триггера запроса | Q=0
X=I |
| NA(O)F(27) - проверка состояния триггера запроса | Q=L
X=I |

Ширина блока - 17,2 мм.

Блок содержит 19 интегральных схем и 14 транзисторных формирователей сигналов.

Питание: + 6 вольт, ток - 150 мА.

-24 вольт, ток - 100 мА.

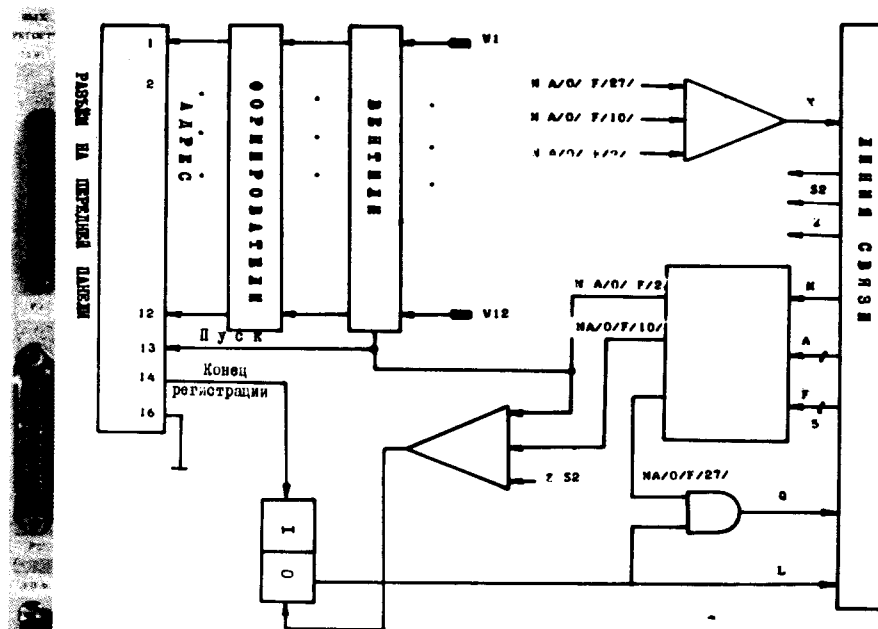


Рис.12 Передняя панель и блок-схема блока вывода данных на АИ-4096 726I.

Параллельный выходной регистр 7262

Параллельный выходной регистр служит для записи 24-разрядного кода с линии связи и выдачи этого кода внешнему устройству. Код, занесенный в регистр, присутствует до следующего цикла записи на контактах внешнего разъема, расположенного на передней панели модуля.

Внешнее устройство может потребовать выдачи нового кода, посылая сигнал "Запрос" или "Запись". Код во внешнее устройство можно записать по сигналу "Готов". Сигнал "Сброс" сообщает модулю, что очередной код принят.

Перечень используемых команд:

NA(0) F(8)	Проверка L	Q=I, если L=I
NA(0) F(9)	Сброс регистра	Q=0
NA(0) F(10)	Сброс L	Q=0
NA(0) F(16)	Запись в регистр, сброс L	Q=I, если "Сброс"=I
NA(0) F(24)	Запрет L	Q=0
NA(0) F(26)	Разрешение L	Q=0
NA(I) F(26)	Выдача сигнала "Готов"	Q=0
NA(I) F(27)	Проверка сигнала "Сброс"	Q=I, если "Сброс"=I

Входные сигналы: "Запись" "I" - -5,0 вольт.
 "Сброс" "0" - -0,5 вольт.
 "Запрос":

Выходные сигналы: Коды "I" - -5,0 вольт.
 "Готов" "0" - -0,5 вольт.

Питание: +6 вольт, 900 мА; -6 вольт, 400 мА.

Ширина блока 17,2 мм.

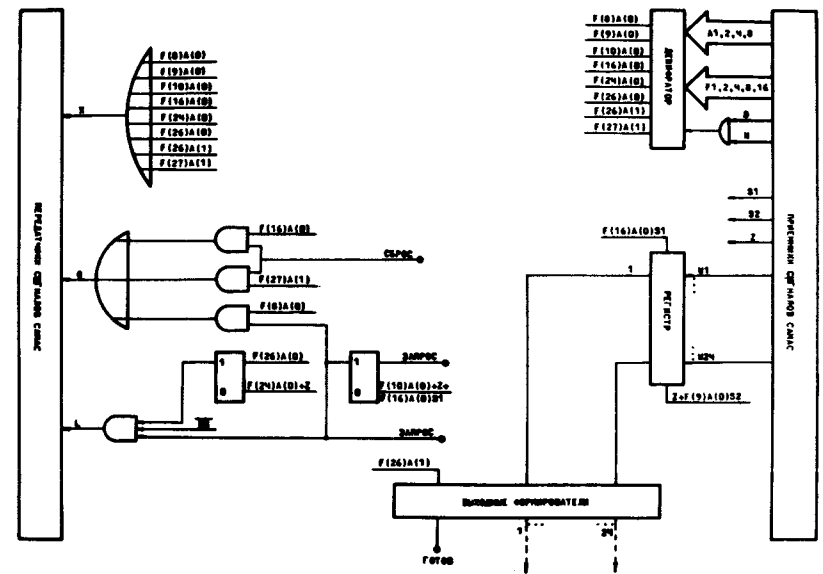


Рис.13 Блок-схема параллельного выходного регистра 7262.

Регистр - сумматор 7263

Длина слова - 16 разрядов.

Блок выполняет следующие арифметические и логические операции:

- а) арифметическое сложение,
- б) логическое ИЛИ,
- в) логическое И,
- г) сдвиг влево содержимого регистра-сумматора.

В блоке используется накапливающий сумматор. Установка режима работы и выполнение заданной операции происходят автоматически, после занесения слова по команде $F(16)$ во входной регистр.

Максимальное время выполнения операции: 1,3 цикла линии связи (Dataway).

На передней панели находится индикационная лампочка номера станции N .

Перечень используемых команд:

$NA(0)F(0)$	- чтение содержимого сумматора	Q_I
$NA(0)F(2)$	- чтение содержимого сумматора и сброс входного и выходного регистров	Q_I
$NA(0)F(9)$	- сброс входного и выходного регистров	Q_I
$NA(0)F(11)$	- сброс управляющего регистра	Q_I
$NA(0)F(16)$	- арифметическое сложение	Q_I
$NA(1)F(16)$	- логическое ИЛИ	Q_I
$NA(2)F(16)$	- логическое И	Q_I
$NA(3)F(16)$	- сдвиг влево на 1 разряд	Q_I
$NA(0)F(27)$	- проверка переноса C_{16}	Q_I, C_{16}
$NA(2)F(27)$	- проверка совпадения 16 разр. Π_{16}	Q_I, Π_{16}
$NA(3)F(27)$	- проверка 16-го сдвинутого разряда Y_{16}	Q_I, Y_{16}

При выполнении перечисленных команд выдается сигнал X .

Ширина блока - 34,4 мм.

Питание: +6 вольт, ток - 1 А.

Блок содержит 117 интегральных схем и 2 транзистора.

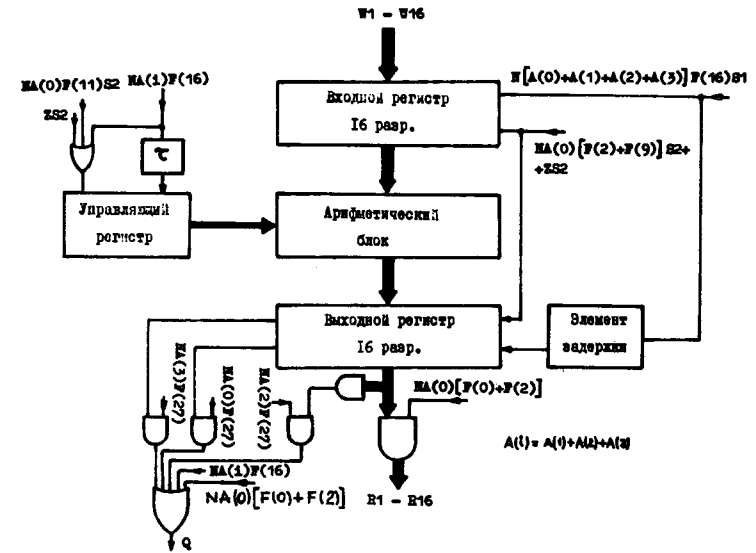


Рис.14 Блок-схема регистра-сумматора 7263.

Блок связи 7264

Блок связи служит для вывода данных из ЭЕМ ТРА-1001 через выходной коммутатор ИЦ ЛНФ на цифropечатающее устройство, графико-построитель и в вычислительную машину БЭСМ-4. Передача данных возможна 16- или 12-разрядными словами.

Сигнал "Сброс", полученный от выходного коммутатора, означает начало связи.

По сигналам "Запрос" в регистр блока записывается очередной код с линии связи.

Перечень используемых команд:

NA(0) F(8)	Проверка сигнала "Запрос"	Q=I, если "Запрос"=I
NA(I) F(8)	Проверка сигнала "Сброс"	Q=I, если "Сброс" =I
NA(0) F(9)	Сброс регистра	Q=0
NA(0) F(16)	Запись в регистр	Q=I
NA(0) F(24)	Запрет L от сигнала "Запрос"	Q=0
NA(I) F(24)	Запрет L от сигнала "Сброс"	Q=0
NA(0) F(26)	Разрешение L от сигнала "Запрос"	Q=0
NA(I) F(26)	Разрешение L от сигнала "Сброс"	Q=0
NA(0) F(28)	Выдача сигнала "Пуск"	Q=0
NA(I) F(28)	Проверка положения переключателя "I2 - I6"	Q=0, если "I2" Q=I, если "I6"

Входные сигналы: "Сброс" "I" - -5,0 вольт.
"Запрос" "O" - -0,5 вольт.

Выходные сигналы: Коды "I" - -5,0 вольт.
"Выбор" "O" - -0,5 вольт.

Питание: +6 вольт, 800 мА; -6 вольт, 300 мА; -12 вольт, 20 мА.

Ширина блока 17,2 мм.

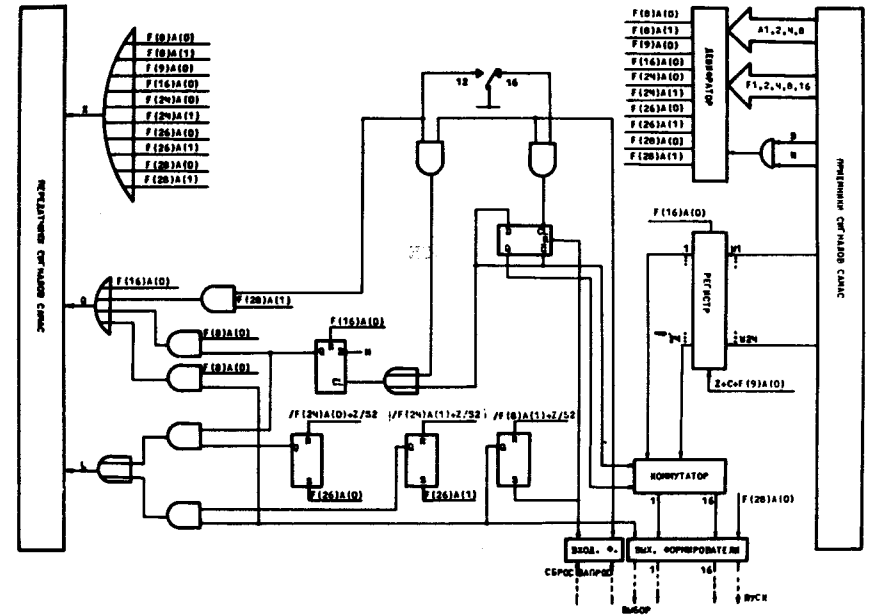


Рис.15 Блок-схема блока связи 7264.

Преобразователь двоично-десятичного кода в двоичный 7272

Блок предназначен для преобразования 29-разрядных двоично-десятичных кодов в 24-разрядные двоичные.

Время преобразования составляет 4,8 мксек. Занесение слов производится ручным способом, с помощью четырех декадных переключателей, и программным - по шинам W и $I \pm 24$

Назначение индикаторных лампочек и кнопок на передней панели следующее:

- " И " - обращение к блоку;
- " L " - состояние запроса.

"ПЕРЕПОЛН" - задание числа больше емкости преобразователя;

12 лампочек для индикации преобразованного кода;

тумблер разрядности ($10^0 + 10^3$) ($10^4 + 10^7$) для переключения индикаторов с 12 младших на 12 старших разрядов;

кнопка "Запись" для передачи кода с декадного переключателя в регистр;

кнопка "Преобр." для запуска преобразования.

Перечень используемых команд:

HA(0)F(0)	- чтение преобразованного кода	Q = I
HA(0)F(2)	- чтение кода и сброс регистра	Q = I
HA(0)F(8)	- проверка запроса	Q = L
HA(0)F(10)	- сброс запроса	Q = 0
HA(0)F(16)	- запись 24 младших двоично-десятичных разрядов	Q = I
HA(1)F(16)	- запись 5 старших двоично-десятичных разрядов	Q = I
HA(0)F(24) и HA(0)F(26)	- запрет и разрешение L соответственно	Q = 0

При выполнении перечисленных команд выдается сигнал X. Ширина блока - 34,4 мм. Питание: + 6 вольт, ток - 0,9 А. Блок содержит 121 интегральную схему и 4 транзистора.

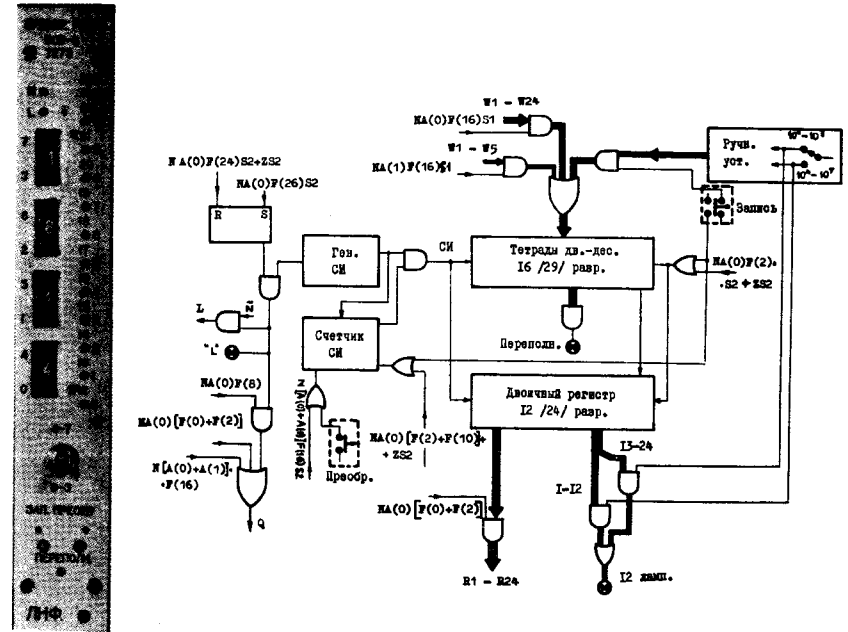


Рис.16 Передняя панель и блок-схема преобразователя двоично-десятичного кода в двоичный 7272.

Преобразователь двоичного кода в двоично-десятичный 725I

Блок состоит из двух отдельных модулей. Основной модуль 725I содержит преобразователь 12 младших двоичных разрядов в 16 двоично-десятичных и систему управления.

Модуль-расширитель 725IA содержит преобразователь 12 старших двоичных разрядов. Модули 725I и 725IA соединяются с помощью разъема на задней панели.

Время преобразования 24-разрядного слова - 4,8 мксек.

Занесение преобразуемого слова происходит по шинам $W1 + W24$.

Чтение преобразованного кода производится по шинам $R1 + R24$ и одновременно через разъем на передней панели модуля 725I.

Сигнал L образуется после окончания преобразования. На передней панели модуля 725I расположены индикаторы номера станции N и запроса L .

Перечень используемых команд:

NA(0)F(0) - чтение 24 младших разр. двоично-десятичного кода	Q=I
NA(0)F(2) - чтение и сброс тех же разрядов	Q=I
NA(1)F(0) - чтение 5 старших двоично-десятичных разрядов	Q=I
NA(1)F(2) - чтение и сброс 5 старших двоично-десятичных разрядов	Q=I
NA(0)F(8) - проверка L	Q=I
NA(0)F(10) - сброс L	Q=0
NA(0)F(16) - запись преобразуемого слова	Q=I
NA(0)F(24) - запрет L	Q=0
NA(0)F(26) - разрешение L	Q=0

При выполнении перечисленных команд выдается сигнал X .

Ширина каждого модуля - 17,2 мм.

Питание: +6 вольт, ток: модуль 725I - 0,6 А.
725IA - 0,4 А.

Блок содержит 104 интегральные схемы и 4 транзистора.

Работа блока описана в сообщении 15/.

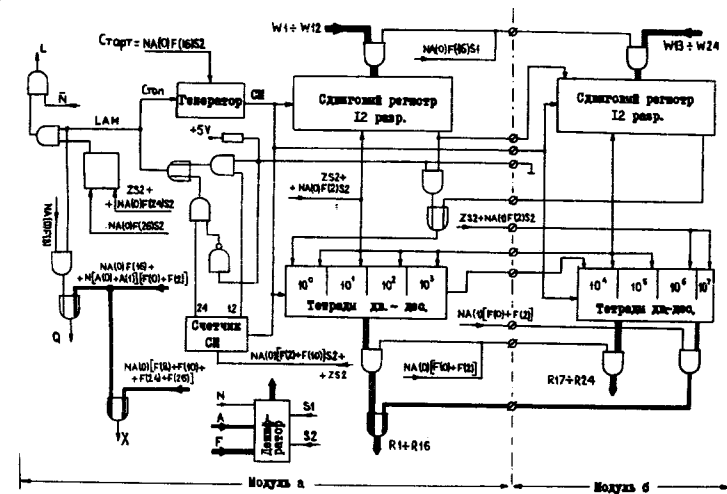


Рис.17

Передние панели и блок-схема преобразователя двоичного кода в двоично-десятичный 725I.

КОДИРОВЩИКИ

Временной кодировщик ВК-5

Блок предназначен для преобразования микросекундных временных интервалов в цифровой код.

Число каналов: 512, 1024, 2048, 4096.

Ширина канала (1, 2, 4...64, 128)T, где T=0,5(8) мксек.

Максимальная задержка 4096·128T.

Шаг задержки (8, 16...64, 128)T.

Входные сигналы должны иметь отрицательную полярность, амплитуду 3-6 вольт и длительность ≥ 0,3 мксек.

Измеряемый временной диапазон может быть разбит на 8 равных по числу каналов групп с независимой установкой ширины канала в каждой группе.

Выходной сигнал фазирующего устройства переносит временной код с адресного счетчика на буферный регистр и устанавливает триггер запроса L в состояние T_L=1, последний блокирует детекторный вход, и, если нет запрета (T_L=1), генерируется сигнал запроса.

Перечень используемых команд:

NA(0) [F(0)+F(2)]	- чтение буферного регистра и сброс триггера запроса L	Q=I
NA(0)F(8)	- проверка запроса L	Q=L
NA(0)F(24)	- запрет запроса L	Q=0
NA(0)F(26)	- разрешение запроса L	Q=0
NA(1)F(24)	- запрет детекторного входа	Q=0
NA(1)F(26)	- разрешение детекторного входа	Q=0
NA(0)F(27)	- проверка состояния триггера управления (T ₂)	Q=I, если T ₂ =I

При выполнении перечисленных команд выдается сигнал X. Сигнал Z производит сброс триггеров T_L, T₁ и T₂ (T_L=0, T₁=0, T₂=0).

Ширина блока: 68,8 мм.

Питание: +6 вольт, ток - 840 мА.

Блок содержит 82 интегральные схемы.

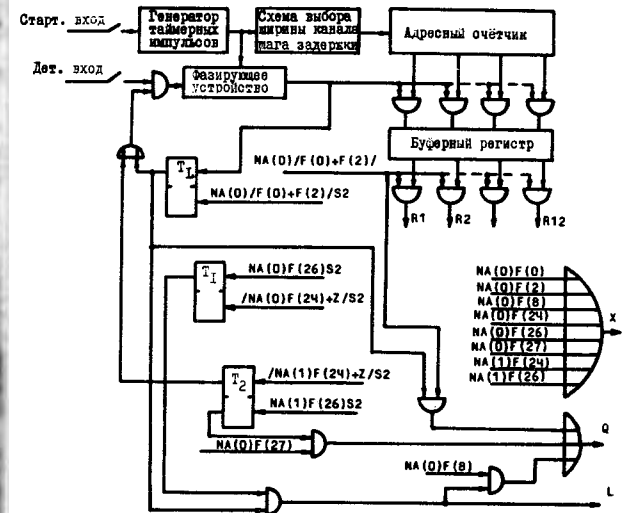


Рис.18 Передняя панель и блок-схема временного кодировщика ВК-5.

Временной кодировщик с программным управлением ВКП-I
(вместе с блоком хранения программ БХП)

Временной кодировщик предназначен для преобразования микросекундных временных интервалов в цифровой код. В кодировщике можно установить 4 независимых временных окна с разной шириной канала и различным числом каналов. Управление характеристиками ВКП-I производится с помощью четырех 24-разрядных слов, хранящихся в блоке хранения программ.

Максимальное число каналов: 4096.

Ширина канала: $(1, 2, 4, \dots, 64, 128)T$, где $T=0,5$ (8) мксек.

Число каналов в группе любое, кратное двум.

Шаг задержки $8T$.

Максимальная задержка отдельной группы каналов $1024 \cdot 8 \cdot T$.

Перечень используемых команд:

NA(O+3)F(O) - чтение I + 4 слова	Q = I
NA(O+3)F(16) - запись I + 4 слова	Q = I
NA(O)F(24) - запрет работы с контроллером каркаса (разрешение работы с кодировщиком)	Q = 0
NA(O)F(26) - разрешение работы с контроллером каркаса (запрет работы с кодировщиком)	Q = 0
NA(O)F(27) - проверка состояния триггера управления	Q = I, если Tu = I

При выполнении перечисленных команд выдается сигнал X. Сигнал Z производит взведение триггера управления ($T_y = I$).

Питание: ВКП-I +6 вольт, ток - 640 мА.

БХП +6 вольт, ток - 1,2 А.

Ширина блока кодировщика 34,4 мм .

Ширина блока хранения программ 34,4 мм .

Оба блока содержат 195 интегральных схем.

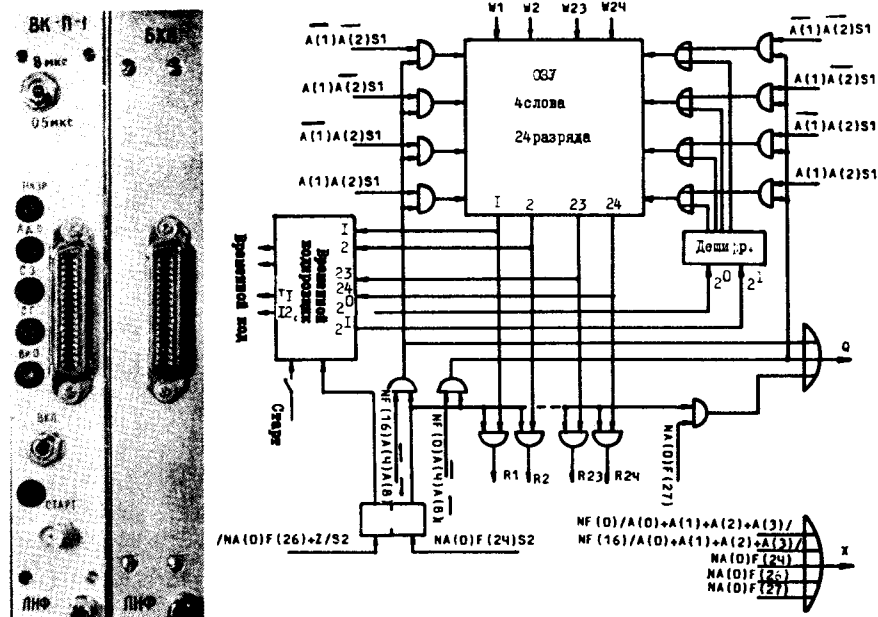


Рис.19 Передние панели и блок-схема временного кодировщика ВКП-I с блоком хранения программ БХП.

Временной кодировщик с программным управлением ВКП-2

Блок предназначен для получения заданного количества импульсов ("число каналов") канальной серии с периодом ("ширина канала"), изменяющимся в широких пределах.

Число каналов: $(I + 8) 64$.

Ширина канала изменяется от I до 256 мксек с шагом I мксек.

Максимальная задержка $5I2T$, где T - шаг задержки, равный $(I+16) 16$ мксек

Все характеристики блока задаются программным путем и хранятся в регистре памяти.

Распределение разрядов регистра памяти:

$I+8$ - ширина канала,

$9+12$ - шаг задержки,

$I3+2I$ - задержка,

$22+24$ - число каналов.

Перечень используемых команд:

NA(0)F(0) - чтение регистра команды	Q=I
NA(0)F(2) - чтение регистра команды и сброс его содержимого	Q=I
NA(0)F(9) - сброс регистра памяти	Q=0
NA(0)F(16) - запись в регистр памяти	Q=I
NA(0)F(24) - запрет стартового входа	Q=0
NA(0)F(26) - разрешение стартового входа	Q=0
NA(0)F(27) - проверка состояния триггера управления	Q=I, если $T_y=I$

При выполнении перечисленных команд выдается сигнал X. Сигнал z производит взведение триггера управления ($T_y=I$).

Ширина блока 34,4 мм.

Питание: +6 вольт, ток - 820 мА.

Блок содержит 84 интегральных схемы.

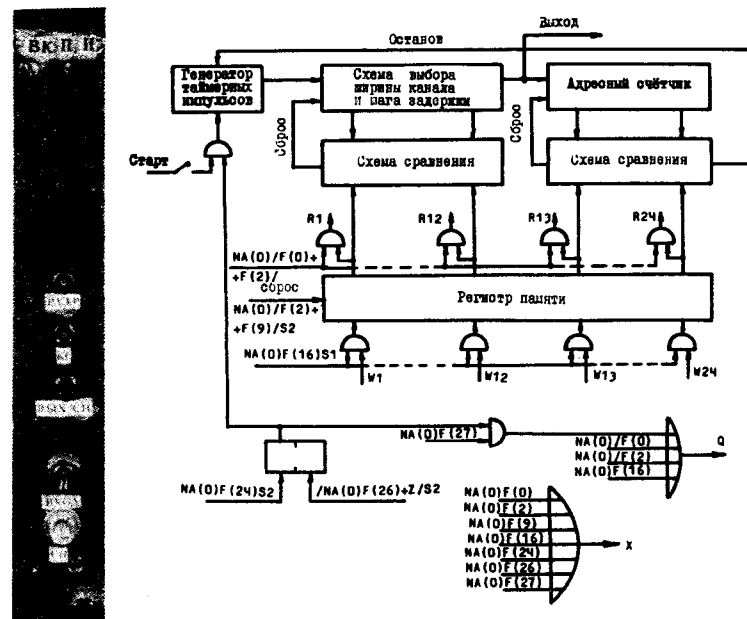


Рис.20 Передняя панель и блок-схема временного кодировщика ВКП-2.

Адресно-цифровой индикатор 7274

Индикатор предназначен для визуального отображения информации, хранящейся в любом регистре модуля, выполненного в стандарте КАМАК. Индикация осуществляется посредством восьми неоновых цифровых ламп. Информация может высвечиваться как в восьмеричном, так и десятичном коде. Кроме информационных, предусмотрены пять адресных ламп для индикации адреса регистра модуля, из которого принята информация.

Индикатор состоит из двух блоков: собственно индикатора (БИ), размеры которого позволяют ему размещаться в стойке КАМАК, и блока сопряжения (БСИ), который представляет собой стандартный модуль КАМАК единичной ширины и служит для сопряжения индикатора с линией связи (Dataway).

Перечень используемых команд блоком БСИ:

- | | |
|---|-----|
| NA(0)P(8) - Q=I, если информация требует предварительного преобразования из двоичной системы в двоично-десятичную | |
| NA(1)P(8) - Q=I, если преобразования не требуется | |
| NA(0)P(0) - считывание адресной информации, набранной на переключателях индикатора, по шинам R I + R I6 | Q=I |
| NA(0)P(25) - выдача адресной информации на время одного цикла КАМАК через разъем на задней панели БСИ | Q=0 |
| NA(0)P(10) - сброс LAM-регистра | Q=0 |
| NA(0)P(9) - сброс информационного регистра | Q=0 |
| NA(0)P(16) - запись информации в младшие 24 разряда регистра | Q=I |
| NA(1)P(16) - запись информации в старшие 25-29 разряды регистра | Q=I |

При выполнении перечисленных команд выдается сигнал X.

Питание: + 6 вольт, ток - I,8 А.

+200 вольт, ток - 60 мА.

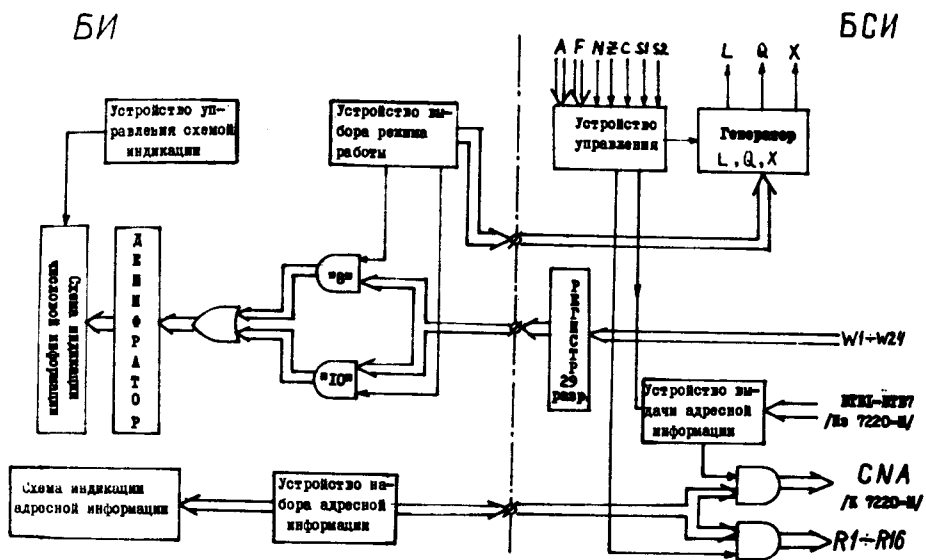


Рис.2I Блок-схема адресно-цифрового индикатора 7274.

Входной блок 7265

Входной блок служит для подсчета детекторных импульсов при проведении временного анализа. Он содержит два 4-разрядных счетчика и схему управления их работой.

Импульс "Старт", поступающий от временного кодировщика, означает начало работы. Импульсы канальной серии управляют режимом работы счетчиков. Имеется два режима работы: накопление информации и вывод информации.

Перечень используемых команд:

NA(0) F (2)	Чтение и сброс счетчиков	Q=I
NA(0) F (8)	Проверка сигнала "Старт"	Q=I, если "Старт"=I
NA(1) F (8)	Проверка канальной серии	Q=I, если "Кан.сер"=I
NA(2) F (8)	Проверка сигнала "Вр.окно"	Q=I, если "Вр.окно"=I
NA(0) F (24)	Запрет L от сигнала "Старт"	Q=0
NA(1) F (24)	Запрет L от канальной серии	Q=0
NA(2) F (24)	Запрет L от сигнала "Вр.окно"	Q=0
NA(0) F (26)	Разрешение L от сигнала "Старт"	Q=0
NA(1) F (26)	Разрешение L от канальной серии	Q=0
NA(2) F (26)	Разрешение L от сигнала "Вр.окно"	Q=0

Входные сигналы:

	Лог."1"	Лог."0"
"Старт"	+ 0,4 вольт	+ 2,4 вольт.
"Канальная серия"	+ 0,4 вольт	+ 2,4 вольт.
"Временное окно"	+ 2,4 вольт	+ 0,4 вольт.
Детекторные сигналы	- 5,0 вольт	- 0,5 вольт.

Питание: +6 вольт, 900 мА.

Ширина блока 17,2 мм.

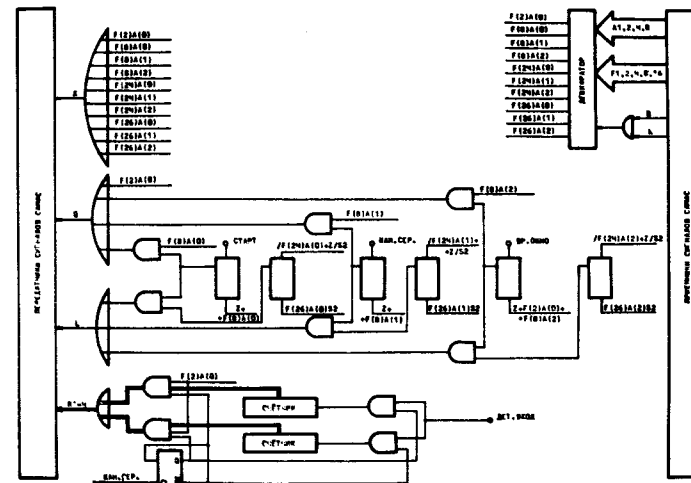


Рис.22 Блок-схема входного блока 7265.

Блок контроля временной шкалы (БКВШ)

Блок предназначен для контроля временной шкалы временных кодировщиков.

Максимальная задержка 0,999999 сек.

Шаг установки задержки 10^{-6} сек.

В качестве задающего генератора используется кварцевый генератор с частотой 16 МГц.

Установка задержки производится либо вручную с передней панели, либо программным путем путем задания 24-разрядного двоично-десятичного кода.

Начало работы определяется приходом сигнала "Старт", запускающего генератор таймерных импульсов. Выходным сигналом БКВШ является выходной сигнал схемы сравнения.

Перечень используемых команд:

NA(0)F(0)	- чтение регистра памяти	Q=I
NA(0)F(2)	- чтение регистра памяти и сброс его содержимого	Q=I
NA(0)F(9)	- сброс регистра памяти	Q=0
NA(0)F(16)	- запись в регистр памяти	Q=I
NA(0)F(24)	- запрет работы блока	Q=0
NA(0)F(26)	- разрешение работы блока	Q=0
NA(0)F(27)	- проверка состояния триггера управления	Q=I, если T _y =I

При выполнении всех перечисленных команд выдается сигнал X. По сигналу z происходит взведение триггера управления (разрешается работа блока).

Ширина блока - 51,6 мм.

Питание: +6 вольт, ток - 980 мА.

Блок содержит 97 интегральных схем.

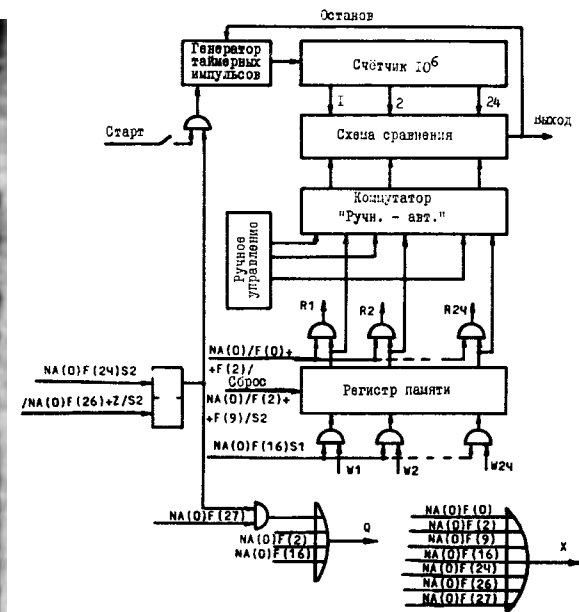


Рис.23 Передняя панель и блок-схема блока контроля временной шкалы (БКВШ).

Кодировщик номера детектора

Кодировщик номера детектора разработан в виде двух блоков: аналогового смесителя и шифратора.

Число детекторов: 8.

Мертвое время: 1 мксек.

Входные сигналы отрицательной полярности с амплитудой (0,05 + 10) вольт длительностью (0,2 + 10) мксек.

Аналоговый смеситель имеет 8 идентичных каналов-формирователей и линейный смеситель.

Шифратор имеет 8 клапанов, блокируемых на время преобразования сигнала в АК, регистр и схему кодирования. Одновременно с введением одного из триггеров регистра генерируется сигнал L.

В случае одновременного прихода сигналов по нескольким входам заводятся несколько триггеров, в результате чего срабатывает схема определения одновременного прихода сигналов (ООПС), которая блокирует АК. Сигнал L не вырабатывается. Сброс регистра в этом случае осуществляет АК.

Перечень используемых команд:

NA(0) [F(0)+F(2)]	- считывание кода номера детектора и сброс регистра	Q=I
NA(0)F(8)	- проверка запроса L	Q=I, если L=I
NA(0)F(10)	- гашение запроса (сброс регистра)	Q=0

При выполнении перечисленных команд выдается сигнал X.

По сигналу Z происходит сброс регистра.

Ширина каждого блока: 17,2 мм.

Питание: +6 вольт, ток - 330 мА; +24 вольт, ток - 30 мА;

-24 вольт, ток - 10 мА; -5 вольт, ток - 80 мА.

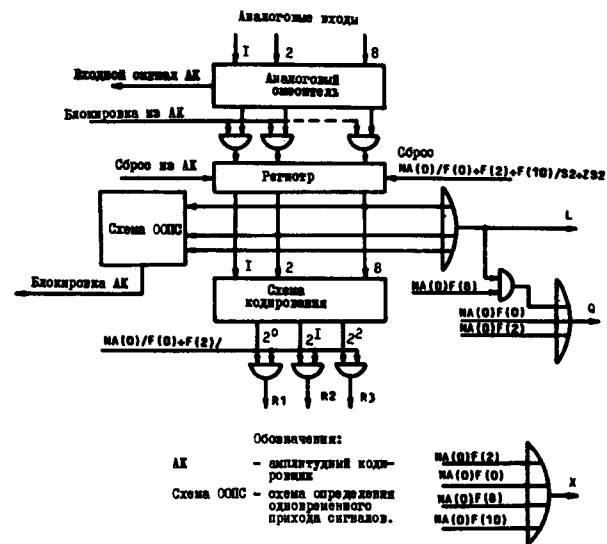


Рис.24 Передние панели и блок-схема кодировщика номера детектора.

Амплитудный кодировщик АК-4096

Число уровней квантования - 4096.

Максимальное время преобразования - 20 мксек.

Входное сопротивление - 50 Ом.

Входные импульсы должны иметь амплитуду $0,01 + 5,0$ В положительной полярности и длительность $\geq 0,2$ мксек.

Кодировщик имеет встроенную систему стабилизации "нуля" и "усиления". Стабилизация "нуля" осуществляется по "пьедесталу", "усиления" - от внешнего генератора ГТА.

По окончании преобразования сигналом "Конец преобразования" триггер запроса L устанавливается в состояние "1", последний блокирует вход преобразователя, и, если нет запрета L , генерирует сигнал запроса L .

Сигнал Z производит сброс триггера запроса, триггера запрета L и триггера запрета входа кодировщика.

Перечень используемых команд:

NA(0)F(0)	- чтение разрядов адресного счетчика, сброс адресного счетчика и сброс триггера запроса L	Q=1
NA(0)F(8)	- проверка запроса L	Q=L
NA(0)F(10)	- сброс триггера L	Q=0
NA(0)F(24)	- запрет запроса L	Q=0
NA(0)F(26)	- разрешение запроса	Q=0
NA(1)F(24)	- запрет кодирования	Q=0
NA(1)F(26)	- разрешение кодирования	Q=0

При выполнении перечисленных команд подается сигнал $X=I$.

Ширина блока 34,4 мм.

Питание: +6 вольт, ток - 600 мА; +12 вольт, ток - 200 мА;

+24 вольт, ток - 100 мА; -24 вольт, ток - 100 мА.

Блок содержит 62 интегральные схемы, 51 транзистор. Работа кодировщика описана в сообщении /4/.

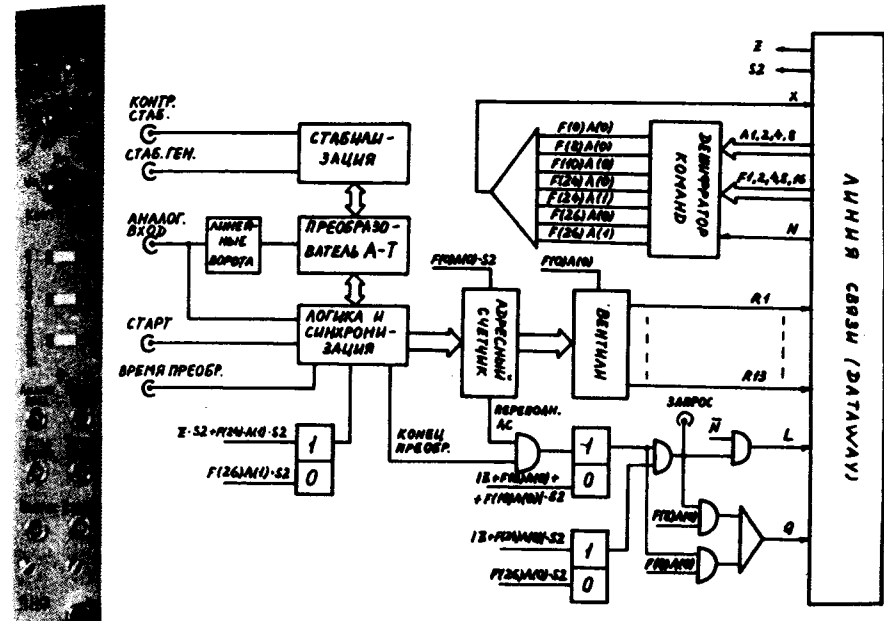


Рис.25 Передняя панель и блок-схема амплитудного кодировщика АК-4096.

Аналого-цифровой преобразователь АК-1024

Возможно преобразование на 64, 128, 256, 512, 1024 канала.

Максимальное время преобразования 64 мксек.

Входное сопротивление 50 Ом.

Входные импульсы должны иметь амплитуду 0,01 + 5,0 В любой полярности и длительность $\geq 0,1$ мксек.

По окончании преобразования сигналом "ЗАПРОС от АК" триггер запроса L устанавливается в состояние "1", последний блокирует вход преобразователя, и, если нет запрета ($T_{запр} = 1$), генерируется сигнал запроса L.

Сигнал Z производит сброс триггера запроса ($T_L = 0$) и триггера запрета ($T_{запр} = 0$).

Перечень используемых команд:

NA(0)F(0) - чтение разрядов адресного счетчика и сброс триггера запроса L	Q=I
NA(0)F(8) - проверка запроса L	Q=I
NA(0)F(10) - сброс триггера L	Q=0
NA(0)F(24) - запрет запроса L	Q=0
NA(0)F(26) - разрешение запроса L	Q=0

При выполнении перечисленных команд выдается сигнал X.

Ширина блока 34,4 мм.

Питание: +6 вольт, ток - 500 мА; +24 вольт, ток - 120 мА;

-24 вольт, ток - 120 мА.

Блок содержит 45 интегральных схем, 40 транзисторов.

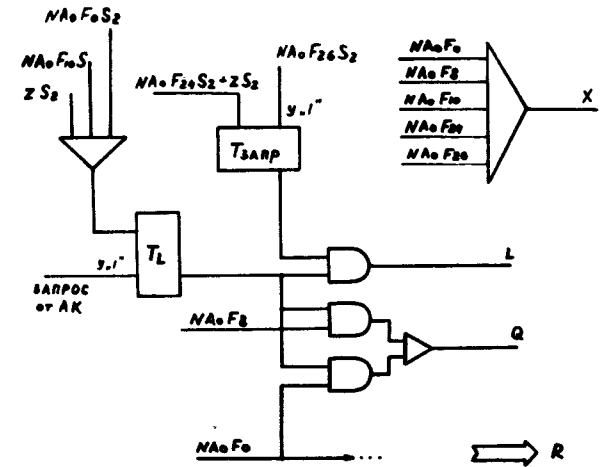


Рис.26

Передняя панель и блок-схема аналого-цифрового преобразователя АК-1024.

Генератор импульсов переменной амплитуды (ГИПА)

Генератор предназначен для контроля дифференциальной и интегральной линейностей спектрометрической аппаратуры. В блоке содержится генератор линейно меняющегося напряжения, и мультипликатор, управляющий линейными воротами.

Возможна работа в двух режимах:

- а) автоматическом - амплитуда выходных импульсов линейно нарастает и спадает с периодом 10 сек;
- б) ручном - амплитуда выходных импульсов фиксирована.

В обоих режимах амплитуда регулируется с помощью гелипота.

Полярность выходных импульсов - положительная, амплитуда $0 + 5$ в, длительность 5 мксек.

Частота выходных импульсов 1 кГц.

Собственная интегральная нелинейность 0,025 %.

Дифференциальная нелинейность 0,3 %.

Ширина блока - 34,4 мм.

Питание: +6 вольт, ток - 60 мА; +24 вольт, ток - 50 мА;
-24 вольт, ток - 50 мА.

Блок содержит 4 интегральные схемы, 7 транзисторов.

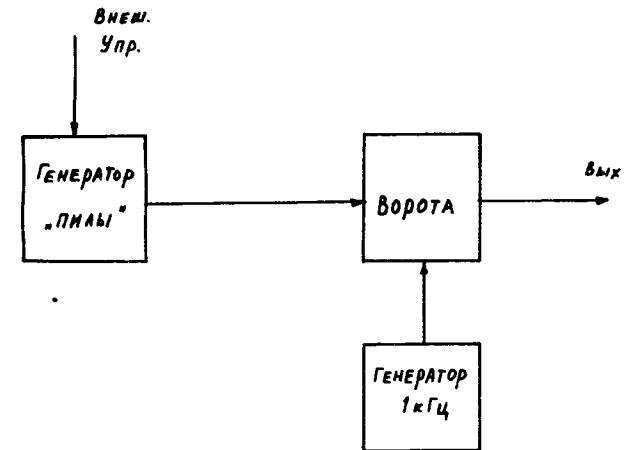


Рис.27 Передняя панель и блок-схема генератора импульсов переменной амплитуды (ГИПА).

Генератор точной амплитуды (ГТА)

Максимальная амплитуда 0,3 В любой полярности.

Выходное сопротивление 50 Ом.

Частота импульсов на выходе 100 Гц.

Длительность фронта 20 нсек.

Генератор вырабатывает управляющий сигнал, сфазированный с импульсом стабильной амплитуды.

Управление амплитудой осуществляется по шинам $w_1 + w_6$; полярностью - по шине w_7 .

Перечень используемых команд:

NA(O)F(O) - чтение содержимого регистра;

NA(O)F(16) - запись в регистр.

При выполнении перечисленных команд выдаются сигналы $X=I, Q=I$.

Ширина блока - 34,4 мм .

Питание: +6 вольт, ток - 250 мА; +24 вольт, ток - 100 мА;

-24 вольт, ток - 100 мА.

Блок содержит 20 интегральных схем, 12 транзисторов.

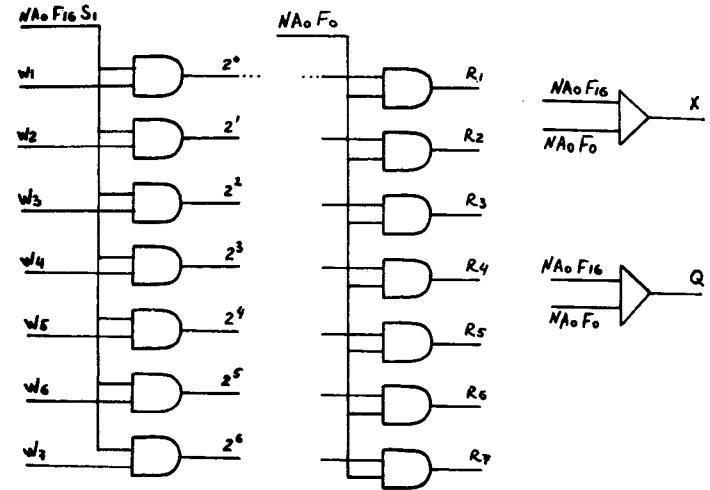


Рис.28 Передняя панель и блок-схема генератора точной амплитуды (ГТА).

Спектрометрический интегратор 7232

Блок используется совместно с АК-1024 (АК-4096). Предназначен для активного формирования входных импульсов, имеет режектор наложения. Блок управляет режимом работы АК (совпадения, антисовпадения). Управление коэффициентом усиления производится по шинам $W_1 \div W_6$.

Перечень используемых команд:

- N F(I7) A(0) - запись числа в регистр;
- N F(I7) A(I) - установ триггера управления В "Г".

При выполнении команд выдается сигнал X=I.

На передней панели блока расположены 3 переключателя режимов работы; 2 разъема для аналогового сигнала и 2 разъема сигнала управления; 3 контрольных гнезда.

Ширина блока 34,4 мм .

Блок выполнен на 18-ти интегральных схемах и 5-ти транзисторах.

Питание: ± 24 вольт; ток - 240 мА.

- 24 вольт; ток - 100 мА.

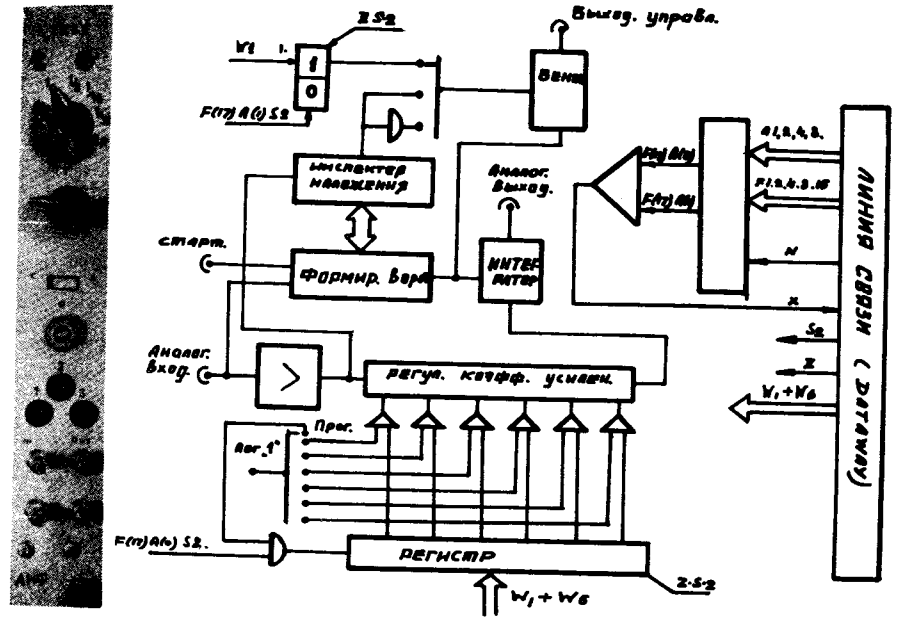


Рис.29 Передняя панель и блок-схема спектрометрического интегратора 7232.

ЛИТЕРАТУРА

1. В.Н.Белик, О.И.Елизаров, Г.П.Жуков.
ОИЯИ, 13-6977, Дубна, 1973.
2. Управляющий вычислительный комплекс М-400 АСВТ-М.
Справочник.Институт электронных управляющих машин,Москва,1974.
3. В.Н.Белик, О.И.Елизаров, Г.П.Жуков.
ОИЯИ, 10-7070, Дубна, 1973.
4. М.З.Ишмухаметов, В.Г.Тишин, Хоанг Зыонг Куан.
ОИЯИ, Д13-6210, Дубна, 1972, стр. 149 + 158.
5. Е.Браньковски, В.Н.Белик, О.И.Елизаров, Ш.Салаи.
ОИЯИ, 10-7983, Дубна, 1974.

Рукопись поступила в издательский отдел
10 января 1975 г.