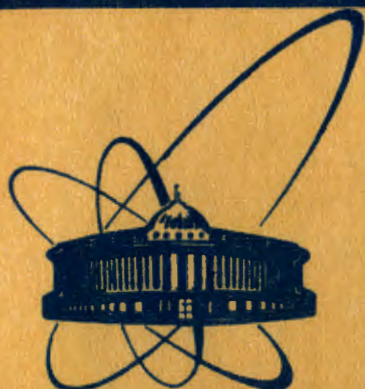


84-482



**СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА**

11-84-482

З.Гюнтер, О.И.Елизаров, Г.П.Жуков, Б.Михаэлис,
В.Швенкнер, К.-Х.Шульц

**МИКРОПРОЦЕССОРНЫЙ КОНТРОЛЛЕР
С ВНУТРЕННЕЙ ПАМЯТЬЮ 32 КБАЙТ
В СТАНДАРТЕ КАМАК**

1984

1. Введение

Несколько лет назад в ЛНФ был разработан контроллер крейта на базе МП INTEL 8080 /1,2/. Простой адаптер позволил применение в контроллере более эффективного микропроцессора U 880 /3/. Этот вариант успешно использовался в физических измерениях /4/. Чтобы использовать все возможности системы U 880 /5,6/, была разработана новая печатная плата для контроллера на основе этой системы.

В статье приводится описание разработанного контроллера и монитора для него.

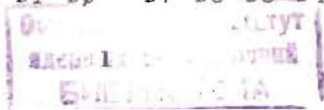
2. Описание отдельных частей контроллера (рис.1).

На МП плате расположены периферийные схемы набора U 880, а также 16 кбайт ОЗУ и 16 кбайт ППЗУ. Для управления динамическим ОЗУ используется встроенная в микропроцессор схема регенерации. В качестве адресной шины МП для связи с блоками памяти, так же как и в КЭМП /1/, используются шины КАМАК W 24+ W 17 и R 24+ R 17:

W 24	W 23	W 22	W 21	W 20	W 19	W 18	W 17
A 15	A 14	A 13	A 12	A 11	A 10	A 9	A 8
R 24	R 23	R 22	R 21	R 20	R 19	R 18	R 17
A 7	A 6	A 5	A 4	A 3	A 2	A 1	A 0

Для передачи данных и управления передачей из блоков памяти используются следующие шины КАМАК /1/:

Запись								Чтение							
W 8	W 7	W 6	W 5	W 4	W 3	W 2	W 1	R 8	R 7	R 6	R 5	R 4	R 3	R 2	R 1
D 7	D 6	D 5	D 4	D 3	D 2	D 1	D 0	D 7	D 6	D 5	D 4	D 3	D 2	D 1	D 0



Шина КАМАК

FI6

X

S1

PI

P2

P3

Шина микропроцессора

Чтение из памяти

Запись в память

Запуск операции чтения или записи

Запрос КИ

WAIT

Разрешение КИ

Для расширения адресов до 8 Мбайт используются два регистра

W9+ W12 и R9+ R12.

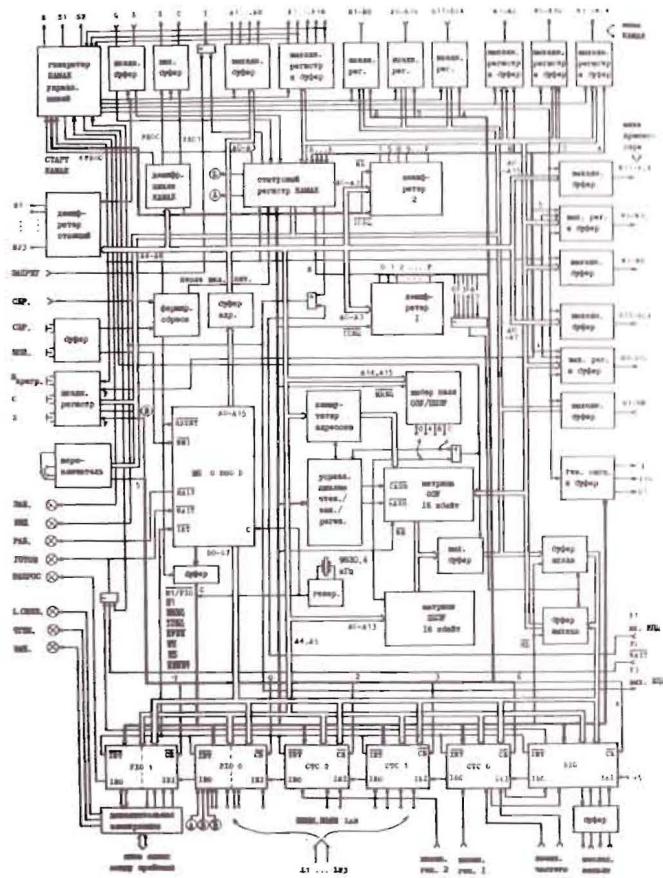


Рис.1. Блок-схема контроллера.

Список используемых в контроллере команд для управления регистрами входа и выхода, а также периферийных схем приведен в Приложении А. Дешифруются 4 младших адресных разряда, а разряды A4 и A5 используются для переключения каналов и выбора режима.

Контроллер включает в себя три схемы СТС, используемые в качестве предварительных делителей для S10, два 24-разрядных таймера и для обработки 6 IAM'ов от модулей КАМАК.

Реализация таймера из двух каналов СТС показана на рис.2.

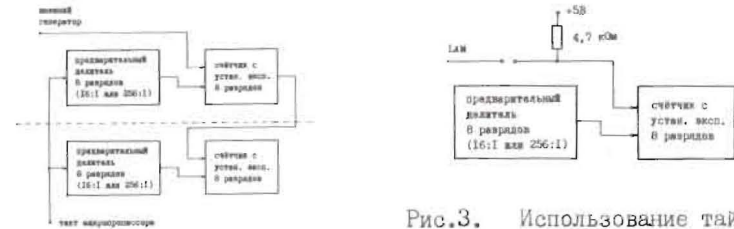


Рис.2. Блок-схема таймеров.

Рис.3. Использование таймера для выработки вектора прерывания.

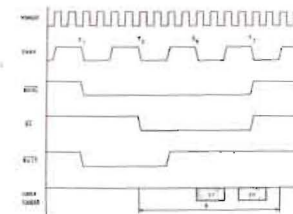


Рис.4. Временная диаграмма работы с магистралью КАМАК.

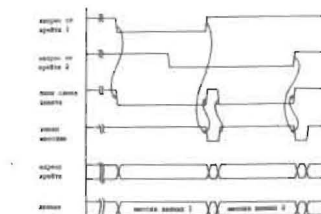


Рис.5. Временная диаграмма сигналов связи между крейтами.

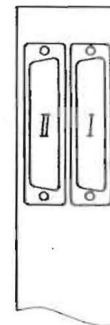


Рис.6. Расположение разъемов на задней панели.

Переход на внешний генератор производится программным способом. Так как каждый канал СТС имеет свой вектор прерывания и функция определяется программным путем, то свободные каналы СТС могут быть использованы в качестве таймера.

На рис.3 показано, как производится обработка IAM'а от модулей КАМАК с помощью схемы СТС. Ряд запросов КАМАК принимается через схему PIO 0.

Работа с блоками КАМАК и выдача сигналов Z и C выполняется так же, как и в КЭМП /1/ через запись на область старших адресов памяти.

Формат адреса

A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
1	1	1	1	1	1	1	N	N	N	N	N	A	A	A	A

N - номер станции

A - подадрес.

Код функции КАМАК должен находиться в аккумуляторе МП. В соответствующих регистрах (приложение А) находятся 24-разрядные данные КАМАК.

Сигналы Z и C генерируются при выдаче следующих адресов:
Z: FEOO (16-ный код) C: FEO1 (16-ный код).

Статусный регистр КАМАК содержит дополнительные функции, его формат приведен в приложении Б. В приложении В приведен дополнительный список команд для работы со статусным регистром.

Временная диаграмма (рис.4) показывает соотношение сигналов МП при выполнении команды КАМАК. Во время выполнения команды КАМАК МП отключается от шин КАМАК.

В контроллере крейта имеются два последовательных канала и одна 8-разрядная параллельная шина, с помощью которой осуществляется быстрая связь микро-ЭВМ нескольких крейтов через разъемы, расположенные на задней панели (назначение контактов разъемов в приложении Г). При параллельной передаче используется PIO 1 и дополнительная логика для управления приоритетами (по принципу

Daisy chain). Канал А микросхемы PIO 1 работает в двунаправленном режиме, канал Б - в режиме управления, через который выдается адрес крейта (3 разряда), с которым запрашивается связь, и разряд запроса передачи данных на шину. На рис.5 показана временная последовательность сигналов при обслуживании запросов на передачу от двух крейтов. Причем обслуживание следующего запроса на передачу производится только после окончания текущего обмена данными.

Один из последовательных каналов используется для подключения терминала, второй - для связи с ЭВМ измерительного центра через оптронную связь. Кроме того, на больших расстояниях последовательные каналы могут применяться для связи между крейтами, при полном использовании скоростных характеристик S10.

3. Конструкция контроллера

Блок занимает две станции крейта. На задней панели расположены два разъема типа РП I5-32 (рис.6) для связи с внешними устройствами по последовательному и параллельному каналам.

На передней панели расположены: переключатель номера программ, кнопка запуска номера программы, кнопка общего сброса, кнопка запуска перехода в монитор, кнопки "C" и "Z" индикатора для указания состояния МП и шины связи между крейтами; коаксиальные разъемы: "Внешний сброс", "Внешний запрет 1", "Внешний генератор 1", "Внешний генератор 2".

4. Совместимость с блоками памяти для КЭМП-7207 /1,2,3/

Из таблицы I видно, что все модули памяти работают с новым контроллером крейта, причем в блоках динамической памяти величину конденсатора C1 надо уменьшить за счет более быстрой работы МП U 880 .

Таблица 1

№ блока	Характеристика	Примечания
7229-2	ОЗУ 4 кбайт	-
7229-3	дин. ОЗУ 16 кбайт	1500 пФ → 500 пФ
7229-5	дин. ОЗУ/ППЗУ	1500 пФ → 500 пФ
7228-1	ППЗУ 4 кбайт	-
7228-2	ППЗУ 8 кбайт	-

5. Краткое описание монитора

Монитор разработан на основе программ АМСА-80/2 /7/ и системы отладки и настройки программного обеспечения для микрокомпьютеров /8/. Монитор позволяет проводить тестирование программ в режиме одной задачи с возможностью обработки прерываний.

На время ввода инструкции с терминала МП находится в состоянии запрета прерывания. Монитор поддерживает ввод/вывод от считывателя с перфоленты, терминала и мозаичного печатающего устройства DZM -180 и занимает 4 кбайт ППЗУ и ОЗУ с адреса F00BH до F0FFH. Стек начинается с адреса F00BH.

Алгоритм работы программы инициализации монитора автоматически выполняется после включения питания и приведен в таблице 2.

Переключатель номера программ при работе с монитором должен стоять в положении "0", в других положениях он указывает на номер соответствующей программы, адреса векторов которых приведены в приложении И. Векторы прерываний для остальных причин находятся в приложениях Д и Е.

Выдачей заголовка: SPN-1 MONITOR READY
MON >

монитор сообщает о своей готовности.

Таблица 2

Выдача команды Z КАМАК	
Инициализация регистров монитора	
Инициализация программируемых микросхем контроллера	
<div style="text-align: center;"> Пуск после включения питания системы? </div>	
Да	Нет
Передача таблицы векторов прерывания в ОЗУ	
Передача таблицы номеров блоков КАМАК в ОЗУ	
Установка режима прерывания (MODE 2)	
Инициализация SIO для работы с дисплеем или DZM -180	
Передача управления в зависимости от установки переключателя программ	

Команды монитора:

I. Команда КАМАК, С

CF - код функции, N - номер станции, A - подадрес, D - данные, W или R CR .

Параметры F , N , A вводятся в десятичном коде, данные - в 16-ричном, причем F и N определяются по модулю 32, A - по модулю 16 и данные по модулю 16 * 6. Данные вводятся только при выполнении команды записи. Если введен параметр R , то команда КАМАК повторяется до ввода CTRL/C . Если установлен параметр W , то команда повторяется, пока не изменится значение Q или X , или

данных (при чтении от модуля КАМАК), или введен CTRL/C с клавиатуры. Ввод команды "C" без параметров вызывает повторение ранее набранной команды КАМАК.

Дополнительно выполняются следующие команды КАМАК:

- CZ - выдача сигнала Z
- CC - выдача сигнала CLEAR
- CIS - установка сигнала INHIBIT
- CIR - сброс сигнала INHIBIT

2. Команда сравнения, E

Eaadr, eadr, caddr CR

Сравнивается содержимое ячеек памяти от aadr до eadr с содержимым ячеек памяти от caddr до caddr + eadr - aadr. В случае неравенства содержимого ячеек производится их выдача на терминал. Операция может быть прервана с помощью CTRL/C.

3. Команда распечатки данных, D

Daadr, eadr CR

По этой команде выводится на терминал содержимое ячеек памяти с aadr по eadr в 16-ричном формате. Операция может быть прервана через CTRL/C или BSC.

4. Команда занесения констант, F

Faadr, eadr, const CR

Заносится константа в ячейки памяти с aadr по eadr.

5. Команда исполнения программ, G

Gaadr, bkpt1, bkpt2 CR

По этой команде управление передается по адресу aadr с возможностью задания до двух адресов остановов. Содержания по адресам bkpt1 и bkpt2 монитор сохраняет и заменяет их командой RST ЗЭН, исполнение которой вызывает переход в монитор. Содержания всех регистров сохраняются, и в программный счетчик тестовой программы устанавливается адрес останова. Таким образом, можно продолжить выполнение программы новой командой G без указания

адреса старта. На терминале появляется сообщение ВКР> адрес останова, и монитор готов для выполнения новых команд.

6. Команда ввода данных в память, I

Iaadr, eadr CR

Данные и инструкции МП в 16-ричном коде вводятся в ОЗУ МП, начиная с адреса aadr. Признаком окончания команды является или двойное нажатие клавиши CR или достижение адреса eadr, если он указан.

7. Команда запуска программы, L

L CR

При выполнении этой команды управление передается по адресу, записанному в ячейке LNKADR.

8. Команда перемещения, M

Maadr, eadr, dadr CR

Содержимое области памяти от адреса aadr до eadr перемещается в область памяти с адреса dadr.

9. Команда программирования, P

P(1/2/B/C/P) aadr, eadr CR, где:

- I - ППЗУ емкость 1 кбайт
- 2 - ППЗУ емкость 2 кбайт
- B - предварительная проверка стирания ППЗУ
- C - проверка возможности программирования
- P - режим программирования.

10. Команда Q

Q CR - выдача каталога символических номеров модулей и реальных номеров станций КАМАК.

Qsss, nn CR, где sss - символический номер модуля,
nn - реальный номер станции КАМАК этого модуля.

Монитор позволяет работать с символическими номерами модулей.

Для формирования адреса КАМАК с помощью подпрограммы ГТСАМН предварительно необходимо занести в регистр А символический номер модуля, в регистр L - подадрес КАМАК.

11. Команда чтения с перфоленты, R

R(A/B)O= - приращение адреса на перфоленте

A - чтение перфоленты в коде ASCII (ZIOG - формат)

B - чтение перфоленты в двоичном формате

(формат РДР-II).

12. Команда замещения, S

Sadr -nn CR

После ввода команды с адресом и нажатия клавиши "Пробел" на терминал выводится содержимое этой ячейки, которое можно изменить. Ввод символа "Возврат каретки" оканчивает команду.

13. Команда входа/выхода, T

TI(nput) PORT: mm DATA: nn CR

TO(utput) PORT: mm DATA: nn CR

С помощью этой команды проверяются периферийные микросхемы и каналы входа/выхода контроллера. Номера портов приводятся в приложении А. Аналогично команде С возможно добавление параметров R и W.

14. Команда индирования регистров МП, X и Z

X/Z идентификатор регистра nn CR

По командам производится выдача и модификация содержимого двух групп регистров МП. При нажатии клавиши "Пробел" на терминал выводится содержимое регистра в 16-ричном коде, после чего возможна индификация содержимого. Ввод символа "Возврат каретки" заканчивает команду. При отсутствии идентификатора регистра на терминал выводится содержимое всех регистров МП.

15. Шаговый режим

Ввод символа "Пробел" заставляет монитор выполнить одну инструкцию программы. Начальный адрес программы задается с помощью

команды X вводом адреса в программный счетчик. После ввода каждого символа "Пробел" на терминал выводится содержимое двух групп регистров МП.

6. Заключение

Описанный контроллер крейта с микропроцессором позволяет работать без внешних блоков памяти и других специальных блоков, благодаря большой внутренней памяти и внутренним функциям интерфейса. При наличии больших систем можно использовать сравнительно большой объем внешней памяти. Микропроцессор U 880 позволяет разработать более эффективные программы, чем МП INTEL 8080. Работа по организации прерываний значительно упрощается. Монитор контроллера крейта позволяет тестирование модулей КАМАК и программ пользователей.

Приложение А

Список внутренних команд входа-выхода

16-ричный код адреса	Команда входа (IN)	16-ричный код адреса	Команда выхода (OUT)
00	регистр запросов 0: чтение распределения запросов	00	не используется
10	регистр запросов 1: чтение распределения запросов	10	не используется
20	не используется	20	регистр запросов 0: запись команд
30	не используется	30	регистр запросов 1: запись команд
01	не используется	01	регистр адресов / w9+w12/: запись в регистр

Продолжение

02	таймер 2.0: чтение счётчика таймера	02	таймер 2.0: запись команд
12	таймер 2.1: чтение счётчика таймера	12	таймер 2.1: запись команд
22	таймер 2.2: чтение счётчика таймера	22	таймер 2.2: запись команд
32	таймер 2.3: чтение счётчика таймера	32	таймер 2.3: запись команд
03	таймер 1.0 чтение счётчика таймера	03	таймер 1.0 запись команд
13	таймер 1.1 чтение счётчика таймера	13	таймер 1.1 запись команд
23	таймер 1.2 чтение счётчика таймера	23	таймер 1.2 запись команд
33	таймер 1.3 чтение счётчика таймера	33	таймер 1.3 запись команд
04	ППКПС I / SIO - канал A/ чтение буферного регистра	04	ППКПС I / SIO - канал A/ запись в буферный регистр
14	ППКПС 2 / SIO - канал B/ чтение буферного регистра	14	ППКПС 2 / SIO - канал B/ запись в буферный регистр
24	ППКПС I / SIO - канал A/ чтение статусного регистра	24	ППКПС I / SIO - канал A/ запись команд
34	ППКПС 2 / SIO - канал B/ чтение статусного регистра	34	ППКПС 2 / SIO - канал B/ запись команд
05	переключатель программ: чтение номера программы /N ^o _{пр.} = D ₂ D ₁ D ₀ , ост. раз- ряды = I/	05	регистр адресов / w 9+ w I2/ запись в регистр
06	таймер 0.0: чтение счётчика таймера	06	таймер 0.0: запись команд
16	таймер 0.1: чтение счётчика таймера	16	таймер 0.1: запись команд
26	таймер 0.2: чтение счётчика таймера	26	таймер 0.2: запись команд
36	таймер 0.3: чтение счётчика таймера	36	таймер 0.3: запись команд

Продолжение

07	связь между крейтами: чтение данных	07	связь между крейтами: запись данных
17	связь между крейтами: чтение готовности /готов - D ₇ = 1/	17	связь между крейтами запись адреса крейта и запрос адр. = D ₂ D ₁ D ₀ запрос: D ₆ = 0
27	не используется	27	связь между крейтами: запись команд I / Port A/
37	не используется	37	связь между крейтами: запись команд 2 / Port B/
08	входной регистр КАМАК: чтение данных / R I+ R 8/	08	выходной регистр КАМАК: запись данных / w I+ w 8/
09	входной регистр КАМАК: чтение данных / R 9+ R I6/	09	выходной регистр КАМАК: запись данных / w 9+ w I6/
0A	входной регистр КАМАК: чтение данных / R I7+ R 24/	0A	выходной регистр КАМАК: запись данных / w I7+ w 24/
0B	не используется	0B	статусный регистр КАМАК: селективный установ
0C	не используется	0C	статусный регистр КАМАК: селективный сброс
0D	не используется	0D	статусный регистр КАМАК: запись в регистр
0E	статусный регистр КАМАК: чтение регистра	0E	статусный регистр КАМАК: сброс отсутствия X / D ₀ /
0F	пульт управления: чтение регистра /D ₀ -Z, D ₁ -C, D ₂ -N ^o _{прогр.} ост. разр. = I/	0F	пульт управления: сброс регистра

Приложение Б
Формат статусного регистра КАМАК (СРК)

D ₇	D ₆ - D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
Отсутствие ответа X	не используется все p. = I	разрешение КПД	используется контроллером	запрет (Inhi- bit)	разрешение прер. X	Q

Приложение В

Операции с СРК

Операция	Команда	D ₇	D ₄	D ₃	D ₂	D ₁	D ₀
включение питания	-	∅	∅	∅	∅	∅	.
ручной сброс	-	∅	∅	.	∅	∅	.
сигнал Z	-	∅	∅	.	∅	∅	.
селективный установ СРК	OUT ∅B	.	↑	↑	↑	↑	↑
селективный сброс СРК	OUT ∅C	.	↑	↑	↑	↑	↑
запись в СРК	OUT ∅D	.	↑	↑	↑	↑	.
сброс отсутствия X	OUT ∅E	∅
чтение содержания СРК	IN ∅E

Приложение Г

Использование контактов разъёмов РП 15-32 на задней панели

Наименование сигналов	Разъём	Разъём	Примечания
внешн. генератор	I	∅	
SIO канал А СИГН. CTS	2		
$\overline{D0}$	3	3	данные на шине связи между крейтами
$\overline{D1}$	4	4	
$\overline{D2}$	5	5	
$\overline{D3}$	6	6	
$\overline{D4}$	7	7	
$\overline{D5}$	8	8	
$\overline{D6}$	9	9	
$\overline{D7}$	10	10	

Продолжение

Наименование сигналов	Разъём	Разъём	Примечания
SIO канал А СИГН. DCD	II		
$\overline{A0}$	I2	I2	
$\overline{A1}$	I3	I3	
$\overline{A2}$	I4	I4	
запрос	I5	I5	I-вход, II-выход
шина занята	I6	I6	
конец массива	I7	I7	
$\overline{HS1}$	I8	I8 } I9 }	сигналы синхронизации (handshake)
$\overline{HS2}$	I9		
SIO канал А СИГН. DTR	20		
SIO канал А СИГН. RTS	2I		
-6 вольт	22	22	
запрос прерывания	23	23	прер. на рег. запр. 1/В4/
вход послед. канала связи (ТТЛ)	24	24	I канал А, II канал В
+5 вольт	25	25	
выход послед. канала связи (ТТЛ)	26	26	I - канал А II - канал В
вход на оптрон	27	27(+)	
	28	28(-)	
внешний генератор	29	29	
выход через оптрон	30	∅(+)	
	3I	∅(-)	
земля	32	32	

Приложение Д.

Сводная таблица прерываний

Прерывание наимышший приоритет	Источник прерывания	Использование	Вектор прерывания (стандарт)	Примечание
0	ШПЦ1 с I (SIG-A)	связь с ЭВМ более высокого уровня	ØF Ø90H ØF Ø92H ØF Ø94H ØF Ø96H ØF Ø98H ØF Ø9AH ØF Ø9CH ØF Ø9EH	интерфейс DL II ТТМ выход до 550 кбит/с выход через ТТМ или оптрона (обычно без прерывания)
1				
2				
3	ШПЦ1 с 2 (SIG-B)	интерфейс терминала	ØF Ø98H ØF Ø9AH ØF Ø9CH ØF Ø9EH	
4				
5				
6	таймер Ø.Ø таймер Ø.1 таймер Ø.2 таймер Ø.3	делители тактов послед. к связи таймер / 24p. /	ØF ØA0H ØF ØA2H ØF ØA4H ØF ØA6H	возможен внешний генератор
7				
8				
9				
10				
11				

16

Продолжение

I	2	3	4	5
I2	таймер I.Ø таймер I.1 таймер I.2 таймер I.3 таймер 2.Ø таймер 2.1 таймер 2.2 таймер 2.3	быстрая обработка прерываний от IAM	ØF ØA8H ØF ØAAH ØF ØACH ØF ØAEH ØF ØB0H ØF ØB2H ØF ØB4H ØF ØB6H ØF ØB8H ØF ØBAH ØF ØBCH ØF ØBEH	также возможно использование в качестве таймера / I6p. /
I3				
I4				
I5	регистр запросов Ø регистр запросов I связь между крейтами	таймер / 24p. /	ØF ØB8H ØF ØBAH ØF ØBCH ØF ØBEH	возможен внешний генератор, имеется стандартная про- грамма для обработки; запись данных чтение данных
I6				
I7				
I8				
I9				
20				
21				
22				
23				

17

Разделение входных сигналов регистров запросов

Прерывание	Использование	Вектор прерывания	Примечания	
наивысший приоритет				
∅	LAM's	∅ FDD 0H	A0	
I		∅ FDD 2H	A1	
2		∅ FDD 4H	A2	
3		∅ FDD 6H	A3	
4		∅ FDD 8H	A4	
5		∅ FDD AH	A5	
6		∅ FDDC H	A6	
7		∅ FDD EH	A7	
8		∅ FDE 0H	B0	
9		∅ FD E2H	B1	
10		∅ FD E4H	B2	
11		∅ FD E6H	B3	
12		контакт 23 разъёма I	∅ FD E8H	B4
13		прерывание от кнопок на передней панели (z, с и номер программы)	∅ FD EAH	B5
14		прерывание: X - отсутствует	∅ FDECH	B6
15	прерывание: Q	∅ FDEEH	B7	
низший приоритет				

Таблица векторов программ при использовании переключателя номера программ

Номер программы	Вектор	Примечание
∅	∅ FDC 0H	для монитора
1	∅ FDC 2H	для MCB
2	∅ FDC 4H	} свободное использование
3	∅ FDC 6H	
4	∅ FDC 8H	
5	∅ FDC AH	
6	∅ FDC C H	
7	∅ FDC E H	

ЛИТЕРАТУРА

1. Елизаров О.И., Жуков Г.П., Ким Ен Нам. Труды IX Международного симпозиума по ядерной электронике, ОИЯИ, Д13-III82, Дубна, 1978.
2. Бёттге М. и др. ОИЯИ, PII-80-442, Дубна, 1980.
3. Бёттге М. и др. ОИЯИ, II-82-448, Дубна, 1982.
4. Гюнтер З. и др. ОИЯИ, II-82-530, Дубна, 1983.
5. Z80 Microcomputer Data Book . MOSTEK Corp., 1981
6. Mikroprozessorsystem der II. Leistungsklasse:
 Techn. Beschreibung CPU U 880 D. Funkwerk Erfurt, 1982
 Techn. Beschreibung PIO U 855 D. Funkwerk Erfurt, 1982
 Techn. Beschreibung SIO U 856 D. Funkwerk Erfurt, 1982
 Techn. Beschreibung CTC U 857 D. Funkwerk Erfurt, 1982
7. Beuchel T., Stareprawo A.: Single-Task-Monitor AMCA 80/2. ZIE Preprint 82-2
8. Intel MDS-800/INTELLEC MDS, Microcomputer Development System, Operators Manual, Santa Clara, California, 1978

Рукопись поступила в издательский отдел
9 июля 1984 года.

В Объединенном институте ядерных исследований начал выходить сборник "Краткие сообщения ОИЯИ". В нем будут помещаться статьи, содержащие оригинальные научные, научно-технические, методические и прикладные результаты, требующие срочной публикации. Будучи частью "Сообщений ОИЯИ", статьи, вошедшие в сборник, имеют [REDACTED] статус официальных публикаций ОИЯИ.

Сборник "Краткие сообщения ОИЯИ" будет выходить регулярно.

The Joint Institute for Nuclear Research begins publishing a collection of papers entitled *JINR Rapid Communications* which is a section of the *JINR Communications* and is intended for the accelerated publication of important results on the following subjects:

- Physics of elementary particles and atomic nuclei.
- Theoretical physics.
- Experimental techniques and methods.
- Accelerators.
- Cryogenics.
- Computing mathematics and methods.
- Solid state physics. Liquids.
- Theory of condensed matter.
- Applied researches.

Being a part of the *JINR Communications*, the articles of this new collection, [REDACTED] have the status of official publications of the JINR.

JINR Rapid Communications will be issued regularly.



Гюнтер З. и др.

11-84-482

Микропроцессорный контроллер с внутренней памятью 32 кбайт в стандарте КАМАК

Описан контроллер крейта на базе микропроцессора U 880. Блок содержит внутреннюю память 16 кбайт ППЗУ и 16 кбайт ОЗУ. Кроме того, предусмотрены 2 последовательных канала связи со скоростью передачи до 550 кбит/с. Параллельная шина позволяет связывать до 8 микропроцессорных контроллеров. Развитая система прерывания и разработанные программы облегчают пользователю работу по организации прерывания. Расширение внешней памяти микропроцессора до 8 Мбайт возможно с помощью дополнительных регистров адреса. Наличие нескольких программируемых таймеров дает широкие возможности при составлении программ пользователей.

Работа выполнена в Лаборатории нейтронной физики ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1984

Перевод О.С.Виноградовой

Günther S. et al.

11-84-482

Microprocessor CAMAC Crate-Controller with 32 kbyte Internal Memory

Intelligent crate-controller based on the U880D microprocessor is described. The module contains an internal memory of 16 kbyte EPROM and 16 kbyte RAM. Also 2 serial channels with a maximum speed of 550 kbit/s are provided. A parallel bus system allows one the direct connection of microcomputer of up to 8 crates. The powerful interrupt system of the microprocessor U880D and the supplied basic software permit convenient work with interrupts. With the help of additional address registers it is possible to extend external memory of the microcomputer up to Mbyte region. Several programmable timers provides broad possibilities for the users software.

The investigation has been performed at the Laboratory of Neutron Physics, JINR.

Communication of the Joint Institute for Nuclear Research. Dubna 1984