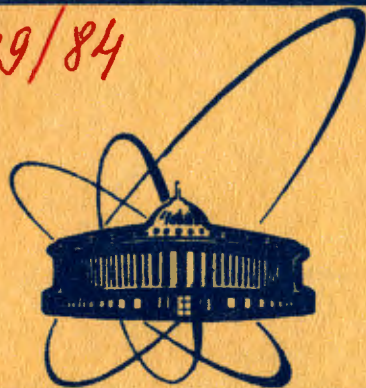


84-168

2849/84



сообщения
объединенного
института
ядерных
исследований
дубна

66 848

11-84-168

А.М.Макашкин

ПРОГРАММАТОР ПЗУ И ППЗУ
НА БАЗЕ ЭВМ ЕС-1010

1984

ВВЕДЕНИЕ

В связи с развитием микропроцессоров и микропроцессорной техники в последнее время все больше внимания уделяется использованию постоянных (ПЗУ) и перепрограммируемых (ППЗУ) запоминающих устройств. Возрастающий интерес к ним объясняется некоторыми особенностями данных устройств, среди которых:

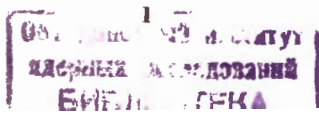
- малое время обращения;
- сохранность информации при отключенном питании;
- надежность, малая рассеиваемая мощность;
- простота использования в проектируемых устройствах.

Использование различных ПЗУ и ППЗУ для хранения постоянных программ позволяет разрабатывать микропроцессорные системы высокой производительности. ППЗУ предоставляет возможность многократного изменения информации. Эту возможность удобно использовать на этапе отладки аппаратуры. Когда процесс отладки завершен, программу, находящуюся в ППЗУ, выгодно переписать в ПЗУ. Это позволяет при необходимости существенно повысить быстродействие разрабатываемого устройства. В настоящее время промышленностью выпускаются различные типы ПЗУ и ППЗУ. Обычно эти устройства отличаются друг от друга методом внесения информации. Отсутствие удобных средств программирования ПЗУ и ППЗУ приводит к нежелательным задержкам на этапах разработки и наладки аппаратуры.

Настоящая работа преследовала цель создать на базе вычислительной машины ЕС-1010 с ее широкими программными и аппаратными возможностями программатор наиболее распространенных в настоящее время схем ПЗУ и ППЗУ (см. приложение).

Рассматриваемый программатор обеспечивает следующие возможности:

- считывание содержимого ПЗУ или ППЗУ;
- запись информации в ПЗУ или ППЗУ;
- копирование информации из ПЗУ в ППЗУ или наоборот.



Математическое обеспечение, созданное для работы с программатором, обладает хорошими диагностическими данными. Оно предоставляет возможность программирования как в диалоговом (с пультового дисплея ЕС-1010), так и в автоматическом (с подготовленной перфоленты) режиме. Идеологически программатор построен так, что при необходимости его можно адаптировать применительно к машинам СМ ЭВМ.

I. Процесс программирования одной ячейки ПЗУ и ППЗУ

Процесс программирования одной ячейки ПЗУ и ППЗУ включает в себя как запись информации в ячейку, так и считывание информации из нее для контроля. В этом случае можно выделить две относительно независимые составляющие процесса:

- аппаратная реализация программирования ячейки;
- программная реализация программирования ячейки.

Если рассматривать процесс программирования схем с точки зрения аппаратной реализации, то программирование ПЗУ принципиально отличается от программирования ППЗУ. Более того, различные типы ПЗУ и ППЗУ имеют свои особенности программирования. Все это необходимо учитывать при проектировании программатора, ориентированного на работу с широким набором микросхем. Аппаратная реализация программирования микросхем рассмотрена в следующих разделах. С программной точки зрения (т.е. для ЕС-1010) процесс программирования одной ячейки ПЗУ ничем не отличается от программирования ячейки ППЗУ. Единый алгоритм приведен на рис.1, где:

- WDO - приказ ЕС-1010, обеспечивающий задание адреса программируемой ячейки;
- WD1 - приказ, обеспечивающий выдачу информации и запуск цикла записи;
- WD2 - приказ ЕС-1010, запускающий цикл чтения;
- RDC - приказ ЕС-1010, фиксирующий окончание цикла записи или чтения;
- RD0 - приказ считывания информации из адресованной ячейки.

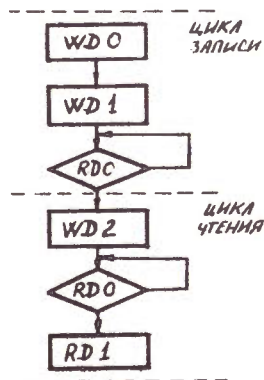


Рис.1. Обобщенный алгоритм программирования одной ячейки ПЗУ и ППЗУ.

Данный алгоритм содержит два цикла:

- цикл записи информации в адресованную ячейку;
- цикл считывания информации из этой ячейки.

В выполненной работе каждый из циклов может быть независимо задан из программы ЕС-1010. Такая структура алгоритма позволяет работать в одном из трех режимов:

- только считывание информации из адресуемой ячейки;
- только запись информации в выбранную ячейку;
- запись с проверкой записанной информации.

II. Аппаратная реализация программирования ППЗУ

Рассмотрим структурную схему блока программирования ППЗУ, приведенную на рис.2. Данная схема предоставляет возможность программирования ППЗУ как с обобщенной шиной адрес/данные, так и с разделенной шиной адреса и данных. Организационная структура блока позволяет при необходимости расширить круг программируемых микросхем.

Функциональное назначение узлов следующее:

- буфер адреса - служит для хранения адреса ячейки ППЗУ, в которую будет записана или из которой будет прочитана информация;

- буфер А - входной буфер; буфер С - выходной буфер - используются при работе с ППЗУ, имеющими обобщенную шину адрес/данные; буфера предназначены для хранения записываемой или считанной информации;

- буфер В - входной буфер; буфер D - выходной буфер - предназначены для работы с ППЗУ, имеющими разделенную шину адреса и данных;

- цифровой автомат - логическое устройство, основная цель которого - выработка управляющих сигналов, необходимых для осуществления процедур записи и чтения;

- усилители 1,2,3 - мощные цепи, работающие под управлением цифрового автомата. Они служат для выработки импульсов напряжения и тока определенных амплитуд;

- наборный регистр - регистр, находящийся на лицевой панели программатора; регистр задает один из режимов работы программатора.

Рассмотрим принципиальную схему цифрового автомата, приведенную на рис.3. Особенностью построения данной логической схемы является аппаратная реализация двух циклов:

- цикл записи, в котором информация заносится в адресованную ячейку ППЗУ;

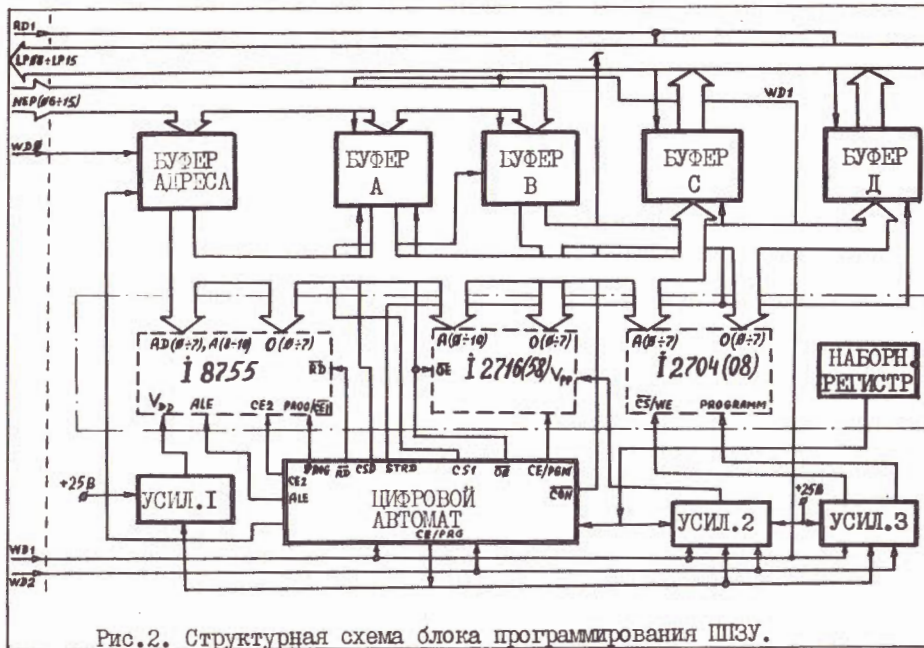


Рис.2. Структурная схема блока программирования ППЗУ.

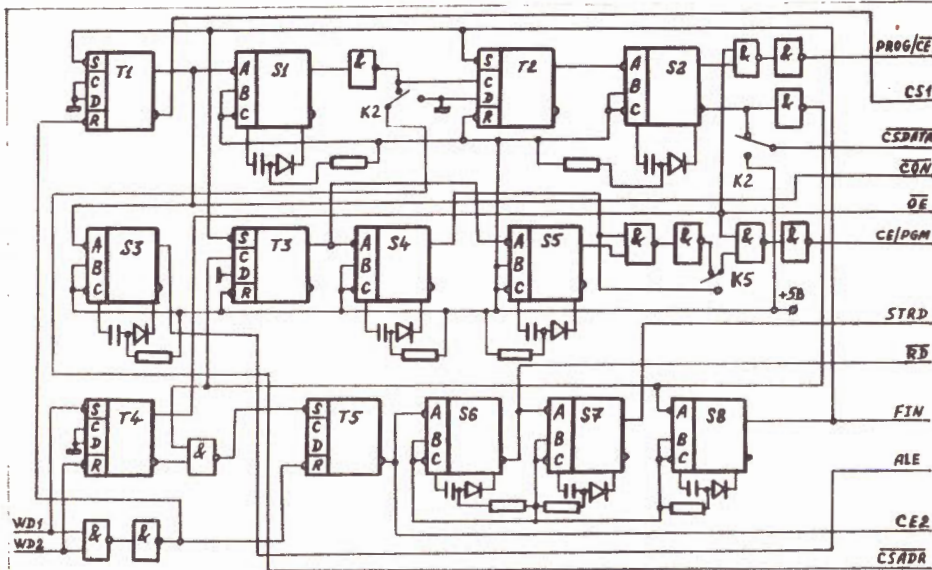


Рис.3. Принципиальная схема цифрового автомата.

- цикл чтения, в котором осуществляется считывание информации из ячейки ППЗУ.

Каждый цикл может быть независимо задан из программы EC-I/OIO (см. выше). Такой подход позволяет:

- учесть различные требования, которые предъявляются при программировании различных ППЗУ;
- быстро определять ошибки, произошедшие в процессе программирования;
- работать в различных режимах: только запись, только чтение, запись с чтением.

Остановимся более подробно на программировании ППЗУ INTEL 8755, INTEL 2704, INTEL 2708, имеющих некоторые особенности.

I. ППЗУ INTEL 8755.

По команде $WD0$ записываем в буфер адреса адрес ячейки ППЗУ, в которую необходимо записать информацию. Следующей командой $WD1$ записываем эту информацию в буфер А и этой же командой запускаем цикл записи. Данный цикл характеризуется активным состоянием линии \overline{CON} и пассивным - \overline{OE} . Сигнал \overline{CSADR} открывает буфер адреса, выставляя на общую шину адрес рабочей ячейки ППЗУ. Данный адрес фиксируется во внутреннем буфере микросхемы INTEL 8755 по сигналу ALE . Через 100 нс после закрытия буфера адреса сигнал \overline{CSDATA} совместно с \overline{OE} открывает буфер А, выставляя на общую шину информацию, подлежащую записи в ППЗУ INTEL 8755. Спустя 100 нс вырабатывается сигнал CE/PGM , управляющий работой усилителя I. Усилитель формирует мощный импульс с характеристиками: $U_H = 24,5 В$; $I_H = 300 мА$; $T_H = 50 мс$; $t_{\phi} = 0,5 мкс$.

Окончание цикла записи фиксируется сигналом FIN , переводящим линию \overline{CON} в пассивное состояние. ЭВМ EC-I/OIO командой RDO определяет этот момент и переходит к заданию следующего цикла, в качестве которого удобно выполнить цикл чтения, так как в этом случае сразу же будет обнаружена ошибка, произошедшая в процессе записи информации. Цикл считывания задается командой $WD2$. Цифровой автомат работает в этом случае аналогично описанному выше, но в силу активности сигнала \overline{OE} буфер А остается закрытым, а сигнал CE/PGM не вырабатывается. Вместо этого активизируется линия \overline{RD} , открывающая выходные шины ППЗУ INTEL 8755, информация с которых заносится в буфер С по фронту сигнала $STRD$. Сравнив записываемую и считанную информацию, EC-I/OIO либо продолжает программирование, переходя к следующей ячейке, либо (в слу-

чае несравнения) прекращает работу, информируя об этом выдачей сообщения об ошибке на пультовый дисплей ЕС-1010.

2. ПЗУ INTEL 2704, INTEL 2708

Особенностью программирования данных микросхем является наличие так называемого "программного витка". Суть его сводится к тому, что в режиме программирования необходимо осуществлять запись информации по всем адресам микросхемы (от 0 до 512 для ПЗУ INTEL 2704 и от 0 до 1024 для ПЗУ INTEL 2708). Число "программных витков" N зависит от длительности импульса t_H , подаваемого на вход "PROGRAM" микросхем по формуле:

$$N \cdot t_H \geq 100 \text{ мс.}$$

Так как эти ПЗУ имеют разделенную шину адреса и данных, то с помощью наборного регистра выбирается режим, когда буфер адреса постоянно открыт, а буфер А закрыт (см. рис.2). По команде WD1 заносим информацию, которую необходимо запрограммировать, по адресу 0000 в буфер В и этой же командой запускаем цикл записи. В этом режиме сигналы $\overline{CON} = 0$; $\overline{OE} = 1$, а по входу $\overline{CS}/\overline{WE}$ подается потенциал напряжения +12В, формируемый усилителем 3. По сигналу ALE открывается буфер В, выставляя на входы O_0-O_7 информацию, которую необходимо записать по нулевому адресу. После того, как будет возбуждена линия $\overline{CE}/\overline{PGM}$ цифрового автомата, усилитель 3 сформирует импульс программирования, подаваемый на контакт "PROGRAM". Характеристики этого импульса:

$$U_H = 25 \text{ В}; I_H = 20 \text{ мА}; t_H = 0,5 \text{ мс}; t_{\overline{\Phi}} = 1 \text{ мкс.}$$

Окончание цикла записи фиксируется сигналом FIN, переводящим линию \overline{CON} в пассивное состояние. Определив, что цикл записи по нулевому адресу закончен, ЭМ ЕС-1010 загружает в буфер адреса адрес следующей ячейки - 0001 и запускает новый цикл записи. Эта операция осуществляется до тех пор, пока не будут перебраны все адреса программируемой микросхемы. На этом заканчивается первый "программный виток". Так как $t_H = 0,5 \text{ мс}$, то число N таких витков выбрано равным 200. Окончив операцию записи, приказом WD2 сбрасываем потенциал +12 В на линии $\overline{CS}/\overline{WE}$ и затем последовательно запускаем циклы чтения, считывая каждый раз информацию в буфер D. После того как информация по всем адресам ПЗУ будет прочитана, запускается программа ЕС-1010 для сравнения записываемой и считанной информации. Результаты этого сравнения выдаются в виде сообщений на экран пультового дисплея ЕС-1010. Так как ПЗУ INTEL 2716, INTEL 2732, INTEL 2758, так же как и рассмотренные схемы INTEL 2704, INTEL 2708, имеют разделен-

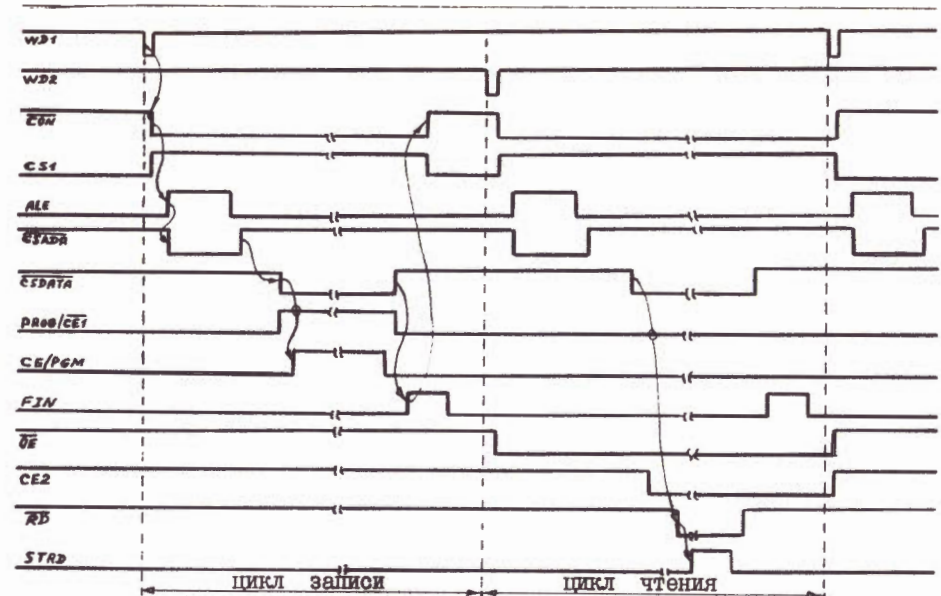


Рис.4. Последовательность сигналов цифрового автомата.

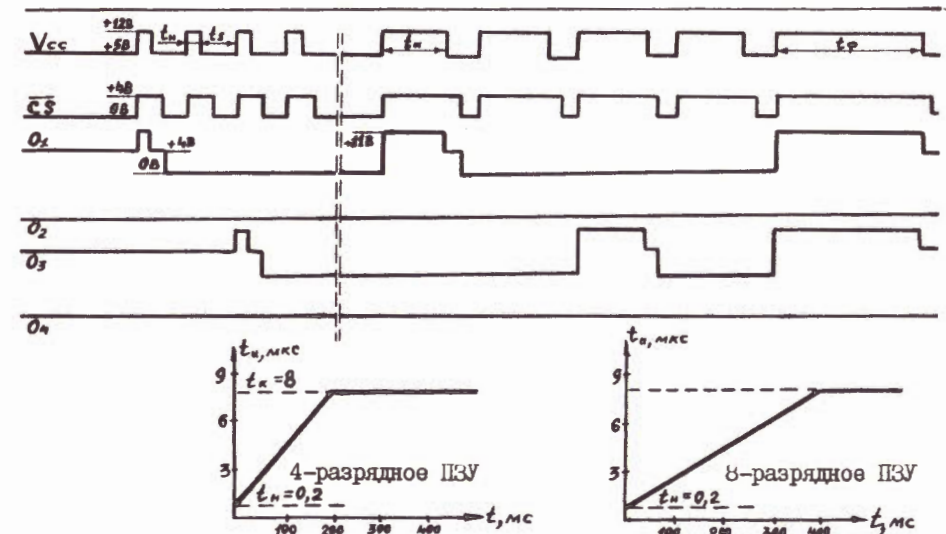


Рис.5. Временная диаграмма записи кода 0101 в одну ячейку ПЗУ.

ную шину адреса и данных, то работа цифрового автомата при их программировании аналогична уже рассмотренной. Отметим лишь, что отсутствие требования реализации "программного витка" позволяет осуществлять программирование микросхем, чередуя циклы записи и чтения для каждого записываемого байта. Это позволяет сразу же обнаружить неудачные записи и одновременно прекратить работу цифрового автомата. Кроме того, запись информации в рассматриваемые микросхемы можно осуществлять с произвольного адреса, что обеспечивает большую гибкость в работе с этими микросхемами.

III. Аппаратная реализация программирования ячеек ПЗУ

Для программирования своих ПЗУ фирма INTEL разработала единый аппаратный алгоритм, которому удовлетворяют все микросхемы серии 36. В отличие от ППЗУ, где запись информации происходит параллельным кодом, данный алгоритм разрешает в каждый момент времени осуществлять программирование только одного разряда адресуемой ячейки. Смысл программирования сводится к подаче в определенные моменты времени импульсов соответствующего напряжения и тока на входы ПЗУ, подлежащие программированию. Эти импульсы сопровождаются определенными последовательностями по шине питания V_{CC} и одному из входов выбора кристалла \overline{CS} . Для примера рассмотрим четырехразрядное ПЗУ, все биты которого в начальный момент времени находились в состоянии логической единицы. Последовательность импульсов, которую необходимо подать в этом случае для записи в какую-то ячейку кода 0101, приведена на рис.5. Из диаграммы видно, что запись информации в выбранную ячейку осуществляется за 128 циклов, причем в каждом следующем цикле длительность подаваемых импульсов возрастает по линейному закону (см. рис.5). В первом цикле длительность импульсов равна 0,2 мкс, в последнем (128 цикле) - 8 мкс. Промежуток t_g - время между импульсами, приложенными к последовательным входам, равно ≈ 300 мкс. По завершении 128-го цикла необходимо одновременно подать импульсы окончания, длительностью $t_{\Phi} = 2,5$ мс на все входы, которые подлежат программированию. Общее время записи информации в одну ячейку четырехразрядного ПЗУ составляет 215 мс, а восьмиразрядного ПЗУ - 430 мс. Данный алгоритм фирма INTEL рекомендует соблюдать, что гарантирует надежность прожигания. Структурная схема устройства, реализующая данный алгоритм программирования ПЗУ, приведена на рис.6. В нее входят следующие блоки:

- ТГ - тактовый генератор, вырабатывающий последовательность импульсов с периодом 120 нс.

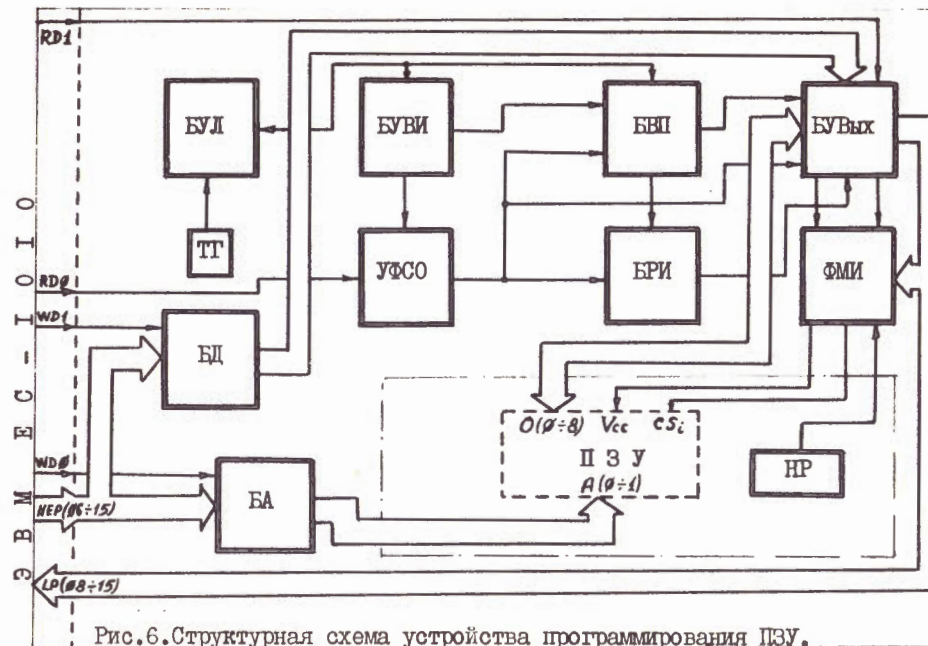


Рис.6. Структурная схема устройства программирования ПЗУ.

- БУЛ - блок управляющей логики. Он активизируется по команде $WD1$, выдаваемой ЕС-IOIO. Служит для формирования тактовых импульсов, определяющих начало и конец каждого из 128 циклов программирования некоторой ячейки. Данные импульсы управляют работой временных блоков БУВИ и БРИ.

- БУВИ - блок управления временными интервалами. БУВИ предназначен для:

а) выработки импульсов, длительность которых аппроксимирует функцию $t_H = f(\text{TIME})$ (см. рис.5);

б) фиксации окончания последнего 128-го цикла программирования адресуемой ячейки.

- БВП - блок выработки серий импульсов на входах V_{CC} и \overline{CS} .

- БРИ - блок разделения импульсов; служит для формирования последовательного кода, обеспечивающего в каждый момент времени, в любом из 128 циклов, программирование только одного разряда адресуемой ячейки.

- БУВых - блок управления выходами ПЗУ. В режиме записи информации этот блок вырабатывает последовательность импульсов на выходах (0_0-0_7) ПЗУ. В режиме чтения БУВых обеспечивает считывание информации из адресуемой ячейки по команде $RD1$.

- ФМИ - блок формирования мощных импульсов. ФМИ вырабатывает импульсы соответствующего напряжения и тока на шинах V_{CC} , \overline{CS} , ($O_0 - O_7$).

- УФС0 - узел формирования сигналов окончания. Данный блок управляет работой схемы после окончания 128-го цикла программирования. При этом:

а) вырабатываются импульсы длительностью: 2,7 мс по входу V_{CC} ; 3,2 мс по входу \overline{CS} ; 2,7 мс одновременно по всем выходам ($O_0 - O_7$), подлежащим программированию;

б) фиксируется окончание процедуры программирования данной ячейки ПЗУ, путем активации шины $LPO1$ ЕС-1010.

По команде $RD0$ ЕС-1010 опознает конец работы с данным адресом ПЗУ и переходит к считыванию информации из данной ячейки. Этот процесс осуществляется через блок БУВых по команде $RD1$ ЕС-1010.

- НР - наборный регистр, определяет тип программируемого или исследуемого ПЗУ.

- БА - буфер адреса, хранит адрес ячейки ПЗУ, которая программируется либо считывается.

- БД - буфер данных, хранит информацию, подлежащую записи по адресу, находящемуся в БА.

IV. Математическое обеспечение программатора

Для работы с данным программатором по программированию ПЗУ и ППЗУ создано математическое обеспечение, которое, базируясь на широких возможностях ЕС-1010, предоставляет пользователю быстрые и удобные методы работы с микросхемами. Работа осуществляется в диалоговом режиме с пультового дисплея ЕС-1010. Возможна работа в трех режимах:

- режим записи предоставляет пользователю возможность записи в ПЗУ или ППЗУ любого количества информации, начиная с произвольного адреса (исключение составляют схемы INTEL 2704, INTEL 2708 и их аналоги);

- режим считывания позволяет считать информацию из любой области программируемого или исследуемого ПЗУ или ППЗУ;

- режим копирования осуществляет перепись информации из ПЗУ в ППЗУ или наоборот. Данный режим работы возможен благодаря тому, что шина ввода-вывода ЕС-1010 является шестнадцатиричной, а все ПЗУ и ППЗУ имеют максимум восьмиразрядную организацию. Возможен полностью автоматический режим работы. В этом случае подготавливается перфолента, по которой находится информация, подлежащая записи.

Заключение

Программатор выполнен на универсальной плате, которая вставляется в MINIBUS ЕС-1010. Плата имеет лицевую панель, на которой размещены рабочие места для программируемых микросхем, и наборный регистр, определяющий режим работы с программатором. Схема программатора реализована на 80 микросхемах 155 серии. В настоящее время программатор находится в опытной эксплуатации.

Автор выражает благодарность В.Е.Аниховскому, Д.Н.Лошцреву, В.И.Старцеву за ценные замечания.

Приложение

Таблица программируемых ПЗУ.

Таблица программируемых ППЗУ.

Тип микро-схемы	Аналог фирмы INTEL	Информационная организация микросхемы	Тип микро-схемы	Аналог фирмы INTEL	Информационная организация микро-схемы
PT4	3601	256x4	P011	2704	512x8
PT5	3604	1024x8	P01	2708	1024x8
-	3628	1024x8	P02	2716	2048x8
-	3636	2048x8	-	2732	2048x8
-	3625	256x4	-	8755	2048x8

Литература

1. INTEL. Component data catalog, 1980.
2. Harris. Digital data book, 1981.
3. MCS-80/85TM. Family user's manual.
4. ЕС-1010. Центральный процессор ЕС-2010. Техническое описание. 270.10020 02. Видеотон, завод вычислительной техники. Будапешт, 1975.

Рукопись поступила в издательский отдел
20 марта 1984 года.

НЕТ ЛИ ПРОБЕЛОВ В ВАШЕЙ БИБЛИОТЕКЕ?

Вы можете получить по почте перечисленные ниже книги, если они не были заказаны ранее.

	Труды VI Всесоюзного совещания по ускорителям заряженных частиц. Дубна, 1978 /2 тома/	7 р. 40 к.
	Труды VII Всесоюзного совещания по ускорителям заряженных частиц, Дубна, 1980 /2 тома/	8 р. 00 к.
D11-80-13	Труды рабочего совещания по системам и методам аналитических вычислений на ЭВМ и их применению в теоретической физике, Дубна, 1979	3 р. 50 к.
D4-80-271	Труды Международной конференции по проблемам нескольких тел в ядерной физике. Дубна, 1979.	3 р. 00 к.
D4-80-385	Труды Международной школы по структуре ядра. Алушта, 1980.	5 р. 00 к.
D2-81-543	Труды VI Международного совещания по проблемам квантовой теории поля. Алушта, 1981	2 р. 50 к.
D10,11-81-622	Труды Международного совещания по проблемам математического моделирования в ядерно-физических исследованиях. Дубна, 1980	2 р. 50 к.
D1,2-81-728	Труды VI Международного семинара по проблемам физики высоких энергий. Дубна, 1981.	3 р. 60 к.
D17-81-758	Труды II Международного симпозиума по избранным проблемам статистической механики. Дубна, 1981.	5 р. 40 к.
D1,2-82-27	Труды Международного симпозиума по поляризационным явлениям в физике высоких энергий. Дубна, 1981.	3 р. 20 к.
P18-82-117	Труды IV совещания по использованию новых ядерно-физических методов для решения научно-технических и народнохозяйственных задач. Дубна, 1981.	3 р. 80 к.
D2-82-568	Труды совещания по исследованиям в области релятивистской ядерной физики. Дубна, 1982.	1 р. 75 к.
D9-82-664	Труды совещания по коллективным методам ускорения. Дубна, 1982.	3 р. 30 к.
D3,4-82-704	Труды IV Международной школы по нейтронной физике. Дубна, 1982.	5 р. 00 к.
D2,4-83-179	Труды XV Международной школы молодых ученых по физике высоких энергий. Дубна, 1982.	4 р. 80 к.
	Труды УШ Всесоюзного совещания по ускорителям заряженных частиц. Протвино, 1982 /2 тома/	11 р. 40 к.
D11-83-511	Труды совещания по системам и методам аналитических вычислений на ЭВМ и их применению в теоретической физике. Дубна, 1982.	2 р. 50 к.
D7-83-644	Труды Международной школы-семинара по физике тяжелых ионов. Алушта, 1983.	6 р. 55 к.
D2,13-83-689	Труды рабочего совещания по проблемам излучения и детектирования гравитационных волн. Дубна, 1983.	2 р. 00 к.

Заказы на упомянутые книги могут быть направлены по адресу:
101000 Москва, Главпочтамт, п/я 79
Издательский отдел Объединенного института ядерных исследований

Маканькин А.М.

11-84-168

Программатор ПЗУ и ППЗУ на базе ЭВМ ЕС-1010

Рассматривается программатор для работы с наиболее распространенными интегральными ПЗУ и ППЗУ. Программатор выполнен на базе ЭВМ ЕС-1010. Приводится схемная реализация программирования различных ПЗУ и ППЗУ. Обсуждаются вопросы математического обеспечения программатора.

Работа выполнена в Лаборатории вычислительной техники и автоматизации ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1984

Перевод О.С.Виноградовой

Makankin A.M.

11-84-168

PROM and EPROM Programmers for ES-1010 Computer

Programmer for work with the widely used PROM and EPROM integral circuits is considered. This programmer is designed on the base of ES-1010 computer. Scheme realization of different PROM and EPROM programming is presented. The problems of programmer software are discussed.

The investigation has been performed at the Laboratory of Computing Techniques and Automation, JINR.

Communication of the Joint Institute for Nuclear Research. Dubna 1984