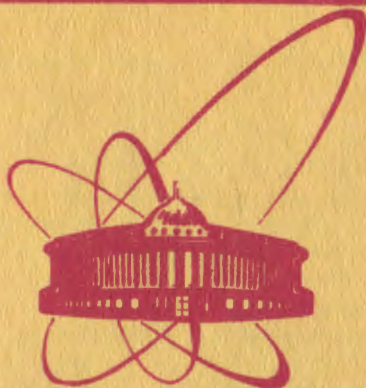


9/vi-80

+



Объединенный
институт
ядерных
исследований
Дубна

2537/2-80

11-80-73

Я.М.Даматов, Н.М.Никитюк, Т.Ф.Сапожникова,
Р.Шюслер

МИКРОПРОЦЕССОРНЫЙ КОНТРОЛЛЕР М-16

Направлено в журнал "Электронная промышленность"

1980

Описывается 16-разрядный микропроцессорный контроллер /МПК/ М-16, выполненный на основе микропроцессора типа К584ИК1. Данный микропроцессор является представителем семейства микропроцессоров секционированного типа /МПС/ ^{1/1}. Характерными особенностями МПС являются:

- широкий диапазон применения, начиная с использования в простейших 4-разрядных процессорах для выполнения арифметических и логических операций и вплоть до использования в многоразрядных процессорах с длиной машинного слова 16 или даже 32 разряда;

- возможность микропрограммного управления, позволяющая пользователю конструировать себе из микропрограмм тот набор команд, который наиболее подходит для его конкретной задачи.

Это выгодно отличает данное семейство МПС от семейства микропроцессоров с фиксированным набором команд.

Вопрос тестирования МПС К584ИК1 рассмотрен в работе ^{1/2/}.

МПК выполнен в стандарте КАМАК и предназначен для работы в распределенной системе централизованного типа для автоматизации физического эксперимента. В функции М-16 входит сбор данных от локальных объектов, предварительная обработка, фильтрация массивов информации и передача их для дальнейшей обработки в головную ЭВМ.

16-РАЗРЯДНЫЙ МИКРОПРОЦЕССОРНЫЙ КОНТРОЛЛЕР

На рис.1 изображена блок-схема М-16, который состоит из центрального процессора, оперативного запоминающего устройства, логики обработки прерывания и пульта оператора.

1. Центральный процессор

Центральный процессор /ЦП/ М-16 является процессором с микропрограммным управлением и делится на три основные части: блок обработки информации, микропрограммное управляющее устройство и память микрокоманд.

Блок обработки информации содержит 4-разрядные МПС, которые совместно со схемой быстрого переноса, схемой выработки флажков регистра состояния /перенос, переполнение, нулевой и отрицательный результаты операции/ образуют устройство для параллельной обработки 16-разрядной информации.

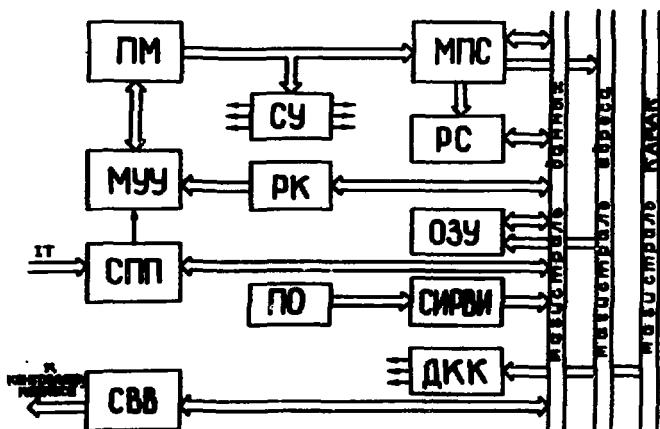


Рис.1. Блок-схема М-16. ПМ - память микрокоманд, МУУ - микропрограммное управляющее устройство, СПП - схема приоритетного прерывания, СВВ - схема ввода-вывода, СУ - схема управления, РК - регистр команд, ПО - пульт оператора, МПС - микропроцессорные секции, РС - регистр состояний, ОЗУ - оперативное запоминающее устройство, СИРВИ - система индикации и ручного ввода информации, ДКК - дешифратор команд КАМАК.

1.1. Микропрограммное управление

В состав схемы микропрограммного управления М-16 /рис.2/ входят микропрограммное управляющее устройство и память микрокоманд.

Микропрограммное управляющее устройство /МУУ/ предназначено для формирования начальных адресов микропрограмм и определения адреса следующей микрокоманды. Начальный адрес микропрограммы находится в памяти микропрограммных адресов /ПМА/ по адресу, который, как правило, является кодом микрокоманды /за исключением начального адреса микропрограммы обработки прерываний, который находится по фиксированному адресу ПМА/. Последующие адреса в микропрограмме выбираются либо из регистра микроадресов /РМА/, либо из стека /СР/, либо из адресного поля выполняемой микрокоманды.

Восьмиразрядный код операции с выхода регистра команд /РК/ через мультиплексор /М/ подается на адресные входы ПМА. Управление М осуществляется схемой управления /СУ1/, на вход которой поступает либо код команды с РК, либо признак прерывания IT.

На рис. 3 представлена временная диаграмма работы МУУ. По сигналу 4 адресная информация от одного из четырех источников заносится в схему мультиплексирования и адресный регистр /МАР/. В соответствии с адресом, содержащимся в МАР, из ПМ выбирается микрокоманда, которая по сигналу 2 заносится в регистр микрокоманды /РМК/. Часть кодового слова микрокоманды из РМК поступает на схему управления /СУ2/ для выработки управляющих сигналов для РМА, СР и МАР /сигналы 4,6,7,8,9,10/.

Формирование начальных адресов микропрограмм и определение адреса следующей микрокоманды осуществляется с помощью 12 инструкций ветвления /табл.1/. Среди них есть инструкции добавления единицы к текущему адресу /инкремент/, инструкции с запоминанием и без запоминания следующего адреса в стеке, инструкции, включающие работу со счетчиком циклов /см. ниже/ и прочие. Четыре инструкции ветвления из 12 работают в зависимости от восьми условий перехода. В качестве условий используются проверка на ноль слова с шины вывода данных /ШВД/, знаковых разрядов информационных потоков внутри МПС перед входом в АЛУ, младшего рабочего регистра расширения аккумулятора /регистра Е/, а также проверка наличия сигнала переноса и переполнения. Например, инструкцию ветвления BSR/C можно интерпретировать следующим образом: при выполнении условия перехода инкрементированный адрес /A+1/ запоминается в стеке, а адрес

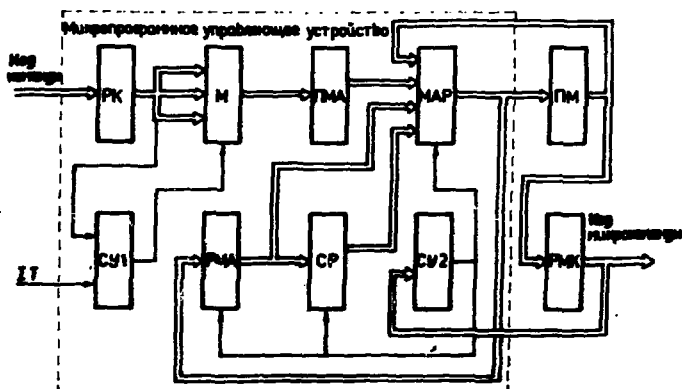


Рис. 2. Функциональная схема микропрограммного управления. РК - регистр команд, М - мультиплексор, ПМА - память микропрограммных адресов, МАР - мультиплексор и адресный регистр, ПМ - память микрокоманд, СУ1, СУ2 - схемы управления, РМА - регистр микроадресов, СР - стековый регистр, РМК - регистр микрокоманды.

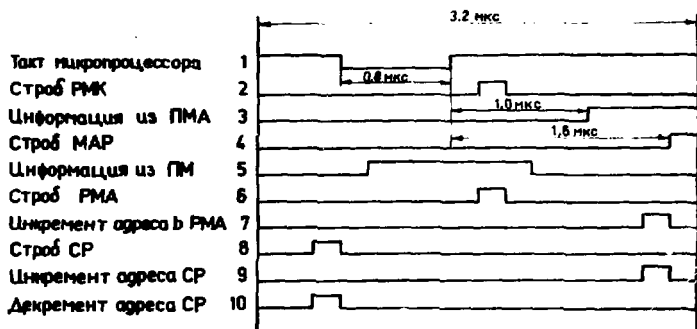


Рис. 3. Временные диаграммы работы микропрограммного управляющего устройства.

следующей микрокоманды /А/ берется из адресного поля текущей микрокоманды. Если же условие перехода не выполняется, адрес следующей микрокоманды либо остается без изменения /А/, либо инкрементируется /А+1/ в зависимости от того, равно ли нулю содержимое счетчика циклов или нет. Применение инструкции JM1 позволяет сэкономить объем памяти микрокоманд, так как она реализует обращение к ячейке с адресом 001_{16} , в которой хранится часто повторяющаяся микрокоманда "Подготовка и выбор следующей команды".

Память микрокоманд /ПМ/ предназначена для хранения микропрограмм и используется в качестве управляющей памяти М-16. На рис. 4 представлен формат 32-разрядного слова ПМ.

Выбор стратегии кодирования слова ПМ определяет такие основные характеристики микропрограммного управления, как быстродействие, аппаратные и программные затраты, надежность и другие ^{13/}. Применение в данном устройстве принципа кодирования совместимых полей микрооперации, максимального и унитарного кодирования разрядов слова ПМ является выражением компромисса между быстродействием устройства и аппаратными затратами.

Сущность унитарного кодирования состоит в том, что для каждой микрооперации /МО/ выделяется разряд в подсегменте операции. При максимальной избыточности по аппаратуре такое кодирование обеспечивает максимальный параллелизм реализации всего набора МО и позволяет применять микрокоманды с произвольным сочетанием наборов МО. Способ максимального кодирования предполагает представление подсегмента операций в виде избыточного двоичного кода. Для кодирования совместимых полей МО характерна совместимость подмножеств, в которые эти МО входят.

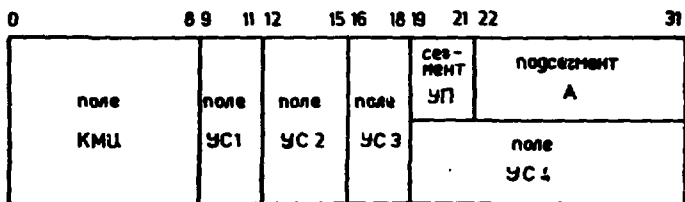


Рис. 4. Формат микрокоманды. КМИ - код микроинструкции, УС1, УС2, УС3, УС4 - управляющие сигналы, УП - условия перехода, А - адрес.

Слово ПМ состоит из сегмента условий перехода /УП/ и сегмента управляющих сигналов, который разделяется на подсегмент адресов /А/ и подсегмент операции, который, в свою очередь, содержит поле кода микроинструкции /КМИ/ и поле управляющих сигналов 1 /УС1/ для микропроцессора, поле управляющих сигналов 2 /УС2/ для МУУ и поля управляющих сигналов /УС3, УС4/ для функциональных узлов М-16.

Разряды КМИ максимально закодированы и предназначены для выбора одной из 459 микроинструкций микропроцессора К584ИК1. Унитарно закодированные разряды УС1 содержат входные управляющие сигналы переноса данных из арифметико-логического устройства /АЛУ/ и счетчика команд, сигнал управления для выбора источника адресной информации внутри микропроцессора. При помощи максимально закодированных разрядов поля УС2 выбирается одна из 12 инструкций ветвления МУУ /см. табл.1/. Разряды поля УС3 унитарно закодированы и предназначены для разрешения выработки тактового сигнала МПС, разрешения запоминания сигналов "Переполнение и перенос АЛУ". Кроме того, поле УС3 содержит разряд, который определяет, какое из совместимых полей, УП и А или УС4, должно функционировать. В табл.2 показаны значения унитарно кодированных разрядов поля УС4. По сигналу "Чтение содержимого" код младшего байта команды выбирает один из 5 регистров /табл.3/ М-16, из которого считывается информация. По сигналу "Запись в регистр" выбирается регистр, в который необходимо записать данные. По сигналу "Выбор регистра общего назначения /РОН/ МПС" с помощью кода младшего байта команды выбирается один из 7 регистров МПС. В табл.4 показано назначение разрядов сегмента УП. Подсегмент А содержит адресную информацию для выбора следующей микрокоманды.

Таблица 1

№№	Обозначение	Выполнение условия перехода	Следующий адрес	Функция стека	Показания счетчика циклов
I.	<i>INC</i>	-	$A + I$	нет	-
2.	<i>BLT</i>	да	A_c	чтение	-
		нет	$A + I$	нет	-
3.	<i>POP</i>	-	A_c	чтение	-
4.	<i>BSR</i>	да	A_p	запись $A+I$	-
		нет	$A + I$	нет	-
5.	<i>PLP</i>	-	$A + I$	запись A	-
6.	<i>BRT</i>	да	A_p	нет	-
		нет	$A + I$	нет	-
7.	<i>RST</i>	-	A_m	нет	-
8.	<i>JMP</i>	-	A_p	нет	-
9.	<i>JMP/s</i>	-	A_p	запись $A+I$	-
10.	<i>INC/c</i>	-	A	нет	$\neq 0$
		-	$A + I$	нет	$= 0$
11.	<i>BSR/c</i>	да	A_p	запись $A+I$	-
		нет	A	нет	$\neq 0$
			$A + I$	нет	$= 0$
12.	<i>JM1</i>	-	I	нет	-

- Примечание: 1. A - адрес, по которому выбрана последняя микрокоманда.
 2. A_p - адрес перехода, взятый из адресного поля микрокоманды.
 3. A_m - адрес перехода по содержимому ПМА.
 4. A_c - адрес, взятый из стека.

Таблица 2

Поле управляющих сигналов 4	
№ разряда	Функция
19	Резерв
20	Выбор РОН в МПС
21	Запуск команды КАМАК (NAF)
22	Запись в адресный регистр ОЗУ
23	Запись младшего байта команды в РК
24	Запись в регистр
25	Запись в ОЗУ
26	Запись команды КАМАК (NAF)
27	Запись старшего байта команды в РК
28	Чтение младшего байта команды
29	Чтение содержимого регистра
30	Чтение содержимого ОЗУ
31	Чтение содержимого МПС

2. Оперативное запоминающее устройство

Оперативное запоминающее устройство /ОЗУ/ предназначено для хранения команд и данных. Текущий адрес для обращения к ОЗУ задается с адресной магистрали. Шестнадцать шин данных, 16 шин адресов вместе с шинами для передачи служебных сигналов образуют дополнительную магистраль М-16, посредством которой возможно обращение к внешнему ОЗУ общей емкостью до 64К 16-разрядных слов.

Таблица 3

16-ричный код младшего байта РК	Активный разряд поля УСЧ	Назначение
01	24	Запись в регистр маски
	29	Чтение регистра передней панели
02	24	Запись в регистр прерывания
	29	Чтение регистра прерывания
04	24	Сброс регистра прерывания
	29	Чтение регистра маски
08	24	Запись в регистр состояния
	29	Чтение состояния
10	24	Запись сигнала запроса (LAM)
20	24	Запись в буферный регистр

После обращения к ОЗУ прочитанное слово предварительно заносится в регистр команд. Информация в младших восьми разрядах регистра команд является либо параметром, либо адресом, либо определяет число циклов, а сам регистр в последнем случае играет роль счетчика циклов.

3. Временные характеристики М-16

В блоке М-16 используется конвейерный способ выборки и обработки команд. В соответствии с кодом команды, который появляется на выходе ОЗУ, из ПМА извлекается начальный адрес микропрограммы. В ходе исполнения текущей микропрограммы подготавливается следующая команда. На рис. 5 приведены временные соотношения, характеризующие работу блока. Длительность выполнения команды определяется числом микрокоманд /циклов/,

Таблица 4

Код разрядов			Назначение
19	20	21	
0	0	0	Выходная информация на шинах данных МПС равна нулю
1	0	0	Выходная информация на шинах данных МПС не равна нулю
0	1	0	Младший разряд регистра расширения МПС равен единице
1	1	0	Наличие переполнения
0	0	1	Отсутствие выходного переноса АЛУ
1	0	1	Наличие выходного переноса АЛУ
0	1	1	Знаковый разряд информационного потока А в МПС равен нулю
1	1	1	Знаковый разряд информационного потока В в МПС равен нулю

входящих в состав микропрограммы обработки соответствующей команды. Время выполнения микрокоманды составляет 3,2 мкс.

Синхронизация работы всех функциональных узлов блока осуществляется с помощью схемы управления /СУ/ /см. рис.1/. Частота тактовых импульсов, вырабатываемых СУ, стабилизирована кварцем и равняется 5 МГц.

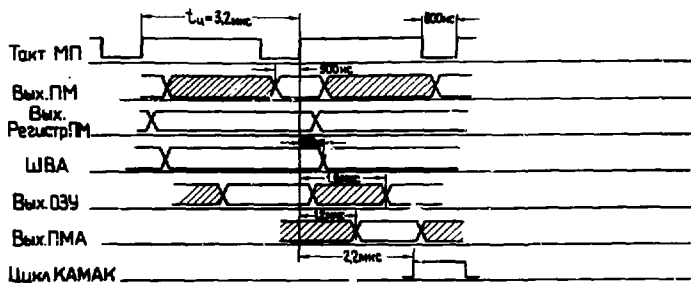


Рис. 5. Временные соотношения работы блока.

4. Система прерываний

В блоке предусмотрено восемь линий прерываний /как внутренних, так и внешних/, которые организованы по приоритетному принципу. В М-16 можно выделить три основных типа прерываний:

- программируемые прерывания;
- прерывания по сбоям;
- внешние прерывания.

При помощи программируемого прерывания можно инициировать любой уровень прерывания. Кроме того, любой из уровней может быть программно маскирован и сброшен.

Прерывания по сбою М-16 могут возникнуть в процессе выполнения программ. Предусмотрено возникновение прерываний по следующим причинам:

- переполнение при выполнении арифметических операций с фиксированной запятой;
- неправильная адресация, когда адрес обращения выходит за пределы ОЗУ;
- возникновение ошибки четности.

Внешние прерывания для М-16 могут исходить от головной ЭВМ, блоков КАМАК и от оператора М-16 /с пульта/. При поступлении сигнала прерывания с более высоким приоритетом по сравнению с текущим происходит непосредственное обращение к ПМА по адресу 80₁₆, в котором хранится начальный адрес микропрограммы обработки прерывания. Физическое прерывание программы происходит после завершения текущей команды. Для запоминания содержимого программных регистров предусмотрен программный стек.

ЛИТЕРАТУРА

1. Белоус А.И. и др. Универсальный четырехразрядный микропроцессор. "Электронная промышленность", 1977, №5, с.55-57.
2. Даматов Я.М., Саложникова Т.Ф., Шюслер Р. ОИЯИ, P11-12005, Дубна, 1978.
3. Кравцов Л.Я., Черницкий Г.И. Проектирование микропрограммных устройств управления. "Энергия", Л., 1976.

Рукопись поступила в издательский отдел
1 февраля 1980 года.