

ОБЪЕДИНЕННЫЙ ИНСТИТУТ ЯДЕРНЫХ ИССЛЕДОВАНИЙ

10-96-467

На правах рукописи
УДК 519.688:681.3.012:539.1.05

А-465

АЛЕКСАНДРОВ
Игорь Николаевич

МЕТОДЫ МОДУЛЯРНОЙ АЛГЕБРЫ
И КОНВЕЙЕРНЫЕ ВЫЧИСЛЕНИЯ
В ТРИГТЕРНЫХ АЛГОРИТМАХ
ЭКСПЕРИМЕНТОВ НА LHC

Специальность: 05.13.16 — применение вычислительной
техники, математического моделирования и математических
методов для научных исследований

Автореферат диссертации на соискание ученой степени
кандидата физико-математических наук

Дубна 1996

Работа выполнена в Лаборатории вычислительной техники и автоматизации Объединенного института ядерных исследований, г. Дубна.

Научные руководители: кандидат технических наук
Котов Владислав Михайлович

доктор технических наук
Никитюк Николай Михайлович

Официальные оппоненты: доктор физико-математических наук
Иванченко Иосиф Моисеевич

кандидат технических наук
Сытин Александр Николаевич

Ведущая организация: Московский радио-технический институт
Российской Академии наук

Защита диссертации состоится "____" _____ 1997 года в _____ час.
_____ мин. на заседании Диссертационного совета Д047.01.04 при Лаборатории вычислительной техники и автоматизации Объединенного института ядерных исследований по адресу: 141980, г. Дубна Московской области.

С диссертацией можно ознакомиться в библиотеке ОИЯИ.

Автореферат разослан "____" _____ 1996 г.

Ученый секретарь
Диссертационного совета
кандидат физико-математических наук
Иванченко
Зинаида Мионовна

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

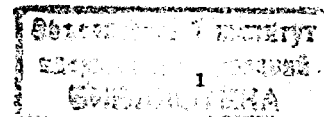
Актуальность проблемы. Создание и совершенствование ускорителей на встречных пучках сопровождается увеличением объемов и интенсивности поступления данных, которые необходимо обрабатывать в режиме реального времени. В связи с этим возрастает жесткость требований по быстродействию, надежности, гибкости и дешевизне компонентов систем сбора и обработки физических событий, триггерных систем и алгоритмов, реализующих предварительный отбор полезных событий.

В настоящее время ведутся интенсивные исследования по созданию, моделированию, выбору и апробации процессоров, гибких логических устройств, коммутационной среды и алгоритмов триггерных систем для экспериментов ATLAS и CMS на большом адронном коллайдере (LHC) в ЦЕРН. При этом возникают сложные проблемы в разработке и выборе конфигурации гибридных программно - аппаратных средств обработки, в которых в едином блоке должны работать процессоры общего назначения и конвейерные процессоры параллельной обработки данных, реализуемые в сверхбольших интегральных схемах (СБИС). Таким образом, актуальной становится задача разработки специальных параллельных алгоритмов, в том числе алгоритмов для синтеза гибких логических модулей, и программного обеспечения для обработки данных в такой распределенной вычислительной системе.

Особое место в создании вышеуказанных систем занимают проблемы коммутирования данных. Современные системы сбора данных и предварительного отбора событий представляют из себя сложную иерархическую систему, в которой одновременно работают многие сотни разнотипных процессоров, распределенных памяти и устройств ввода - вывода. Поэтому разработка быстрой, надежной и экономичной коммутационной среды для систем обработки данных активно ведется ЦЕРН при подготовке проектов для LHC, что подтверждает актуальность исследований в этой области.

Целью диссертационной работы является разработка методики и алгоритмов параллельных конвейерных вычислений в триггерных системах установки ATLAS на LHC, синтеза в этих целях гибких быстрых логических модулей и адаптивных комбинаторных переключателей. Показать, что применение данной методики для создания программно - аппаратного обеспечения мюонного триггера второго уровня установки ATLAS позволяет производить обработку ожидаемых на LHC потоков данных.

Научная новизна. Предлагаемые в диссертационной работе методы являются новыми и расширяют область применения аппарата модулярной алгебры и новых технологий СБИС на потоковую обработку данных в системах сбора и обработки физических событий.



Разработана методика и алгоритмы для параллельных конвейерных вычислений в мюонном триггере установки ATLAS при обработке трековой информации мюонного детектора на дрейфовых трубках высокого давления.

Предложены методы синтеза гибких логических модулей на основе переключаемых функций в полях Галуа, разработана методика выбора порядка поля в зависимости от обрабатываемых входных данных, алгоритмы синтеза модулей для неполностью определенных логических функций и функций с разрядностью входных переменных, превышающей разрядность значений функций.

Предложен новый тип однокаскадных адаптивных комбинаторных переключателей, способных параллельно переключать потоки информации из n входов на m выходов с возможным изменением адресов передачи в темпе поступления входных данных. Разработаны методы построения переключателей, использующих операции в полях Галуа, а также переключатели, способные корректировать ошибки возникающие при передаче адресов получателей.

Практическая ценность. Предложенные методы и алгоритмы использованы при вычислении поперечного импульса мюона и создании полного алгоритма обработки для прототипа мюонного триггера второго уровня в автономном режиме установки ATLAS LHC. На основе предложенных методов и алгоритмов разработано программное обеспечение для синтеза гибких логических модулей, получены схемы конкретных устройств. Синтезирован переключатель с пропускной способностью 1.6 Гбит/сек для использования в составе прототипа. Показана возможность создания нового типа распределенной памяти, использующей чисто комбинационные операции в ее активной части. Коммутаторы могут применяться в качестве базовых элементов в коммутационных сетях.

Апробация работы. Основные результаты работы докладывались на международных конференциях: "Аналитические вычисления на ЭВМ и их применение в теоретической физике" (Дубна, ОИЯИ, 1985г.), "The Rhine Workshop on Computer Algebra" (Карлсруэ, Германия, 1994г.), "Real Time Data'94" (Дубна, ОИЯИ, 1994г.), "ESONE Real Time Data'95" (Варшава, Польша, 1995 г.); на научных семинарах Лаборатории вычислительной техники и автоматизации, Лаборатории ядерных проблем; докладывались на совещаниях "ATLAS week" (ЦЕРН, Женева, Швейцария).

Публикации. По материалам диссертации опубликовано 10 печатных работ, список которых приведен в конце автореферата.

Объем и структура диссертации. Диссертация состоит из введения, трех глав, разбитых на параграфы, заключения, приложения, списка литературы из 70 наименований. Объем основного текста диссертации - 100 страниц, включая 22 рисунка.

СОДЕРЖАНИЕ РАБОТЫ

Во **введении** дан обзор литературы по рассматриваемой теме, кратко раскрыто содержание диссертации, даны постановка задачи и ее актуальность, сформулированы цели и задачи диссертационного исследования, показаны его новизна и практическая ценность.

Создаваемая на LHC установка ATLAS, предназначенная для поиска редких физических событий, будет представлять из себя сложнейшую систему торoidalной формы весом 7000 тонн, радиусом 11 метров и длиной 42 метра, содержащую только в мюонном детекторе сотни тысяч каналов регистрации. Планируемая частота возникновения событий на LHC равна 40 МГц, то есть каждые 25 нс из детектора будет поступать на обработку до 1 Мб данных. Анализ таких объемов информации невозможен без работы триггерной системы, задачей которой является предварительный отбор полезных физических событий в режиме реального времени на основе упрощенных алгоритмов обработки данных. Диссертационное исследование проводилось в рамках работ по созданию мюонной триггерной системы установки ATLAS, предназначенной для поиска треков в мюонном детекторе на управляемых трубках высокого давления (MDT) и измерения поперечного импульса мюона. Триггерная система ATLAS включает в себя три уровня. На первом уровне обрабатываются данные, поступающие из всех областей детектора с частотой 40 МГц, общее время обработки 1-2 мкс. На этом уровне активно используются гибкие логические устройства, работающие параллельно в конвейерном режиме. Помимо жестких требований на быстрдействие, обязательным свойством таких устройств должна быть гибкость, то есть возможность настройки их в зависимости от изменения входных параметров. В связи с этим в диссертационном исследовании была поставлена и решена задача разработки алгоритмов для синтеза быстрых и гибких универсальных логических модулей.

Целью обработки данных на первом уровне триггера является поиск так называемых областей интереса (ROI - region of interest), то есть параметров тех областей детектора, в которых обнаружены признаки появления полезных физических событий. Ожидаемая частота событий на выходе первого уровня составляет величину порядка 100КГц, поэтому продолжительность обработки на втором уровне триггера уже несколько миллисекунд. На втором уровне триггера обрабатываются данные только из ROI, параметры которых получены на предыдущем уровне. При этом возникают сложные задачи коммутации данных, так как они находятся в различных буферах ввода - вывода. В одном и том же локальном процессоре в разное время должны обрабатываться данные из произвольного буфера или заданного множества таких буферов. При выборе коммутационных средств для LHC будут широко использоваться промышленные разработки средств коммутации, хотя в отдельных блоках систем сбора и обработки событий предполагается использование специальных разработок. Одним из основных элементов всех протоколов коммутационной среды является

переключатель. Известны 3 основных принципа построения таких коммутирующих устройств: многокаскадные коммутаторы на основе 2×2 переключателя, использование двухпортовых памятей и мультиплексирование. Все эти подходы имеют свои преимущества и недостатки. Например, с ростом n при построении $n \times n$ переключателей на базе каскадов переключателя 2×2 существенно увеличиваются задержки, при мультиплексировании необходим адрес передатчика информации, что не всегда удобно, в двухпортовой памяти объем управляющей электроники растет по степенному закону при увеличении шкалы коммутации. Поэтому исследования в данной области продолжают, и вопрос о выборе конкретных технологий для применения в экспериментах на LHC остается открытым. В данном диссертационном исследовании предложен метод построения адаптивного комбинаторного переключателя, использующего в схеме коммутирования только адреса приемников, таким образом, отсутствует необходимость подавать на входы переключателя адреса источников передачи данных.

Одной из основных функций мюонного триггера второго уровня является опознание трека мюона. Построение параллельных алгоритмов напрямую зависит от специфики данных, поступающих на обработку, то есть от устройства самого мюонного детектора. Мюонный детектор установки ATLAS строится на основе трубок MDT различной длины (от 2 до 6 метров) диаметром 3 см. Позиция частицы (в дальнейшем - отсчет) внутри трубки определяется временем дрейфа наведенных электронов к анодной проволочке, расположенной в центре трубки. Существенной особенностью данных является знаковая неопределенность, необходимо определять: с какой стороны от центра трубки дрейфовали электроны, давшие сигнал отсчета в MDT. Трубки MDT слоями компонуются в мюонные камеры, сначала плотно, в шахматном порядке, размещаются по 3 слоя трубок, затем на расстоянии порядка 30-50 см еще по 3 слоя. Формообразующей компоновкой мюонных камер является тороид. В направлении возрастания радиуса формообразующего тороида располагаются по 3 мюонные камеры: внутренняя - на расстоянии порядка 5 метров от центральной оси детектора, затем средняя и внешняя с зазором порядка 2.5-3 метров между ними. В проекции ϕ детектор разбит на 8 секторов, длины трубок подобраны в соответствии с этой разбивкой. Вдоль оси z , совпадающей с главной осью формообразующего тороида, каждая камера содержит от 30 до 70 трубок в слое. Ожидаемый уровень шумов в мюонном детекторе равен 10^2 на cm^2 .

В первой главе рассмотрены методы и алгоритмы квазисистолической обработки триггерных данных для опознания треков в мюонном детекторе ATLAS на основе применения технологии СБИС ALTERA. Квазисистолическими в диссертации названы систолические алгоритмы обработки данных, в которых допускаются глобальные связи между ячейками. Основная идея построения алгоритмов состоит в организации последовательно - параллельных вычислений в регулярной матричной структуре. Такой подход позволяет производить анализ алгоритма для выделения массовых операций с тем, чтобы упростить в первую очередь используемые в этих

операциях выражения, а значит ускорить выполнение алгоритма в целом. Конкретно, в случае обработки данных, поступающих из мюонного детектора на дрейфовых трубках, это дает возможность разделить алгоритм на два уровня. На первом вычисления производятся с использованием только координат центров трубок MDT, из которых поступили отсчеты, массовые операции выполняются только на этом уровне, что снижает их количество в силу отсутствия знаковой неопределенности. Для второго уровня алгоритма используется методика упрощений за счет аппроксимации координат отсчетов внутри трубок MDT через параметры, получаемые на первом уровне.

В параграфе 1.1, являющемся введением к главе, приведена математическая модель данных мюонного детектора ATLAS и интегральные модели трековых изображений для обработки данных из одной камеры и всех слоев мюонного детектора, на основании которых разрабатывались квазисистолические алгоритмы. Интегральная математическая модель многотрековых изображений определяется как функция параметров траекторий и включает в себя все измеренные координаты. В результате применения интегрального метода задача сводится к большому количеству переборов параметров и подсчету вложенных сумм. Создание параллельных алгоритмов для реализации этих вычислений и является предметом этой части диссертационного исследования. Для варианта триггера первого уровня взята модель применения интегрального метода для обработки данных с одной мюонной камеры, так как реализуемость именно этого этапа обработки в параллельном потоковом вычислителе является принципиальной для данного метода, при этом трек аппроксимируется отрезком прямой. Для второго уровня триггера в качестве исходной рассмотрена модель с обработкой данных со всех слоев мюонного детектора установки ATLAS.

В параграфе 1.2 раскрыты принципы построения вычислений для триггера первого уровня. Проблема состоит в подсчете следующих выражений:

$$F(T_0) = \sum_{n=1}^N \sum_{k=1}^{M_k} \sum_{l=1}^{M_l} \sum_{\mu=1}^{M_n} G[Arg(T_0); \sigma_n] \quad (1)$$

$$Arg(T_0) = T_0 [S_{\mu n} - S_{\mu l} - h(S_{\mu k} - S_{\mu l})] - \{ [P_{\mu n} - P_{\mu l} - h(P_{\mu k} - P_{\mu l})] / V + S_{\mu n} t_{\mu n} - S_{\mu l} t_{\mu l} - h(S_{\mu k} t_{\mu k} - S_{\mu l} t_{\mu l}) \} \quad (2)$$

где $h \equiv \frac{R_n - R_l}{R_k - R_l}$; M_k, M_l, M_n - количество точек на слоях (плоскостях) k, l, n ; N - количество всех слоев за исключением опорных плоскостей k и l , по отсчетам на которых строилась аппроксимирующая прямая, для всевозможных индексов ij , где j - любая плоскость, i - произвольный отсчет на этой плоскости, t_{ij} - время дрейфа, соответствующее выбранному отсчету, $S_{ij} = \pm 1$ - знак направления дрейфа, P_{ij} - z -координата центра трубки MDT, R_j - расстояние до центра плоскости j (радиус), σ_n - точность измерения положения точки на плоскости n . G по определению интегральной модели имеет вид:

$$G[Arg; \sigma_{mn}] = \begin{cases} 1 & , \text{ при } |Arg| \leq \sigma_{mn} \\ 0 & , \text{ при } |Arg| > \sigma_{mn} \end{cases}$$

Кроме времен дрейфа, все значения используемых в (1)-(2) переменных известны заранее, множественность по каждой плоскости l, n, k не превышает 6. В каждом цикле ускорителя, равном 25нс, на входе в квазисистолический вычислитель имеется матрица значений времен дрейфа:

$$D = \begin{pmatrix} t_{11} & t_{k1} & t_{n11} \\ t_{12} & t_{k2} & t_{n12} \\ \vdots & \vdots & \vdots \\ t_{16} & t_{k6} & t_{n16} \\ & & t_{n21} \\ & & \vdots \\ & & t_{n26} \\ & & t_{n31} \\ & & \vdots \\ & & t_{n46} \end{pmatrix}$$

Для множественности отсчетов на слое, равной шести, в силу (1) возникает необходимость осуществления 1296 переборов. Для того, чтобы не производить все операции (2) для каждого набора матрицы D , строится вычислитель, преобразующий входные значения из D в матрицу D' :

$$D' = \begin{pmatrix} t'_{11} & t'_{k1} & t'_{n11} \\ \vdots & \vdots & \vdots \\ t'_{16} & t'_{k6} & t'_{n16} \\ & & t'_{n21} \\ & & \vdots \\ & & t'_{n46} \end{pmatrix}$$

Здесь

$$t'_{kx} = S_k t_{kx}(h+1) + [-S_k T_0(h+1) + (T_k - T_i)h + T_k - T_n],$$

$$t'_{i\lambda} = S_i T_0 h - S_i h t_{i\lambda},$$

$$t'_{n\mu} = -S_n t_{n\mu} + S_n T_0,$$

где $T_i = P_i/V$ для $i = k, l, n$ вычисляются предварительно

Вычисления элементов матрицы D' предложено производить с помощью гибких логических модулей, способы построения которых описаны в следующей главе. Выражения для t'_i подобраны так, что разрядность результата уменьшается и не превышает 6 бит.

Таким образом, вычисления по формулам (1)-(2) сводятся к перебору всевозможных значений (t'_k, t'_l, t'_n) матрицы D' , и вычислению для них $Arg(T_0) = t'_k + t'_l + t'_n$, а затем суммированию всех величин $G(Arg(T_0))$. Предлагается реализовать вычисления Arg и G потоковым методом, последовательно выполняя операции:

- Шаг 1. $P_{\chi\lambda} = t'_{i\lambda} + t'_{k\chi}$
- Шаг 2. $H_{\lambda\mu\chi} = P_{\chi\lambda} + t'_{\mu n}$
- Шаг 3. Вычисление $|H_{\lambda\mu\chi}|$

Шаг 4. $S_{\chi\lambda\mu} = (|H_{\lambda\mu\chi}| - \sigma) \leq 0$

Шаг 5. Суммирование всех $S_{\chi\lambda\mu}$

Шаг 6. Сравнение с порогом результата шага 5 и в случае его превышения - выдача сигнала о наличии трека для заданных T_0 и PS .

Вычисления производятся в регулярной вычислительной структуре, построенной в СБИС ALTERA, с максимальным распараллеливанием выполняемых операций. Способ организации параллельных вычислений, подробно описанный в диссертации, сводится к построению квазисистолического вычислителя в виде матрицы, элементы которой состоят из сгруппированных в тройки сумматоров, реализующих шаги 2 и 3, шаг 1 реализуется в первой колонке матрицы, шаги 5 и 6 - в быстрых счетчиках. Все значения матрицы D' вводятся в вычислитель одновременно параллельным кодом. В целях экономии объемов электроники рассмотрена возможность обработки данных последовательно - параллельным кодом, при этом принцип организации вычислений не изменяется, но данные вводятся за три такта работы вычислительной структуры, по два разряда данных за такт, начиная с младших, при этом в вычислениях учитывается значение переноса в операциях суммирования из предыдущего такта. Показано, что при разрядности данных, равной шести, обработка всех разрядов данных в потоковом режиме производится с частотой работы ускорителя, рассмотрены различные реализации этого подхода в СБИС ALTERA.

В параграфе 1.3 описывается построение параллельного алгоритма для триггера второго уровня. В данном случае считается, что информация о времени рождения события уже известна, кроме того, на первом уровне выделены ROI. Аппроксимирующей трек кривой в r/z -проекции является парабола, так как учитываются данные, поступившие со всех трех камер детектора. После фиксации слоев p, k и l в качестве опорных, то есть t_{ex} , по отсчетам на которых определяются параметры аппроксимирующей трек параболы, задача сводится к определению истинности условия $F \geq F_{threshold}$ для всех возможных парабол, проходящих через точки отсчетов на опорных плоскостях, где для каждой параболы

$$F = \sum_{n=1}^N \bigvee_{m=1}^{M_n} G[Arg; \sigma],$$

$$Arg = \begin{cases} 1 & \text{если } |z_n - A \cdot r_n^2 - B \cdot r_n - C| < \sigma \\ 0 & \text{иначе} \end{cases}$$

и A, B, C - параметры параболы, определяемые по координатам трех точек на опорных плоскостях. Ввиду того, что в однородном магнитном поле траектория трека в ϕ проекции является прямой, рассматривались не сами параболы, а их проекции на плоскость, образуемую осью z и прямой, проходящей через центры трубок одного слоя камеры. Значение $A \cdot r_n^2 + B \cdot r_n + C$ при этом не изменится, то есть трек надежно опознается и на указанной плоскости проекции. При разработке подходов к построению алгоритма учтен тот факт, что даже для множественности отсчетов на

мы можем получить систему полиномов Жегалкина. Каждый полином представляет собой коэффициент при базисном элементе α^i . Таким образом получены алгебраические выражения, с помощью которых реализуется необходимая логическая схема, заданная таблицей входов-выходов. Рассмотренный алгоритм построен из расчета; что настроечные коэффициенты G_i будут как бы "защиты" в схеме, за счет чего общий вид полиномов упростится, но при этом теряется возможность настройки схемы на разные функции. Модули, строящиеся по данному алгоритму, могут быть полезны, например, если необходимо быстрое выполнение группы часто используемых операций.

В параграфе 2.3 описывается способ построения полинома для УДПЛМ, где наряду с переменной X коэффициенты G_i также являются входными для модуля. Путем представления G_i в общем виде через базис: $G_i = b_{i_0}\alpha^0 + \dots + b_{i_{m-1}}\alpha^{m-1}$ и подстановку вместе со всеми выражениями для X^i в (3) получаются искомые алгебраические выражения. Для настройки УДПЛМ на конкретную функцию достаточно подсчитать значения всех G_i для этой функции по формуле (4) и занести их в регистры хранения. УДПЛМ, входными переменными и значениями которого являются двоичные числа разрядности m , в диссертации названы УДПЛМ на m входов и m выходов. В параграфе изложен способ получения настроечных коэффициентов в самой УДПЛМ, используемой как систолический вычислитель, приведены способы упрощения вычислений в зависимости от требований к режимам работы УДПЛМ, описаны систолические режимы работы УДПЛМ.

В параграфе 2.4 предложен метод построения m -входового модуля с помощью УДПЛМ меньшего числа входов. С ростом m сложность выражения для УДПЛМ возрастает, поэтому целесообразно получать значения любой переключающей функции на m входов и m выходов через УДПЛМ, рассчитанные на меньшее число входов-выходов, то есть работающие в полях Галуа меньших порядков. Данная идея реализуется следующим образом. Для любой функции на m входов и m выходов область ее определения X - это множество всех двоичных чисел длины m . Пусть Y - область значений F (двоичные числа длины не более m). Считая что входы (выходы) функции расположены слева направо, для удобства m_1 левых входов (выходов) функции назовем младшими, остальные $m_2 = m - m_1$ входов (выходов) - старшими (у нас $m > m_1 \geq m_2$). Область определения X разбивается на 2^{m_2} классов K_i : элемент x из X принадлежит K_i , если его старшие разряды представляют собой число i в двоичном виде. Каждый класс содержит 2^{m_1} элементов, они отличаются только младшими разрядами. На каждом K_i определим по паре функций F_{i_1} и F_{i_2} следующим образом. Любое x , принадлежащее K_i , представимо в виде $(x_1, x_2, \dots, x_{m_1}, x_{m_1+1}, \dots, x_m)$, причем (x_{m_1+1}, \dots, x_m) постоянно для любого x из K_i . Если $y = F(x)$, то y также представим в виде $(y_1, y_2, \dots, y_{m_1}, y_{m_1+1}, \dots, y_m)$ и, по определению, для $x \in K_i$ введем $F_{i_1}(x) = (y_1, \dots, y_{m_1})$ и $F_{i_2}(x) = (y_{m_1+1}, \dots, y_m)$. Так как для каждого K_i старшие разряды входных значений - это константа, то для любой F_{i_l} , где $l = 1, 2$, в качестве входов можно брать только младшие разряды, а

потому возможно реализовать ее в УДПЛМ на m_1 входов-выходов. Для каждой F_{i_l} по (2) вычисляются коэффициенты $G_{i_l j}$ для $i_l = 0, \dots, 2^{m_2} - 1$ и $j = 1, \dots, 2^{m_1} - 1$. Если x'_i - входной элемент из K_i , у которого младшие разряды равны нулю, то значения функции F могут быть получены через операции в поле $GF(2^{m_1})$ (отдельно младшие и старшие разряды) по формулам, аналогичным (3-4):

$$F_i(x) = \sum_{i=0}^{2^{m_2}-1} F(x'_i)p(i, x) + \sum_{j=1}^{2^{m_1}-1} G'_{i_l j} X^j,$$

$$G'_{i_l j} = \sum_{i=0}^{2^{m_2}-1} G_{i_l j} p(i, x),$$

где $X = (x_1, \dots, x_{m_1})$, $p(i, x)$ равно 1, когда старшие разряды x совпадают с i в двоичном представлении, и равно нулю в противном случае. Иными словами, $p(i, x)$ - это терм из всех (x_{m_1+1}, \dots, x_m) , причем x_k берется с отрицанием, если на k -той позиции числа i в двоичном представлении стоит 0. Для получения всех разрядов выходов требуется два УДПЛМ на m_1 вход и m_1 выход. Возможен вариант с УДПЛМ на m_1 вход и m_1 выход плюс УДПЛМ на m_2 вход и m_2 выход. Тогда опять все $G_{i_l j}$ подаются на входы к первой УДПЛМ, а $G'_{i_l j}$ подаются на входы ко второй УДПЛМ (но имеющей уже m_2 входов и m_2 выходов), причем для второй УДПЛМ роль старших разрядов играют младшие и наоборот. В этом случае объем памяти для хранения настроечных коэффициентов в точности равен требуемой памяти для УДПЛМ на m входов-выходов, но сами схемы для УДПЛМ проще ввиду меньшего числа входов.

В параграфе 2.5 описывается способ построения УДПЛМ для непольностью определенных переключающих функций. Пусть задано L значений функции ($L \ll 2^m - 1$). Задача решается путем представления функции $F(X)$ в виде:

$$F(X) = F(0) + \sum_{k=1}^L A_k X^k. \quad (6)$$

$$A_k = \sum_{j=1}^L K_{jk}(F(j) + F(0)), \quad (7)$$

где коэффициенты K_{jk} зависят только от массива входов X . Матрица коэффициентов K_{jk} получается путем решения матричного уравнения $KY = E$. Все матрицы имеют размерность $L \times L$. E - единичная матрица. K - матрица искомых коэффициентов K_{jk} и Y :

$$Y = \begin{pmatrix} X_1 & X_2 & X_3 & \dots & X_L \\ X_1^2 & X_2^2 & X_3^2 & \dots & X_L^2 \\ X_1^3 & X_2^3 & X_3^3 & \dots & X_L^3 \\ \vdots & \vdots & \vdots & \vdots & \vdots \\ X_1^L & X_2^L & X_3^L & \dots & X_L^L \end{pmatrix},$$

где X_1, \dots, X_L - входы переключающей функции, на которых она определена. Имея матрицу K из (7) легко, в том числе и в систолических системах, получить значения настроечных коэффициентов A_k , используемых в (6). Сами вычисления в выражении (6) производятся так же, как для выражения (3). Матрицу K можно хра-

нить во внешней памяти, подсчитывая и подавая на входы УДПМ по мере необходимости коэффициенты настройки A_k . В данном варианте по сути обнулены все коэффициенты при степенях X , больших L , поэтому выражения для этих степеней X не нужны. Так как по условию $L \ll 2^m - 1$, получаемые в данном варианте схемы для указанного класса задач более экономичны. Все вычисления производятся на ЭВМ, для чего было разработано соответствующее программное обеспечение.

Наконец, в параграфе 2.6 показана перспективность использования УДПМ, ввиду их функциональной полноты, для синтеза комбинационных схем ППЗУ. В отличие от ППЗУ, УДПМ являются чисто комбинационными, не содержащими дешифраторы, поэтому задержки сигналов в них сведены к минимуму. Предложено разделить ППЗУ на активную и пассивную части. Активная часть ППЗУ изменяет свои состояния в каждом такте, в то время как в пассивной части хранятся все настрочные коэффициенты, которые не меняют своих состояний во время процесса обращения к памяти. Переменная X является входом к активной части ППЗУ. Коэффициенты G_i загружаются заранее в регистровый файл пассивной части ППЗУ в последовательной моде. В процессе обращения к ППЗУ значения G_i направляются из файла регистров на входы комбинационной схемы вместе со значениями входных данных X .

В главе 3 описана методика и алгоритм получения логических выражений, которые используются при построении быстрых однокаскадных комбинаторных адаптивных переключателей, коммутирующих параллельно данные из n источников в m приемников. Метод основан на коммутации адресов приемников, при этом любой приемник принимает данные не более чем из одного источника.

В параграфе 3.1 описан способ построения таких переключателей на основе логических выражений с операциями И-ИЛИ. Задача построения переключателя формализована следующим образом. Из каждого источника в переключатель по одной бите за такт одновременно поступает двоичная информация, которую необходимо направить в приемники в соответствии с адресами коммутации, коды которых записываются в $n \times m$ матрице однобитовых элементов $ADDR$. Для варианта, когда в каждом такте работы переключателя из каждого приемника поступает более одной биты данных, предложено производить простое дублирование описываемого алгоритма. Рассмотрены два варианта кодирования адресов приемников данных: унитарный позиционный и двоичный код. Для унитарного кода в матрице $ADDR$ столбец i содержит позиционный код адресов приемников, на которые необходимо передать данные из i -го источника. В соответствии с заданными выше условиями, в каждой строке матрицы содержится не более одной единицы. Пусть вектор-столбец IN , состоящий из n однобитовых элементов, содержит текущие значения данных из источников, то есть в IN_i занесено значение, поступившее из источника номер i . Соответственно, эти данные должны быть переданы в вектор - столбец OUT , состоящий из m однобитовых элементов, где в элемент OUT_j передаются данные для j -того приемника. Переключатель строится на основе следующего выражения:

$OUT = ADDR \times IN$. Здесь в умножении матрицы на вектор операцией умножения элементов матрицы и вектора является операция конъюнкции, сложения - операция дизъюнкции. Ввиду того, что логическое выражение предельно упрощено, такой переключатель имеет минимальные задержки. Однако, так как число входов в электронном устройстве для задания адресов приемников может быть достаточно велико (оно равняется $n \times m$), то для сокращения этой величины до $n \times \log_2 m$ необходимо использовать двоичный код при задании адресов приемников. В этом случае значением адреса приемника является порядковый номер выходного канала в обычном двоичном виде, что сокращает длину кода адреса до $\log_2 m$, матрица $ADDR$ в унитарном коде формируется в самом переключателе посредством декодирования двоичного кода. Для данного типа переключателя были созданы соответствующие программы с использованием кремниевого компилятора ALTERA. Моделирование в среде MAX+PLUS II ALTERA показало, что даже для перепрограммируемых СБИС данные коммутируются с частотой 100 МГц. Был промоделирован параллельный однокаскадный переключатель 8×8 , при этом данные поступали побайтно в каждый канал входа и, соответственно, в каждом такте на каждом выходном канале формировался байт выходных данных. Таким образом, была достигнута пропускная способность 1.6 Гбит/сек. Существенной особенностью предлагаемого типа переключателей является то, что для коммутации требуются только адреса приемников, и нет необходимости вводить в соответствующую СБИС адреса источников.

В параграфе 3.2 раскрыт способ построения $2^n - 1 \times 2^n - 1$ однокаскадных динамически настраиваемых переключателей на основе операций в поле Галуа $GF(2^n)$. Адреса приемников в данном случае интерпретируются как элементы поля Галуа $GF(2^n)$, и коммутация осуществляется на основе операций сложения или умножения в этом поле. Несмотря на то, что операция умножения в поле Галуа более трудоемка, данный тип переключателя может быть использован, если изменения направлений передачи имеют циклическую структуру. В этом случае можно резко сократить количество управляющих слов, в результате чего упрощается настройка коммутатора.

В параграфе 3.3 описан способ построения переключателей с корректирующими свойствами. Рассматривается построение переключателя с использованием циклического кода Хэмминга, корректирующего одиночную ошибку, и БЧХ кода, корректирующего две ошибки. Общая схема построения переключателя с корректирующими свойствами такова. Адрес приемника кодируется соответствующим кодом, корректирующим ошибки. Код поступает на входы схемы совпадения, выходы которой подключены к схеме, корректирующей ошибку при передаче адреса, далее принцип построения переключателя аналогичен описанному ранее.

В параграфе 3.4 рассмотрен вопрос построения трассировщика данных мюонного детектора ATLAS с использованием описанного типа переключателей на основе автоматизированного получения адресов приемников с помощью параллельных счетчиков. В каждом цикле работы ускорителя в мюонной камере будет срабатывать 3-5% трубок MDT, поэтому необходимо коммутировать данные в буфера ввода -

вывода, количество которых существенно меньше общего числа источников, так как только малая часть из них активна одновременно. Применение комбинаторных переключателей, использующих при коммутировании только адреса приемников, позволило получить эффективное решение указанной проблемы трассировки данных мюонного детектора установки ATLAS.

ОСНОВНЫЕ РЕЗУЛЬТАТЫ ДИССЕРТАЦИИ

1. В диссертации проведено исследование методов разработки алгоритмов для конвейерных вычислений в триггерных системах сбора и обработки данных в экспериментах физики высоких энергий. Основой для исследований является разработанный при участии автора и переданный в эксплуатацию в коллаборации ЦЕРН - ОИЯИ - ИНФН комплекс программ мюонного триггера установки ATLAS. Показана перспективность применения методов модулярной алгебры, аналитических вычислений и использования технологии программируемых СБИС для реализации системы триггирования ATLAS.

2. Разработаны параллельные алгоритмы опознавания треков мюонов для второго уровня триггера, предложены способы быстрого выполнения массовых операций. Результаты использованы при вычислении поперечного импульса мюона и создании полного алгоритма обработки для прототипа мюонного триггера второго уровня в автономном режиме.

3. Разработана методика синтеза параллельных конвейерных вычислителей на основе технологии программируемых СБИС для реализации триггерных алгоритмов.

4. Разработана методика и алгоритмы для синтеза программируемых логических модулей с возможностью динамической настройки на выполнение заданной функции обработки.

5. Разработаны методы построения переключателей с использованием операций в полях Галуа $GF(2^m)$, показана возможность создания комбинаторных коммутаторов с корректирующими возможностями.

6. Предложена методика построения комбинаторных переключателей, способных параллельно коммутировать данные из n входов на m выходов с возможностью изменения адресов передачи в темпе поступления входных данных. Синтезирован переключатель для использования в составе прототипа мюонного триггера второго уровня установки ATLAS.

СПИСОК РАБОТ, ОПУБЛИКОВАННЫХ ПО ТЕМЕ ДИССЕРТАЦИИ

1. И.Н.Александров, Р.И.Гайдамака, Н.М.Никитюк, В.П.Шириков. Расчет переключательных функций, представленных элементами поля Галуа $GF(2^m)$. Препринт ОИЯИ Р10-84-865, Дубна, 1984г.

2. Александров И.Н., Гайдамака Р.И., Никитюк Н.М. Применение аналитических вычислений для расчета логических схем и спецпроцессоров. В книге "Аналитические вычисления на ЭВМ и их применение в теоретической физике", Труды Международного совещания, Дубна: ОИЯИ, 1985, с.295-300.

3. V.Kotov, I.Aleksandrov, R.Pose, Yu.Yatsunenko. Pipe-processing on systolic structures of homogeneous calculating systems for fast processing of track information. Communication of the JINR E10-93-191, Dubna, 1993.

4. I.N.Aleksandrov, V.M.Kotov, N.M.Nikityuk Some questions of an application of Galois fields $GF(2^m)$ switching functions. Preprint of the JINR E10-93-412, Dubna, 1994.

5. Aleksandrov I.N., Kotov V.M., Nikityuk N.M., Pose R. Use of Computer Algebra for Calculation Switching Functions in Galois Field $GF(2^m)$. Proceedings of "The Rhine Workshop on Computer Algebra", pp.216-219, Karlsruhe, Germany, March 22-24, 1994. Editor J.Calmet.

6. V.Kotov, I.Alexandrov, N.Nikityuk. Building of ROUTER for fast triggers. In: Proceedings of Real Time Data'94 conference, JINR, Dubna, Russia, June 27 - July 1, 1994, pp. 109-115.

7. V.Kotov, I.Alexandrov, Yu.Yatsunenko. The mathematical approach to the design of the 2nd level muon trigger for MDT and algorithm construction strategy. ATLAS Internal Note. MUON-NO-057, 1994. 5 October 1994.

8. I.N.Aleksandrov, V.M.Kotov, N.M.Nikityuk, R.Pose. Commutation information in Galois fields $GF(2^m)$. Communication of the JINR E10-94-514, Dubna, 1994.

9. И.Н.Александров, В.М.Котов, Н.М.Никитюк. Применение переключательных функций в полях Галуа $GF(2^m)$ для синтеза универсальных динамически программируемых модулей. Автоматика и телемеханика, №9, 1995, Москва, Наука, стр. 137-148.

10. I.N.Aleksandrov, V.M.Kotov, N.M.Nikityuk and R.Pose. New type of programmed memories with algebraic structure. In: ESONE RTD'95 conference proceedings, Warsaw, Poland, September 27-29, 1995, pp.119-128.

Рукопись поступила в издательский отдел
15 декабря 1996 года.